

ISSN 1561-6894

NR 16 (177) 2017

Nauka i Studia

Przemysł
Nauka i studia
2017

CONTENTS
TECHNICZNE NAUKI

Алтыбаев Г.С., Куламанова А. А НАҚТЫ УАҚЫТТА СЫМСЫЗ ПОЗИЦИЯЛАУ ЖӘНЕ ИДЕНТИФИКАЦИЯЛАУ ЖҮЙЕСІ.....3

Zubkova Lyudmila , Porvan Andrei DEVELOPMENT OF DATABASE FOR INFORMATION SYSTEM OF DETERMINING THE CLIMATE INFLUENCE ON THE YIELD OF AGRICULTURAL PRODUCTION..... 9

Derkunska Zhanna, Volynets Valentyna RELEVANCE AND ECONOMIC ASPECTS OF THE CORROSION AND PROTECTION IN OIL AND GAS TRANSPORTATION SYSTEM 16

Можасев О.О., Нааев Х.Р. ТРАФІК ГІБРИДНИХ (СУПУТНИКОВО-НАЗЕМНИХ) МЕРЕЖ ГЕОІНФОРМАЦІЙНОЇ СИСТЕМИ ЕКОЛОГІЧНОГО МОНІТОРІНГУ..... 19

Жанпарова А.К., Тухватулина М.М ЗАМАНАУИ ИНТЕРЬЕР ЖАСАУ МАҚСАТЫНДА АСУЙДІҢ ТАРИХИ ДАМУ ПРИНЦИПТЕРІН ТАЛДАУ..... 27

Лукашенко А.Г., Зубко І.А., Лукашенко Д.А., Лукашенко В.А., Лукашенко В.М. МОДЕЛЬ БАГАТОФУНКЦІОНАЛЬНОГО ТАБЛИЧНО-ЛОГІЧНОГО СПІВПРОЦЕСОРА ДЛЯ КОМП'ЮТЕРНО-ІНТЕГРОВАНІХ СИСТЕМ СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ..... 32

WSPÓŁCZESNE INFORMACYJNE TECHNOLOGIE

Ахметова А.Н. ПРИМЕНЕНИЕ МЕТОДА АНАЛИЗА ИЕРАРХИЙ НА ПРИМЕРЕ ВЫБОРА ОПТИМАЛЬНОЙ СИСТЕМЫ УПРАВЛЕНИЯ СОДЕРЖИМЫМ 39

Муза О.В., Тищенко С.В., Богданенко О.О. ЛАБОРАТОРНІ ДОСЛІДЖЕННЯ ПРИ ВІЛ-ІНФЕКЦІЇ 49

Рудик І.В., Болюбаш О.М*, Павленко Н.П. КЛІНІКО - ДІАГНОСТИЧНЕ ЗНАЧЕННЯ ЦИТОЛОГІЧНОГО МЕТОДУ ДОСЛІДЖЕННЯ 53

EKOLOGIA

Аманкулов Е., Бекетова А.К. ИССЛЕДОВАНИЕ ВОЗМОЖНОСТИ ИСПОЛЬЗОВАНИЯ СЕРОБЕТОНОВ В ХРАНЕНИИ И ЗАХОРОНЕНИИ ТОКСИЧНЫХ ОТХОДОВ 58

Хантурина Г.Р., Сейткасымова Г.Ж., Такибаева А.Т., Дербуш С.Н., Ивлева Л.П. СОВРЕМЕННОЕ СОСТОЯНИЕ НЕФТЕГАЗОВОГО МЕСТОРОЖДЕНИЯ И БЛИЗЛЕЖАЩИХ ТЕРРИТОРИЙ ЗАПАДНО-КАЗАХСТАНСКОЙ ОБЛАСТИ..... 63

BIOLOGICZNE NAUKI

Гаврилюк В. Г., Кучерук М. В., Верещага М. О. МОНІТОРІНГ БАКТЕРІОНОСІЙСТВА СТАФІЛОКОКІВ У ПРЕДСТАВНИКІВ РІЗНИХ ПРОФЕСІЙНИХ ГРУП НАСЕЛЕННЯ М. ОЛЕКСАНДРІЯ 72

FIZYCZNA KULTURA I SPORT

Петрушин Д.В. РОЛЬ ФІЗИЧНОЇ ПІДГОТОВКИ КУРСАНТІВ ПЕРШОГО КУРСУ ВНЗ МВС УКРАЇНИ ЗІ СПЕЦИФІЧНИМИ УМОВАМИ НАВЧАННЯ ПІД ЧАС ТАБІРНОГО ЗБОРУ (КУРСУ МОЛОДОГО БІЙЦЯ)..... 80

CONTENTS 86

к.т.н. Лукашенко А.Г., Зубко І.А., Лукашенко Д.А.,
к.т.н. Лукашенко В.А., д.т.н., професор Лукашенко В.М.
Черкаський державний технологічний університет, Україна

МОДЕЛЬ БАГАТОФУНКЦІОНАЛЬНОГО ТАБЛИЧНО-ЛОГІЧНОГО СПІВПРОЦЕСОРА ДЛЯ КОМП'ЮТЕРНО-ІНТЕГРОВАНИХ СИСТЕМ СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ

Анотація

В роботі запропонована ефективна модель багатофункціонального табличного-логічного співпроцесора для комп'ютерно інтегрованих систем спеціального призначення. Відмінною особливістю моделі є висока надійність (мала кількість зовнішніх контактів, малорозрядний числовий блок пам'яті), висока швидкість (відсутність тривалих операцій), багатофункціональність (перетворення коду Грея в двійковий код, двійкового коду в код Грея, однополярного коду Баркера в двійковий код, комбінацій завадостійкого коду у відповідні коди значення функції синуса), мала потужність споживання.

Ключові слова: співпроцесор, коригуючі константи, таблично-логічний метод.

Актуальність

Сучасні комп'ютерно-інтегровані системи, які часто не мають потужних обчислювальних можливостей, потребують використання співпроцесорів, які сприяють покращенню характеристик обчислень. Відомі співпроцесори використовують або програмні засоби для відтворення значень спеціалізованих складних прецизійних функцій, або класичні табличні методи апаратної реалізації. Проте перші не забезпечують максимальної швидкості, а другі вимагають значного об'єму пам'яті. Існують таблично-алгоритмічні методи, які використовують таблиці малого об'єму, але вони містять тривалі арифметичні операції [1]. Розвитком класичних табличних методів є кортежний таблично-

логічний метод апаратної реалізації [2], який дозволяє підвищити швидкість і скоротити апаратні затрати, при збереженні точності обчислень.

Питанням практичного застосування таблично-алгоритмічних методів присвячені роботи А. Д. Азарова, В. І. Корнейчука, А. М. Оранського, В. Д. Пузанкова, К. Г. Самофалова, В. Б. Смолова, В. П. Тарасенка та ін., проте питання апаратної реалізації багатофункціональних співпроцесорів з кортежним таблично-логічним методом недостатньо висвітлено.

Тому розробка моделі багатофункціонального співпроцесора на базі кортежного табличного-логічного методу є актуальною науковою задачею.

Постановка задачі

Метою роботи є підвищення ефективності спеціалізованих обчислювачів за рахунок розробки співпроцесора з розширеними функціональними можливостями, на основі методу стиснення об'єму числового блоку пам'яті.

Для досягнення поставленої мети необхідно вирішити наступні задачі:

розробити алгоритм визначення значень коригуючих констант;

систематизувати значення вхідних та вихідних кодів та відповідних коригуючих констант;

розробити модель багатофункціонального табличного-логічного співпроцесора.

Рішення задачі

Алгоритм визначення коригуючої константи включає наступне:

заздалегідь складаються таблиці вхідних кодів та відповідних вихідних кодів;

комбінації вхідного коду та відповідні вихідні коди представляються однаковою розрядністю;

коди розбиваються на відповідні групи, наприклад, тетради;

коригуючі константи визначаються за допомогою операції XOR [3] відповідних тетрад кодових послідовностей за пунктом 3.

Наприклад: X_i – вхідний код, FN_i – відповідний йому вихідний код, тоді код коригуючих констант Δ_i визначається за допомогою операції XOR алгебри Жегалкіна згідно формули

$$X_i \oplus FN_i = \Delta_i, \quad (1)$$

З формули (1) видно, що завдяки властивості операції XOR вихідна двійкова кодова послідовність визначається як

$$FN_i = \Delta_i \oplus X_i, \quad (2)$$

При розробці співпроцесора, що перетворює коди Грея в двійковий код, двійковий код в код Грея, однополярний код Баркера в двійковий код, завадостійкий код у відповідні коди значення функції синуса, їх відповідні вхідні, вихідні коди та коригуючі константи систематизовані і приведені в табл. 1.

Таблиця 1.

Систематизовані значення вхідних і вихідних кодів та їх коригуючі константи для визначення відповідних функцій

№ код	Вхідні коди та вихідні коди				Значення коригуючих констант для коротких для відповідних вхідних кодів					
	Трицифровий двоцифровий код Грея	Вихідні коди у двоцифровій системі числення	Двійковий код	Код Баркера	Δ_{\sin}		Δ_{\cos}		$\Delta_{\text{Барк}}$	
					$\Delta_{\sin 1}$	$\Delta_{\sin 2}$	$\Delta_{\cos 1}$	$\Delta_{\cos 2}$	$\Delta_{\text{Барк} 1}$	$\Delta_{\text{Барк} 2}$
1	0001 1000	0011 0010	0001 0000		0010	1010	0000	1000		
2	0001 1001	0011 0100	0001 0001		0010	1101	0000	1000		
3	0001 1011	0011 0110	0001 0010	0000 0110	0010	1101	0000	1001	0000	0101
4	0001 1010	0011 1000	0001 0011		0010	0000	0000	1001		
5	0001 1110	0011 1110	0001 0100	0001 1101	0010	0000	0000	1010	0001	1000
6	0001 1111	0011 1100	0001 0101		0010	0011	0000	1010		
7	0001 1101	0100 0000	0001 0110	0111 0010	0101	1101	0000	1011	0111	0101
8	0001 1100	0100 0100	0001 0111		0101	1000	0000	1011		
9	0001 0100	0100 0110	0001 1000		0101	0010	0000	1100		
10	0001 0101	0100 1000	0001 1001		0101	1101	0000	1100		
11	0001 0111	0100 1010	0001 1010		0101	1101	0000	1101		

Для візуалізації процедури виявлення однозначних коригуючих констант побудована гістограма, що зображена на рис. 1.



Рис. 1 – Гістограми кількості однозначних коригуючих констант для числового блоку пам'яті

Аналіз гістограм рис. 1 показує, що використовуються всього 12 чотирирозрядних кодових комбінацій для відтворення відповідних вихідних кодів при короткому таблично-логічному методі (КТЛМ), замість 16, що необхідні при класичному табличному методі (КТМ) апаратної реалізації.

При цьому загальний об'єм числового блоку пам'яті $V_{\text{ЗСТТ}}$ при реалізації перетворення кодів КТМ складає:

$$V_{\text{ЗСТТ}} = \sum_{i=1}^4 V_i = 288 \text{ біт},$$

де об'єми пам'яті V_1 – для коду Грея; V_2 – для двійкового коду; V_3 – для значень функції $\sin(x)$; V_4 – для кодів Баркера.

При реалізації перетворювача на основі КТЛМ апаратної реалізації, для зберігання коригуючих констант достатньо об'єму пам'яті $V_{\text{ЗСТТ}} = 48$ біт.

Це в 6 разів менше ніж при КТМ реалізації. При цьому, зменшується потужність споживання за рахунок зменшення кількості активних компонентів, що приводить до зменшення їх нагріву і, як наслідок, збільшується надійність.

На підставі алгоритму і аналізу даних побудована образно-знакова модель багатofункціонального таблично-логічного співпроцесора, яка представлена на рис. 2. Перевагою моделі є виконання всіх перетворень за допомогою одного малорозрядного числового блоку пам'яті.

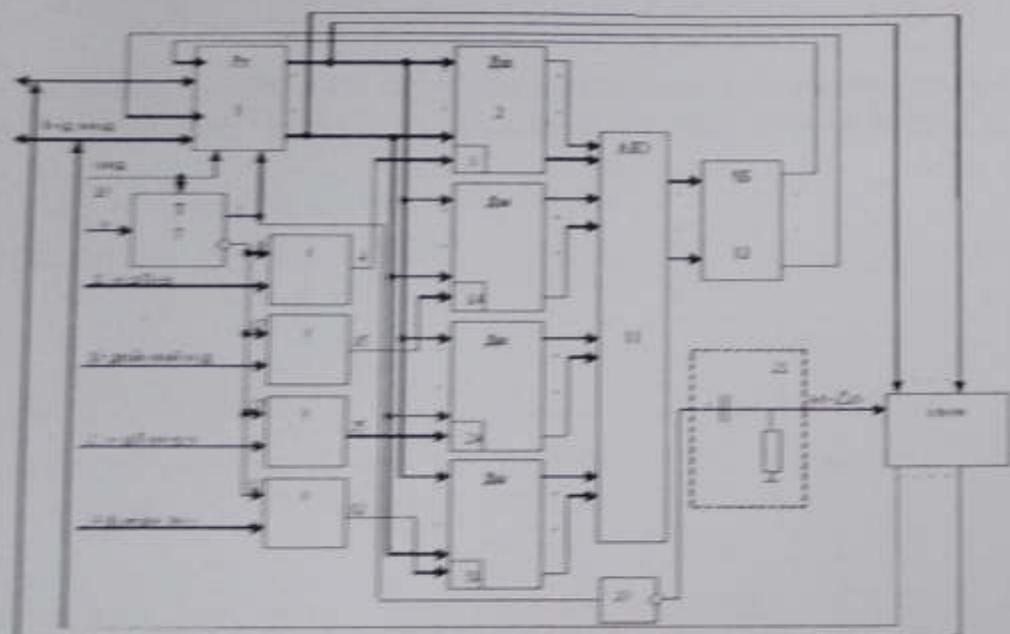


Fig. 2 – Об'єднано-модель багатофункціонального таблично-логічного мікропроцесора

Працює мікропроцесор [4] наступним чином.

Перед початком роботи всі тригери встановлюються в нуль. В результаті об'єднання на логічному виході вхідного тригера з'являється одиниця, яка поступає на входи (6, 17, 27, 33) відповідних елементів «І» (5, 16, 26, 30). При цьому вхідний код, поступає на кодові входи регістра (1). На відповідному керуючому вході (18, 19, 28, 34) з'являється одиниця, за допомогою якої вхідний код дешифрується. Вихідний сигнал з відповідного дешифратора (2, 13, 23, 29) проходить через блок елементів АБО (11). Активуються відповідна шина числового блоку (12) пам'яті з кодом коригуючої константи, який поступає на певні входи регістру і додається по мод 2 до існуючого вхідного коду у регістрі, формуючи вихідний код результату. Для зчитування перетвореної інформації керуючий тригер встановлюється в одиницю, блокуючи запис інформації в регістр і подальший процес перетворення, а також відкриваючи

ключі (22), через які з виходів регістру на входи/виходи мікропроцесора поступає результат.

Зменшення кількості зовнішніх контактів на n розрядів, досягається тим, що шини "вхід/вихід" об'єднані завдяки висхідному блоку ключів, отже збільшується надійність мікропроцесора.

Висновки:

Розроблено алгоритм визначення значень коригуючих констант заснований на використанні операції XOR для вхідних і вихідних значень кодів. Це дозволяє використовувати стандартні програмні засоби, збільшує витрачається час на розробку спеціальних програм.

На підставі систематизації даних побудовані гістограми кількості однозначних коригуючих констант для числового блоку пам'яті, візуалізація яких підтвердила зменшення числового блоку пам'яті за рахунок багатьох коригуючих констант з однаковими значеннями.

Побудовано модель багатофункціонального таблично-логічного мікропроцесора для комп'ютерно інтегрованих систем, яка забезпечує перетворення коду Грея в двійковий код, двійкового коду в код Грея, однополярного коду Баркера в двійковий код, комбінацій закладістийного коду у відповідні коди значення функції синуса. Відмінною рисою багатофункціональної моделі є виконання всіх перетворень за допомогою одного малорозрядного числового блоку пам'яті.

Надійність збільшена за рахунок зменшення кількості активних компонентів числового блоку пам'яті та зменшення кількості зовнішніх контактів на n розрядів, при паралельній обробці інформації.

Література:

1. Лукашенко В. А. Систематизація методів, моделей мікропроцесорів для високошвидкісних, прецизійних мікропроцесорних прецизійно орієнтованих систем / В. А. Лукашенко, А. Г. Лукашенко, В. М.