

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЧЕРКАСЬКИЙ ДЕРЖАВНИЙ ТЕХНОЛОГІЧНИЙ УНІВЕРСИТЕТ**

Кваліфікаційна наукова
праця на правах рукопису

ЗУБКО ІГОР АНАТОЛІЙОВИЧ

УДК 004.383 (043)

ДИСЕРТАЦІЯ

**УДОСКОНАЛЕННЯ МОДЕЛЕЙ І МЕТОДУ ПІДВИЩЕННЯ
ЕФЕКТИВНОСТІ КОМПОНЕНТІВ ФУНКЦІОНАЛЬНО-
ОРІЄНТОВАНИХ СИСТЕМ СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ**

05.13.05 – комп'ютерні системи та компоненти

123 – Комп'ютерна інженерія

Подається на здобуття наукового ступеня кандидата технічних наук

Дисертація містить результати власних досліджень. Використання ідей, результатів і текстів інших авторів мають посилання на відповідне джерело

_____ І.А. Зубко

**Науковий керівник –
доктор технічних наук, професор,
Лукашенко Валентина Максимівна**

Черкаси – 2019

АНОТАЦІЯ

Зубко І.А. Удосконалення моделей і методу підвищення ефективності компонентів функціонально-орієнтованих систем спеціального призначення

Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 «Комп'ютерні системи та компоненти». - Черкаський державний технологічний університет, Черкаси, 2019.

Дисертаційна робота присвячена підвищенню швидкодії та надійності функціонально-орієнтованих комп'ютерних систем спеціального призначення шляхом застосування удосконалених моделей і методів при побудові спеціалізованих пристроїв переробки інформації.

У першому розділі проведено аналіз існуючих сучасних моделей створення компонентів для перетворення кодів і формування сигналів складної форми. Визначені їх основні ознаки, що дало можливість розробити схему класифікації спеціалізованих обчислювачів. Проаналізовано сучасні актуальні методи проектування багатокомпонентних пристроїв.

Сформульовано основні завдання дослідження: удосконалити модель перетворення двійкового коду в однополярні коди Баркера; удосконалити модель обчислювача на основі кусково-лінійної апроксимації; удосконалити модель обчислювача спеціального призначення на основі цифро-аналогових перетворень; надати подальшого розвитку методу удосконалення проектування багатокомпонентних дискретних пристроїв.

У другому розділі запропоновано модель перетворювача спеціального призначення з розширеною функціональністю, що перетворює двійковий код в однополярні коди Баркера і навпаки, модель обчислювача на основі кусково-лінійної апроксимації та модель обчислювача спеціального призначення на основі цифро-аналогових перетворень.

Пропонується образно-знакова модель перетворювача двійкового коду в однополярні коди Баркера і навпаки з розширеними функціональними

можливостями. Його перевагами є розширені функціональні можливості в 2 рази, а також зменшений об'єм пам'яті не менш ніж в 2 рази, завдяки використанню одних і тих же значень коригуючих констант.

Виконання двох функцій одним пристроєм та зменшений об'єм необхідної пам'яті, дозволяє зменшити апаратну складність і знизити вартість пристрою.

Пропонується удосконалена модель обчислювача спеціального призначення на основі кусково-лінійної апроксимації. Швидкість роботи пристроїв залежить від перехідних процесів, які пов'язані з часом розряду вузлових ємностей. У запропонованому пристрої розряд ємності C_v здійснюється через опір R_v відкритого транзистора скидання, який у $2 \cdot 10^3$ рази менший ніж у прототипу, що приводить до збільшення швидкодії розряду вузла на 3 порядки.

Пропонується удосконалена модель обчислювача спеціального призначення на основі цифро-аналогових перетворень, з широкими функціональними можливостями та підвищеною надійністю.

Формування аналогових сигналів складної форми відбувається або у режимі перетворення аналогових вхідних аргументів, або в режимі перетворення цифрових кодів аргументу, або в режимі перетворення тривалості заданих цифрових імпульсів.

Функціональні можливості розширені в 3 рази за рахунок перетворення часових інтервалів, аналогових або цифрових аргументів в аналогові сигнали складної форми одним аналоговим обчислювачем на основі кусково-лінійної апроксимації, що зменшує апаратну складність, крім того надійність підвищується в $10^3 \dots 10^4$ разів при виконанні в єдиному кристалі.

У третьому розділі отримав подальший розвиток метод удосконалення проектування багатокomпонентних дискретних пристроїв.

Прикладом багатокomпонентного пристрою є системна плата. Особливістю методу є процедура виявлення тенденцій проектування

системної плати, що дозволяє виявити найбільш енергозатратні елементи, для їх вдосконалення, і підвищення надійності системи.

Алгоритм виявлення тенденцій проектування основних елементів системної плати за енергетичним показником полягає в наступному: створити базу існуючих системних плат та основних параметрів їхніх базових елементів, що мають значний вплив на експлуатаційну технологічність; синтезувати математичну модель взаємозв'язків визначених параметрів; визначити вид моделювання та критерії якості; створити список якісних характеристик; розробити умовні критерії та надати їм фізичного тлумачення; побудувати знакову модель залежностей між визначеними умовними критеріями в безрозмірних координатах; провести аналіз знакової моделі та визначити системні плати з елементами, які можуть потребувати вдосконалення за енергетичним показником.

При використанні евристичного методу визначення умовних критеріїв та їх фізичного тлумачення створюється система критеріальних рівнянь на основі безрозмірних величин.

На їх основі побудовані знакові моделі в безрозмірних координатах для приведених системних плат, що створює можливість порівняти технічні параметри одночасно та визначити ті, що відображають елементи, які потенційно можуть потребувати вдосконалення за енергетичним показником.

Аналіз знакових моделей дозволяє виявити групи елементів, які потенційно можуть потребувати вдосконалення за енергетичним показником.

Метод дозволяє визначити тенденції вдосконалення за якими доцільно покращити системні плати. Простота і наочність методу дає змогу виявити найбільш енергозатратні компоненти системної плати (чипсет, процесор), для попередження можливості виходу з ладу елементів.

У четвертому розділі наведено результати розробок, апаратного та програмного забезпечення, що ґрунтуються на результатах теоретичних

досліджень, які отримані в роботі.

На основі теоретичних досліджень для впровадження запропонованих моделей та методу побудовано дослідну установку для фізичного моделювання та верифікації обчислювача спеціального призначення. Запропонована проблемно-орієнтована система дозволяє з мінімальними витратами перевірити працездатність запропонованого обчислювача.

Розроблено методику верифікації запропонованого обчислювача спеціального призначення на базі дослідної установки, яка дозволяє перевірити апаратну реалізацію обчислювача, за рахунок візуалізації.

Наукова новизна отриманих результатів:

1. Удосконалено модель, що перетворює двійковий код в однополярні коди Баркера. Відмінними особливостями моделі є розширені функціональні можливості за рахунок збільшення кількості виконуваних функцій в 2 рази шляхом інтеграції функції перетворення однополярних кодів Баркера в двійковий код, а при виконанні в єдиному кристалі надійність підвищується в $10^3..10^4$ разів, а також підвищується надійність функціонування за рахунок зменшення апаратної складності.

2. Удосконалено модель обчислювача спеціального призначення на основі кусково-лінійної апроксимації сигналів управління. Відмінною особливістю моделі є підвищена швидкодія шляхом збільшення швидкості реалізації функції керування.

3. Отримала подальший розвиток модель обчислювача спеціального призначення на основі цифро-аналогових перетворень. Відмінною особливістю моделі є розширення функціональних можливостей за рахунок збільшення кількості виконуваних функцій в 3 рази за рахунок кусково-лінійної апроксимації сигналів управління спеціального призначення.

4. Отримав подальший розвиток метод удосконалення проектування багатокomпонентних дискретних пристроїв. Він включає: створення узагальненого математичного опису, для пов'язування технічних параметрів, виходячи з характеристик предмета дослідження; візуалізацію

залежностей технічних параметрів в безрозмірних координатах на основі умовних критеріїв; проведення аналізу візуалізованих даних. Особливістю методу є виявлення енергоперевантажених компонентів, що забезпечує підвищення надійності та збільшення часу експлуатації, попередження можливості виходу з ладу елементів.

Практична цінність результатів полягає в доведенні отриманих наукових результатів до конкретних інженерних рішень:

- підвищено швидкодію обчислювача спеціального призначення на основі кусково-лінійної апроксимації сигналів управління шляхом збільшення швидкості реалізації функції керування за рахунок зменшення часу перехідних процесів в $2 \cdot 10^3$ рази;

- при виконанні запропонованих моделей обчислювачів спеціального призначення в єдиному кристалі, їх надійність підвищується в $10^3 \dots 10^4$ разів;

- на підставі удосконаленого методу розроблений алгоритм виявлення тенденцій проектування багатокomпонентних дискретних пристроїв за основними елементами, що дозволяє підвищити їх надійність;

- розроблено методику верифікації працездатності запропонованого перетворювача, яка включає створене алгоритмічне та програмне забезпечення, що дозволило виконати синтез пристроїв дослідної установки для дослідження запропонованого перетворювача шляхом апаратурного моделювання.

Наукова й інженерно-технічна новизна результатів і досліджень підтверджується публікаціями і патентами України. Теоретичні та практичні результати дослідження впроваджені: на НВК «Фотоприлад» (м. Черкаси) (акт впровадження від 15.03.14); в Інституті енергетики Академії наук Молдови (акт впровадження від 16.12.2015); в ТОВ «Darkside» (м. Черкаси) (акт впровадження від 25.01.18); у навчальному процесі Черкаського державного технологічного університету на кафедрі робототехніки та спеціалізованих комп'ютерних систем (акт впровадження від 28.03.2018).

Ключові слова: обчислювач спеціального призначення, кусково-лінійна апроксимація, перетворення кодів, багатокомпонентні пристрої, умовне моделювання, верифікація працездатності.

СПИСОК ОПУБЛІКОВАНИХ ПРАЦЬ ЗА ТЕМОЮ ДИСЕРТАЦІЇ

[1] І. А. Зубко, “Алгоритм перевірки працездатності компонента функціонально-орієнтованої системи спеціального призначення”, *Системи управління, навігації та зв’язку*, №6 (52), с. 44-47, 2018.

[2] А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Модель багатофункціонального таблично-логічного співпроцесора для комп’ютерно-інтегрованих систем спеціального призначення”, *Nauka i studia*, № 16 (177), Р. 32–38, 2017.

[3] В. В. Корнух, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Знакові моделі структурованих залежностей динамічного розвитку співпроцесорів” *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 2, с. 11–16, 2017.

[4] В. М. Лукашенко, І. А. Зубко, А. Г. Лукашенко, “Объектно-ориентированный метод выбора лучших системных плат”, *Вісник Хмельницького національного університету*, № 6, с. 242–250, 2014.

[5] М. В. Чичужко, В. А. Лукашенко, І. А. Зубко, В. М. Лукашенко, “Методика вдосконалення мікроконтролерів”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 74–79, 2014.

[6] А. Г. Лукашенко, І. А. Зубко, В. М. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, “Метод вибору системних плат для лазерного технологічного обладнання”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 37–41, 2013.

[7] А. Г. Лукашенко, Д. А. Лукашенко, І. А. Зубко, Р. Е. Юпин, В. М. Лукашенко, “Оптимальный метод определения параметров режима

лазерной сварки тонкостенных конструкций”, *Восточно-Европейский журнал передовых технологий*, № 6/5 (54), с. 48–51, 2011.

[8] А. Г. Лукашенко, Д. А. Лукашенко, И. А. Зубко, В. А. Лукашенко, В. М. Лукашенко, “Эффективный метод анализа сложных моделей и их компонентов для специализированного лазерного технологического комплекса”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 4, с. 42–47, 2011.

[9] А. Г. Лукашенко, В. Д. Шелягін, Д. А. Лукашенко, І. А. Зубко, та О. Ю. Талімончук, “Системний аналіз параметрів датчиків положення стику зварювальних деталей для лазерних технологічних комплексів”, *Зб. наук. праць Кіровоградського національного технічного університету. Техніка в сільськогосподарському виробництві, галузеве машинобудування, автоматизація*, вип. 22, с. 211-217, 2009.

[10] А. Г. Лукашенко та ін., “Образно-знаковая модель кусочно-линейного аппроксиматора специального назначения” на «*Dny Vědy – 2018*»: *materiály XIV Mezinárodní vědecko-praktická konference*, Praha, 2018, С. 63–65.

[11] І. А. Зубко та ін., “Фізична науково-дослідна модель верифікації спеціалізованого багатофункціонального обчислювача на базі єдиного шифратора” на «*Найновите научни постижения – 2018*»: *материали XVI Международна научна практична конференция*, София, 2018, С. 16–22

[12] І. А. Зубко, “Підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів багатофункціонального перетворювача”, на «*Science and civilization - 2018*»: *materials XIII international scientific and practical conference*, Sheffield, 2018, P. 23–25.

[13] В. М. Лукашенко, И. А. Зубко, А. Г. Лукашенко, К. С. Рудаков, В. А. Лукашенко, “Процедура ускоренного выбора лучших материнских плат” на «*Zprávy vědecké ideje – 2014*»: *materiály X mezinárodní vědecko-praktická konference*, Praha, 2014, с. 36-41.

[14] А. Г. Лукашенко, Б. А. Шеховцов, І. А. Зубко, О. П. Сокур, В. М. Лукашенко, “Ефективний метод організації бази даних на основі

теорії неповної подібності, розмірностей” на «*Moderní vymoženosti vědy – 2011*»: *materiály VII Mezinárodní vědecko-praktická konference*, Прага, 2011, с. 73–76.

[15] А. Г. Лукашенко, В. М. Лукашенко, Б. А. Шеховцов, І. А. Зубко, О. В. Чернецький, С. А. Міценко, “Порівняльний аналіз методів для виявлення якісних параметрів об’єкту дослідження”, на «*Wykształcenie i nauka bez granic – 2009*»: *materiały V Międzynarodowej naukowo-praktycznej konferencji*, Przemysł, 2009, с. 51–55.

[16] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, “Багатофункціональний таблично-логічний співпроцесор”, Пат. на винахід №111459, Україна, Бюл. № 8, 25.04.2016.

[17] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, К. С. Рудаков, “Співпроцесор для обчислення значень «прямих» та «обернених» функцій”, Пат. на винахід №111808, Україна, Бюл. № 11, 10.06.2016.

[18] А. Г. Лукашенко, В. М. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко, “Перетворювач двійкового коду в однополярні оборотні коди і навпаки”, Пат. на винахід №107544, Україна, Бюл. № 1, 12.01.2015.

[19] В. М. Лукашенко, А. Г. Лукашенко, В. А. Лукашенко, І. А. Зубко, М. В. Чичужко та Д. А. Лукашенко, “Таблично-логічний перетворювач кодів”, Пат. України №89784, Бюл. № 8, 25.04.2014..

[20] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №88085, Бюл. № 4, 25.02.2014.

[21] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №80851, Бюл. № 11, 10.06.2013.

[22] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко, В. М. Лукашенко та Т. Ю. Уткіна, “Кусково-лінійний апроксиматор”, Пат. України №77797, Бюл. № 4, 25.02.2013.

[23] В. М. Лукашенко, О. А. Кулигін, А. Г. Лукашенко, К. С. Рудаков, В. А. Лукашенко та І. А. Зубко “Цифровий пристрій для обчислення функцій”, Пат. України №40177, Бюл. №6, 25.03.2009.

ABSTRACT

Zubko I.A. Improvement of models and method of increasing the efficiency of components of functionally-oriented special purpose systems. – Manuscript.

Thesis for a Ph. D degree by specialty 05.13.05 – computer systems and components. – Cherkassy State Technological University, Ukraine, Cherkassy, 2019.

The work is devoted to the increase of speed and reliability of functionally-oriented computer systems of special purpose.

The dissertation is devoted to increase of speed and reliability of functionally-oriented computer systems of the special purpose by application of the advanced models and methods at construction of specialized devices of information processing.

In the first section, an analysis of existing modern models of component creation for the transformation of codes and the formation of signals of complex form. Their main features are determined, which made it possible to develop a scheme for the classification of specialized calculators. Modern current methods of designing multicomponent devices are analyzed.

The main objectives of the research are formulated: to improve the model of transformation of binary code into unipolar Barker codes; to improve the model of the calculator on the basis of piecewise linear approximation; to improve the special purpose calculator model on the basis of digital-analog transformations; to provide further development of the method of improving the design of multi-component discrete devices.

The second section proposes a special purpose converter model with expanded functionality that converts binary code into unipolar Barker codes and

vice versa, a computational model based on piecewise linear approximation and a special-purpose calculator model based on digital-to-analog transformations.

The figurative and sign model of the binary code converter is proposed in unipolar Barker codes and vice versa with expanded functionality. Its advantages are expanded functionality in 2 times, as well as a reduced memory size of at least 2 times, due to the use of the same values of corrective constants.

Performing two functions with one device and reducing the amount of memory required reduces hardware complexity and reduces the cost of the device.

The advanced model of the special-purpose calculator is proposed on the basis of piecewise linear approximation. The speed of the devices depends on the transients that are associated with the time of the discharge of the nodal capacities. In the proposed device, the discharge of the capacitance is carried out through the resistance of the R_v open transistor, which is $2 \cdot 10^3$ times smaller than the prototype, which leads to an increase in the discharge rate of the node by 3 orders of magnitude.

The advanced model of the special-purpose calculator on the basis of digital-analog transformations, with wide functional possibilities and high reliability is offered.

Formation of analog signals of a complex form occurs either in the mode of converting analog input arguments, either in the mode of converting digital argument codes, or in the mode of converting the duration of the given digital pulses.

Functional features are expanded 3 times by converting time slots, analog or digital arguments into analog signals of complex form with one analogue calculator based on piecewise linear approximation, which reduces hardware complexity, in addition, reliability increases $10^3..10^4$ times when executed in a single crystal

In the third section, the method for improving the design of multi-component discrete devices has been further developed.

An example of a multicomponent device is a motherboard. A feature of the

method is the procedure for identifying the design trends of the motherboard, which allows you to identify the most energy-consuming elements, to improve them, and increase the reliability of the system.

The algorithm for identifying the trends of designing the main elements of the system board for the energy indicator is as follows: create a database of existing motherboards and basic parameters of their basic elements that have a significant impact on operational performance; to synthesize mathematical model of interconnections of certain parameters; determine the type of modeling and quality criteria; create a list of qualitative characteristics; develop conditional criteria and give them a physical interpretation; to construct a sign model of dependences between defined conditional criteria in dimensionless coordinates; conduct analysis of the sign model and identify the system board with elements that may require improvement in the energy performance.

When using the heuristic method for determining conditional criteria and their physical interpretation, a system of criterion equations based on dimensionless quantities is created.

Based on them, sign models are constructed in dimensionless coordinates for reduced circuit boards, which makes it possible to compare technical parameters simultaneously and to identify those that represent elements that potentially may require improvement on the energy index.

An analysis of sign models allows us to identify groups of elements that potentially may require improvements in energy performance.

The method allows you to identify the improvement trends by which it is advisable to improve the system board. The simplicity and visibility of the method makes it possible to identify the most energy-efficient components of the motherboard (chipset, processor), to prevent the possibility of failure of the elements.

The fourth section presents the results of developments, hardware and software, based on the results of theoretical studies, which are obtained in the work.

On the basis of theoretical studies for the implementation of the proposed models and method, a pilot plant for physical modeling and verification of a special purpose calculator was constructed. The proposed problem-oriented system allows you to check the performance of the proposed calculator with minimal cost.

The method of verification of the proposed special-purpose calculator based on the experimental setup is developed, which allows to check the hardware implementation of the calculator, due to visualization.

Scientific novelty of the obtained results:

1. Improved model that converts binary code into unipolar Barker codes. The distinguishing features of the model are expanded functionality by increasing the number of executable functions by 2 times by integrating the function of converting unipolar Barker codes into binary code, and when executed in a single crystal, reliability increases by $10^3..10^4$ times, as well as the reliability of functioning increases due to reduction hardware complexity.

2. The special-purpose calculator model is improved on the basis of piecewise-linear approximation of control signals. A distinctive feature of the model is increased speed by increasing the speed of implementation of the control function.

3. The development of a special-purpose calculator model based on digital-to-analog conversions has been further developed. A distinctive feature of the model is the expansion of functional capabilities by increasing the number of executable functions by 3 times due to the piecewise linear approximation of special purpose control signals.

4. The method for improving the design of multi-component discrete devices has been further developed. It includes: the creation of a generalized mathematical description, for linking the technical parameters, based on the characteristics of the subject of the study; visualization of dependencies of technical parameters in dimensionless coordinates on the basis of conditional criteria; analysis of visual data. The feature of the method is the identification of

overloaded components, which provides increased reliability and longer operating time, preventing the possibility of failure of elements.

The practical value of the results is to prove the results obtained to specific engineering decisions:

- the speed of the special-purpose calculator is increased on the basis of the piecewise linear approximation of control signals by increasing the speed of the control function realization by reducing the time of transient processes by $2 \cdot 10^3$ times;

- when performing the proposed models of special purpose calculators in a single crystal, their reliability increases $10^3..10^4$ times;

- on the basis of the advanced method the algorithm of detection of tendencies of design of multicomponent digital devices based on the main elements is developed, which allows to increase their reliability;

- a method for verifying the efficiency of the proposed converter, which includes the algorithmic and software developed, has been developed, which made it possible to perform the synthesis of devices of the experimental installation for the investigation of the proposed converter through apparatus simulation.

The scientific and engineering novelty of the results and researches is confirmed by publications and patents of Ukraine. Theoretical and practical results of the research are implemented: at the "Photoprilad" (Cherkasy) (implementation act dated 15.03.14); at the Institute of Energy of the Academy of Sciences of Moldova (implementation act dated 16.12.2015); in Darkside Ltd (Cherkassy) (an act of implementation dated January 25, 18); in the educational process of Cherkasy State Technological University at the Department of Robotics and specialized computer systems (implementation act dated March 28, 2018).

Key words: special purpose calculator, piecewise linear approximation, code conversion, multicomponent devices, conditional modeling, verification of efficiency.

LIST OF PUBLISHED WORKS ON THE THIRD DIRECTORY

[1] I. A. Zubko, “Alhorytm perevirky pratsezdatnosti komponenta funktsionalno-orientovanoi systemy spetsialnogo pryznachennia”, *Systemy upravlinnia, navihatsii ta zv’iazku*, №6 (52), c. 44-47, 2018.

[2] A. H. Lukashenko, I. A. Zubko, D. A. Lukashenko, V. A. Lukashenko ta V. M. Lukashenko, “Model bahatofunktsionalnogo tablychno-lohichnogo spivprotsesora dlia kompiuterno-intehrovanykh system spetsialnogo pryznachennia”, *Nauka i studia*, № 16 (177), P. 32–38, 2017.

[3] V. V. Kornukh, A. H. Lukashenko, I. A. Zubko, D. A. Lukashenko, V. A. Lukashenko ta V. M. Lukashenko, “Znakovi modeli strukturovanykh zalezhnosti dynamichnogo rozvytku spivprotsesoriv” *Visnyk Cherkaskoho derzhavnoho tekhnolohichnogo universytetu. Serii: Tekhnichni nauky*, № 2, c. 11–16, 2017.

[4] V. M. Lukashenko, I. A. Zubko, y A. H. Lukashenko, “Obektno-oryentovanni metod vybora luchshykh systemnykh plat”, *Visnyk Khmelnytskoho natsionalnogo universytetu*, № 6, c. 242–250, 2014.

[5] M. V. Chychuzhko, V. A. Lukashenko, I. A. Zubko ta V. M. Lukashenko, “Metodyka vdoskonalennia mikrokontroleriv”, *Visnyk Cherkaskoho derzhavnoho tekhnolohichnogo universytetu. Serii: Tekhnichni nauky*, № 3, c. 74–79, 2014.

[6] A. H. Lukashenko, I. A. Zubko, V. M. Lukashenko, D. A. Lukashenko ta V. A. Lukashenko, “Metod vyboru systemnykh plat dlia lazernoho tekhnolohichnogo obladnannia”, *Visnyk Cherkaskoho derzhavnoho tekhnolohichnogo universytetu. Serii: Tekhnichni nauky*, № 3, c. 37–41, 2013.

[7] A. H. Lukashenko, D. A. Lukashenko, I. A. Zubko, R. E. Yupyn y V. M. Lukashenko, “Optymalnyi metod opredelenyia parametrov rezhyma lazernoi svarky tonkostennykh konstruktsiyi”, *Vostochno-Evropeyskyi zhurnal peredovykh tekhnolohiyi*, № 6/5 (54), c. 48–51, 2011.

[8] A. H. Lukashenko, D. A. Lukashenko, I. A. Zubko, V. A. Lukashenko y V. M. Lukashenko, “Эффективный метод анализа сложных

modelei y yh komponentov dlia spetsyalyzovannoho lazernoho tekhnolohycheskoho kompleksa”, *Visnyk Cherkaskoho derzhavnogo tekhnolohichnogo universytetu. Serii: Tekhnichni nauky*, № 4, c. 42–47, 2011.

[9] A. H. Lukashenko, V. D. Sheliain, D. A. Lukashenko, I. A. Zubko ta O. Yu. Talimonchuk, “Systemnyi analiz parametriv datchyiv polozhennia styku zvariuvalnykh detalei dlia lazernykh tekhnolohichnykh kompleksiv”, *Zb. nauk. prats Kirovohradskoho natsionalnogo tekhnichnogo universytetu. Tekhnika v silskohospodarskomu vyrobnytstvi, haluzeve mashynobuduvannia, avtomatyzatsiia*, vyp. 22, s. 211-217, 2009.

[10] A. H. Lukashenko ta in., “Obrazno-znakovaia model kusochno-lyneinoho approksymatora spetsyalnogo naznachenyia” na «*Dny Vědy – 2018*»: *materiály XIV Mezinárodní vědecko-praktická konference*, Praha, 2018, C.63–65.

[11] I. A. Zubko ta in., “Fizychna naukovo-doslidna model veryfikatsii spetsializovanoho bahatofunktsionalnogo obchysliuvacha na bazi yedynoho shyfratoru” na «*Nainovyte nauchny postyzhenyia – 2018*»: *materyaly XVI Mezhdunarodna nauchna praktychna konferentsyia*, Sofyia, 2018, C. 16–22.

[12] I. A. Zubko, “Pidvyshchennia chasu napratsiuвання na vidmovu cherez zmeshennia kilkosti zovnishnykh kontaktnykh vuzliv bahatofunktsionalnogo peretvoriuvacha”, na «*Science and sivilization - 2018*»: *XIII international scientific and practical conference*, Sheffield, 2018, P. 23–25.

[13] V. M. Lukashenko, I. A. Zubko, A. H. Lukashenko, K. S. Rudakov y V. A. Lukashenko, “Protsedura uskorennoho vybora luchshykh materynskykh plat” na «*Zprávy vědecké ideje – 2014*»: *materiály X mezinárodní vědecko-praktická konference*, Praha, 2014, c. 36-41.

[14] A. H. Lukashenko, B. A. Shekhovtsov, I. A. Zubko, O. P. Sokur ta V. M. Lukashenko, “Efektyvnyi metod orhanizatsii bazy danykh na osnovi teorii nepovnoi podibnosti, rozmirnosti” na «*Moderní vymoženosti vědy – 2011*»: *materiály VII Mezinárodní vědecko-praktická konference*, Praha, 2011, c. 73–76.

[15] A. H. Lukashenko, V. M. Lukashenko, B. A. Shekhovtsov, I. A. Zubko, O. V. Chernetskyi ta S. A. Mitsenko, “Porivnialnyi analiz metodiv

dlia vyjavlennia yakisnykh parametriv ob'ektu doslidzhennia”, na «*Wykształcenie i nauka bez granic – 2009*»: materiały V Międzynarodowej naukowo-praktycznej konferencji, Przemysł, 2009, c. 51–55.

[16] V. A. Lukashenko, A. H. Lukashenko, I. A. Zubko, D. A. Lukashenko ta V. M. Lukashenko, “Bahatofunktsionalnyi tablychno-lohichnyi spivprotsektor”, Pat. na vynakhid №111459, Ukraina, Biul. № 8, 25.04.2016.

[17] V. A. Lukashenko, A. H. Lukashenko, I. A. Zubko, D. A. Lukashenko, V. M. Lukashenko ta K. S. Rudakov, “Spivprotsektor dlia obchyslennia znachen «priamykh» ta «obernenykh» funktsii”, Pat. na vynakhid №111808, Ukraina, Biul. № 11, 10.06.2016.

[18] A. H. Lukashenko, V. M. Lukashenko, I. A. Zubko, D. A. Lukashenko ta V. A. Lukashenko, “Peretvoriuvach dviikovoho kodu v odnopoliarni oborotni kody i navpaky”, Pat. na vynakhid №107544, Ukraina, Biul. № 1, 12.01.2015.

[19] V. M. Lukashenko, A. H. Lukashenko, V. A. Lukashenko, I. A. Zubko, M. V. Chychuzhko ta D. A. Lukashenko, “Tablychno-lohichnyi peretvoriuvach kodiv”, Pat. Ukrainy №89784, Biul. № 8, 25.04.2014..

[20] A. H. Lukashenko, D. A. Lukashenko, V. A. Lukashenko I. A. Zubko, ta V. M. Lukashenko, “Formuvach skladnykh kuskovo-liniinykh funktsii”, Pat. Ukrainy №88085, Biul. № 4, 25.02.2014.

[21] I. A. Zubko, A. H. Lukashenko, D. A. Lukashenko, V. A. Lukashenko, I. A. Zubko, ta V. M. Lukashenko, “Formuvach skladnykh kuskovo-liniinykh funktsii”, Pat. Ukrainy №80851, Biul. № 11, 10.06.2013.

[22] A. H. Lukashenko, D. A. Lukashenko, V. A. Lukashenko, I. A. Zubko, V. M. Lukashenko ta T. Yu. Utkina, “Kuskovo-liniinyi aproksymator”, Pat. Ukrainy №77797, Biul. № 4, 25.02.2013.

[23] V. M. Lukashenko, O. A. Kulyhin, A. H. Lukashenko, K. S. Rudakov, V. A. Lukashenko ta I. A. Zubko, “Tsyfrovyi prystrii dlia obchyslennia funktsii”, Pat. Ukrainy №40177, Biul. №6, 25.03.2009.

ЗМІСТ

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ	21
ВСТУП	22
РОЗДІЛ 1. СУЧАСНИЙ СТАН ПРЕДМЕТУ ДОСЛІДЖЕННЯ ТА ФОРМУЛЮВАННЯ ЗАДАЧ	30
1.1. Напрямки удосконалення сучасних перетворювачів спеціального призначення.....	30
1.2. Порівняльний аналіз методів для виявлення якісних параметрів спеціалізованих обчислювачів.....	32
1.3. Спеціалізовані обчислювачі та їх класифікація.....	34
1.4. Модель перетворювача двійкового коду в однополярні оборотні коди	38
1.5. Селектор комбінацій функцій для задач апроксимації.....	41
1.6. Моделювання та верифікація компонентів функціонально- орієнтованих систем	45
1.7. Формулювання задач дослідження	49
Висновки по розділу 1	50
Список використаних джерел до першого розділу	51
РОЗДІЛ 2. УДОСКОНАЛЕННЯ МОДЕЛЕЙ ПЕРЕТВОРЮВАЧІВ СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ	62
2.1. Використання таблично-логічного методу апаратної реалізації для підвищення швидкодії компонента функціонально- орієнтованої системи	62
2.2. Образно-знакова модель перетворювача двійкового коду в однополярні коди Баркера і навпаки.....	67
2.3. Удосконалена модель обчислювача на основі кусково-лінійної	

апроксимації	69
2.4. Удосконалена модель обчислювача спеціального призначення на основі цифро-аналогових перетворень	74
2.5. Підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів багатofункціонального перетворювача	77
Висновки по розділу 2	80
Список використаних джерел до другого розділу.....	81
РОЗДІЛ 3. МЕТОД УДОСКОНАЛЕННЯ ПРОЕКТУВАННЯ БАГАТОКОМПОНЕНТНИХ ДИСКРЕТНИХ ПРИСТРОЇВ.....	86
3.1. Організація даних для дослідження на основі теорії неповної подібності та розмірностей	86
3.2. Розробка умовних критеріїв згідно узагальненого математичного опису	88
3.3. Виявлення тенденцій проектування основних елементів системної плати	91
Висновки по розділу 3	97
Список використаних джерел до третього розділу	100
РОЗДІЛ 4. ВЕРИФІКАЦІЯ ПРАЦЕЗДАТНОСТІ ПЕРЕТВОРЮВАЧА СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ	103
4.1. Послідовність побудови аналітичної моделі призначеної для підтвердження працездатності перетворювача спеціального призначення	103
4.2. Методика верифікації перетворювача спеціального призначення на базі побудованої фізичної дослідної моделі.....	108
4.3. Розробка структурної схеми дослідної установки для верифікації перетворювача двійкового коду в однополярні оборотні	

	20
коди і навпаки.....	110
4.4. Програмне забезпечення фізичної дослідної моделі для верифікації перетворювача двійкового коду в однополярні оборотні коди і навпаки.....	113
4.5. Комп'ютерне моделювання перетворювача спеціального призначення	116
Висновки по розділу 4	119
Список використаних джерел до четвертого розділу	121
ВИСНОВКИ.....	124
ДОДАТОК А Акти впровадження результатів дисертаційного дослідження	126
ДОДАТОК Б Лістинги програми перетворювача кодів і програми генерації тестових сигналів.....	133
ДОДАТОК В Список публікацій здобувача за темою дисертації	157

ПЕРЕЛІК УМОВНИХ СКОРОЧЕНЬ

- ПСП – перетворювач спеціального призначення;
- ФОС – функціонально-орієнтована система;
- МДН – метал діелектрик напівпровідник
- ІС – інтегральна схема;
- КЛА – кусково-лінійний апроксиматор;
- ЛТК – лазерний технологічний комплекс;
- ОЗП – оперативний запам'ятовуючий пристрій;
- ПЗП – постійний запам'ятовуючий пристрій;
- ПК – персональний комп'ютер;
- СКС – спеціалізовані комп'ютерні системи;
- УММ – узагальнена математична модель.

ВСТУП

Актуальність теми.

Актуальність теми. При побудові нових систем спеціального призначення на них часто накладаються обмеження, пов'язані з обчислювальною потужністю, об'ємами пам'яті, енергоспоживанням і надійністю. Підвищення ефективності компонентів таких систем дозволяє отримати рішення, що забезпечують підвищену швидкодію, покращену енергоефективність, зменшення кількості елементів пам'яті і підвищення надійності функціонально-орієнтованої системи в цілому. Це забезпечить прогресивний розвиток усіх галузей, де будуть використовуватись такі рішення.

Питанням розробки обчислювачів спеціального призначення та систем з їх використанням присвячена низка праць, зокрема В. Д. Байкова, А. В. Борескова, А. І. Борзенко, І. А. Дичка, В. А. Лужецького, В. М. Лукашенко, С. А. Полетаєва, В. Д. Пузанкова, К. Г. Самофалова, В. Б. Смолова, А. П. Стахова, В. П. Тарасенка та ін., але питання підвищення швидкодії, енергоефективності та надійності обчислювачів спеціального призначення заслуговують додаткових досліджень.

Тому тема дисертаційного дослідження, пов'язана з удосконалення методів та моделей для підвищення ефективності компонентів функціонально-орієнтованих систем на основі інтеграції перетворювачів інформації для збільшення швидкодії, підвищення надійності та енергоефективності в обчислювачах спеціального призначення, є актуальною.

Зв'язок роботи з науковими програмами, планами, темами.

Напрямок дослідження дисертації пов'язаний з тематиками бюджетних науково-дослідних робіт Черкаського державного технологічного університету:

- «Методи, моделі при обробці інтелектуальних, інформаційних технологій для високоефективних обчислювальних та локальних підсистем управління в проблемно-орієнтованих системах» (№ держреєстрації 0106U004501);
- «Моделі локальних підсистем керування лазерним випромінюванням для рішення траєкторних задач на базі таблично-алгоритмічних методів апаратурної реалізації в проблемно-орієнтованих системах» (№ держреєстрації 0109U002739);
- «Таблично-алгоритмічні методи, моделі сопроцесорів та компонентів в мікропроцесорних системах керування для спеціалізованих лазерних технологічних комплексів» (номер державної реєстрації 0111U002934);
- «Базові компоненти мікропроцесорних систем керування лазерними технологічними комплексами на основі таблично-алгоритмічних методів, моделей та теорії неповної подібності» (номер державної реєстрації 0113U003345);

у яких автор був виконавцем.

Мета і завдання дослідження.

Метою дисертаційного дослідження є підвищення швидкодії та надійності функціонально-орієнтованих комп'ютерних систем спеціального призначення шляхом застосування удосконалених моделей і методів при побудові спеціалізованих пристроїв переробки інформації.

Для досягнення поставленої мети необхідно вирішити такі задачі:

- удосконалити модель перетворення двійкового коду в однополярні коди Баркера для розширення її функціональних можливостей;
- удосконалити модель обчислювача на основі кусково-лінійної апроксимації для роботи в умовах обмежень на час виконання операції;
- удосконалити модель обчислювача спеціального призначення на основі цифро-аналогових перетворень для забезпечення надійності прецизійного обладнання за мінімальної кількості активних елементів;
- розвинути метод удосконалення проектування багатокomпонентних дискретних пристроїв для збільшення тривалості експлуатації.

Об'єкт дослідження – процеси обробки інформації в функціонально-орієнтованих системах спеціального призначення.

Предмет дослідження – удосконалення моделей та методу підвищення ефективності компонентів функціонально-орієнтованих систем спеціального призначення.

Методи дослідження

Для вирішення поставлених в дисертації задач використовувалися наступні методи:

- системного аналізу (для аналізу методів та моделей створення спеціалізованих обчислювачів),
- візуалізації (для відображення отриманих результатів), таблично-алгоритмічні (для відтворення функцій обчислювачів),
- теорії алгоритмів (для розробки алгоритмів);
- теорії розмірностей (для розрахунку критеріїв якості);
- теорії алгебри логіки (для визначення логіко-математичної моделі).

При створенні фізичної моделі дослідження компонента спеціального призначення використані методи функціонального, схемотехнічного, фізичного моделювання. Для верифікації запропонованого перетворювача спеціального призначення використано теорію експерименту при проведенні експериментальних досліджень.

Наукова новизна одержаних результатів.

В процесі вирішення поставлених завдань автором отримано такі наукові результати:

- удосконалено модель перетворювача двійкового коду в однополярні коди Баркера на основі коригуючих констант шляхом інтеграції в неї функції перетворення однополярних кодів Баркера в двійковий код, що забезпечує розширення функціональних можливостей за рахунок оберненого перетворення, а також підвищення надійності функціонування за рахунок зменшення апаратної складності;
- удосконалено модель обчислювача спеціального призначення на основі кусково-лінійної апроксимації сигналів управління шляхом збільшення швидкості реалізації функції керування за рахунок зменшення часу перехідних процесів, що забезпечує підвищення точності при управлінні технологічними процесами;
- отримала подальший розвиток модель обчислювача спеціального

- призначення на основі цифро-аналогових перетворень шляхом кусково-лінійної апроксимації сигналів управління, що забезпечило розширення функціональних можливостей обчислювача та підвищення надійності управління технологічними процесами;
- отримав подальший розвиток метод удосконалення проектування багатокomпонентних дискретних пристроїв, шляхом виявлення енергоперевантажених компонентів, що забезпечує підвищення надійності та збільшення часу експлуатації таких пристроїв.

Практичне значення отриманих результатів.

Практична цінність результатів полягає в доведенні отриманих наукових результатів до конкретних інженерних рішень:

- на підставі удосконаленого методу розроблений алгоритм виявлення слабкої ділянки на системній платі за її основними елементами, що дозволяє попередити можливість виходу з ладу елементів;
- розроблено методику верифікації працездатності запропонованого перетворювача, яка включає створене алгоритмічне та програмне забезпечення, що дозволило синтезувати відповідні пристрої для проведення апаратурного моделювання;
- на підставі розроблених структурних, функціональних та принципових електричних схем, побудовано фізичну модель для апаратурного дослідження запропонованого перетворювача, що забезпечило контроль коректності перетворень на етапі проектування і підтвердило верифікацію працездатності.

Наукова й інженерно-технічна новизна результатів і досліджень підтверджується публікаціями і патентами України. Теоретичні та практичні результати дослідження впроваджені:

- на НВК «Фотоприлад» (м. Черкаси) (акт впровадження від 15.03.14);
- в Інституті енергетики Академії наук Молдови (акт впровадження від 16.12.2015);
- в ТОВ «Darkside» (м. Черкаси) (акт впровадження від 25.01.18);
- у навчальному процесі Черкаського державного технологічного університету на кафедрі робототехніки та спеціалізованих комп'ютерних систем (акт впровадження від 28.03.2018).

Особистий внесок здобувача.

Теоретичні результати дисертаційного дослідження, що виносяться на захист, отримані автором особисто. Результати прикладного характеру отримані за участю автора спільно з колективом кафедри РСКС.

У друкованих працях, опублікованих у співавторстві, автору належать:

[2] – систематизація та аналіз визначених корегуючих констант;

[3] – визначення динамічного розвитку співпроцесорів;

[4] – побудована образно-знакова модель залежностей основних технічних параметрів системних плат;

[5, 9, 13] – створені реляційні моделі за параметрами мікроконтролерів, системних плат, датчиків;

[6] – розрахунок енергетичних критеріїв основних компонентів системних плат;

[7] – запропоновано модель сплайн-функцій по експериментальних даних для побудови в 2-х квадрантах;

[8] – проведено аналіз сучасних багатокритеріальних методів дослідження складних моделей;

[10, 20-22] – запропоновано удосконалення моделі КЛА, проведено розрахунок швидкодії моделі КЛА, проведено інформаційно-патентний пошук;

[11] – запропонована концептуальна науково-дослідна модель для верифікації працездатності спеціалізованого багатофункціонального обчислювача;

[14] – розрахунки критеріїв, що відповідають основним техніко-економічним показникам об'єктів дослідження;

[15] – запропоновані основні методи для визначення якісних параметрів об'єкту дослідження для аналізу;

[16-19, 23] – виконані розрахунки для підвищення надійності, проведено інформаційно-патентний пошук.

Апробація результатів дисертації.

Основні положення дисертаційного дослідження доповідалися і обговорювалися на міжнародних науково-технічних та науково-практичних конференціях:

1) XIV Mezinárodní vědecko-praktická konference, (15.03-22.03.2018, Praha)

2) XVI Международна научна практична конференция (15-22 март 2018, София);

3) XIII international scientific and practical conference (January 30 – February 7, 2018, Sheffield);

4) X mezinárodní vědecko-praktická konference (27.10-05.11.2014, Praha);

5) VII mezinárodní vědecko-praktická konference (27.01.2011-05.02.2011, Praha);

6) V Międzynarodowej naukowo-praktycznej konferencji (7–15 grudnia 2009, Przemyśl).

Публікації.

За матеріалами дисертації опубліковано 23 друковані роботи, з них: 9 статей (8 - у фахових наукових виданнях України, 1 - за кордоном, 4 - у періодичних виданнях, що входять до міжнародних наукометричних баз), 8 патентів України (3 з них - на винахід), 6 тез доповідей на міжнародних конференціях.

Структура і обсяг дисертації.

Дисертаційна робота складається із вступу, чотирьох розділів, висновків, списку використаних літературних джерел і додатків. Загальний обсяг дисертації складає 160 сторінок, із них 125 сторінок основного тексту, 23 рисунки, 6 таблиць, 3 додатки обсягом 35 сторінок. Список використаних джерел містить 172 найменування.

РОЗДІЛ 1.

СУЧАСНИЙ СТАН ПРЕДМЕТУ ДОСЛІДЖЕННЯ ТА ФОРМУЛЮВАННЯ ЗАДАЧ

У даному розділі:

- проаналізовано основні напрями вдосконалення сучасних перетворювачів спеціального призначення, які впливають на їх ефективність.
- проведено аналіз існуючих моделей перетворювачів спеціального призначення та досліджено сфери їх застосування.
- визначені основні ознаки перетворювачів спеціального призначення, що дало змогу розробити схему класифікації.
- проаналізовано багатокритеріальні методи виявлення якісних параметрів об'єкту дослідження, а саме метод аналізу ієрархій та метод на основі теорії неповної подібності та розмірностей.
- виявлено недоліки проаналізованих моделей: перетворювача двійкових кодів в однополярні коди Баркера, пристойів для виконання задач апроксимації.
- проведено оцінку особливостей моделювання та верифікації компонентів функціонально-орієнтованих систем.

1.1. Напрямки удосконалення сучасних перетворювачів спеціального призначення

При розробці сучасних перетворювачів спеціального призначення повинні враховуватись вимоги, які пов'язані з часом виконання задачі, що може викликати певні труднощі. Через обмежену швидкодію сучасних мікропроцесорних систем, виникає необхідність у використанні спеціалізованих обчислювачів, які можуть виконувати певні обчислення

значно швидше ніж мікропроцесорні ядра програмними засобами. Тому алгоритми і способи обчислення в таких обчислювачах повинні відповідати жорстким часовим вимогам.

Поряд з тим, необхідно вирішувати задачу максимального спрощення методів і алгоритмів обчислення. Оскільки з кожним спрощеним логічним примітивом зменшується енергоспоживання та збільшується надійність вузла. Завдяки чому можна отримати пристрій з оптимальними енергоспоживанням і надійністю.

Мікропроцесорні системи зазвичай не здатні програмним шляхом без використання спеціалізованого обчислювача забезпечити необхідні часові обмеження. Оскільки в них обчислення відбувається за допомогою розбиття задачі на найпростіші функції і подальшого їх виконання ітеративним методом. Дослідження і вирішення питань, пов'язаних з підвищенням продуктивності та обчислювальної потужності співпроцесорів, які істотно розширюють можливості мікропроцесорних систем, є актуальним завданням. [5]

Можна виділити наступні перспективні напрями удосконалення сучасних перетворювачів спеціального призначення – розширення функціональних можливостей, підвищення швидкодії.

Розширення функціональних можливостей саме по собі значно підвищує ефективність перетворювача спеціального призначення, а завдяки інтеграції розширених можливостей єдиний кристал, надійність підвищується на кілька порядків.

Підвищення швидкодії часто відбувається за рахунок збільшення тактових частот, при цьому виникають різноманітні проблеми пов'язані з синхронізацією та енергоспоживанням, інший спосіб розпаралелювання обробки інформації. Проте для аналогових обчислювачів такі методи часто не доступні, тому необхідні модифікації складових елементів, які беруть участь у формуванні інформації на виході. Таким чином з'являється

можливість отримання значного приросту швидкодії без необхідності внесення значних змін в алгоритм обробки інформації.

1.2. Порівняльний аналіз методів для виявлення якісних параметрів спеціалізованих обчислювачів

Існує велика кількість методів, що дозволяють виявляти якісні параметри піддослідних об'єктів. [4]

Для визначення найкращих параметрів об'єкта дослідження в сучасності представляють інтерес:

- метод багатокритеріального порівняння (метод аналізу ієрархій);
- метод аналізу на основі теорії розмірностей.

Призначення методу аналізу ієрархій - оцінка рівнів ієрархії враховуючи взаємодію різних характеристик системи на основі рішень експерта.

Метод аналізу ієрархій полягає в наступному:

- Створення ієрархії взаємодій з використанням евристичних методів.
- Розбиття на пари для порівняння елементів ієрархії.
- Усування неузгодженостей матриць попарних порівнянь (якщо це потрібно).
- Математична обробка інформації, яку надає людина (експерт), для прийняття рішення.

Попарні порівняння — це процес, при якому людина (експерт), що здійснює прийняття рішень, порівнює всі пари характеристик об'єктів з певного списку за заданими критеріями, вказуючи щоразу характеристику об'єкта, якій надається перевага.

Результати таких порівнянь вносяться у відповідні таблиці (матриці попарних порівнянь), згідно яких пізніше виконуються потрібні обрахунки.

У даного методу присутні недоліки, а саме:

- використання таблиць порівнянь, яких значна кількість;
- пропорційність часу, що витрачається на дослідження, і кількості критеріїв для порівняння;
- значний вплив кількості об'єктів дослідження на час обчислень та аналізу;

З наведеного вище видно, що для отримання результатів, необхідно витратити багато часу на обчислення.

На противагу цьому метод на основі теорії неповної подібності та розмірностей дозволяє виконувати порівняльний аналіз великої кількості об'єктів за величинами їх визначальних параметрів, тобто відсутня необхідність зменшення числа параметрів для прискорення дослідження.

Додатковою перевагою є можливість побудови знакових моделей для об'єктів, що не мають математичних залежностей між параметрами.

Крім того, на основі π -теореми для цього методу з'являється можливість побудувати знакову модель для об'єктів, у яких немає математичного опису між параметрами.

Послідовність алгоритму наступна [4]:

1. Створення переліку визначальних величин, які відповідають основним технічним параметрам об'єкту.
2. Визначення узагальненого математичного опису між параметрами об'єкту.
3. Вибір методу визначення критеріїв подібності.
4. Створення критеріального рівняння.
5. Побудова знакової моделі.

Значною перевагою цього методу є те, що в результаті дослідження з'являється можливість наочно показати щодо яких параметрів краще всього проводити процедуру вдосконалення досліджуваних об'єктів.

1.3. Спеціалізовані обчислювачі та їх класифікація

При реалізації різноманітних інноваційних проектів в широкому спектрі областей виробництва, таких як енергетика, біологічні науки та інші галузі часто потрібне проведення обчислювальних робіт, які характеризуються великими об'ємами, складністю та трудомісткістю. Необхідність виконання подібних трудомістких обчислень, які одночасно повинні мати просту процедуру виклику та швидко виконуватись, стала причиною появи спеціалізованих обчислювачів та їх розвитку в різних галузях.

Спеціалізовані обчислювачі здатні виконувати специфічні операції обробки даних: математичні; графічні; перетворення кодів та інші, зі швидкістю, яка у сотні разів більша ніж здатний забезпечити мікропроцесор після розбиття задачі на найпростіші функції і подальшого їх виконання ітеративним методом [1, 2].

Важливими задачами є підвищення продуктивності, обчислювальної потужності та істотне розширення функціональних можливостей мікропроцесорних систем, завдяки використанню спеціалізованих обчислювачів при розробці проблемно-орієнтованих систем, що вирішують задачі при екстремальних умовах експлуатації. Хоча на ринку присутній великий вибір мікропроцесорних систем з різноманітними спеціалізованими обчислювачами, їх використання в системах реального часу досить обмежені через недостатню продуктивність або (і) високу розсіювану потужність. [5]

Сучасні перспективні мікропроцесорні системи повинні орієнтуватись на широке коло задач, а також поєднувати принципи універсальності для сумісності з іншими сучасними системами і спеціалізації для швидкого виконання специфічних функцій. Виконання спеціалізованих функцій доцільно покласти на спеціалізовані обчислювачі, які можуть виконуватись як на одному кристалі з мікропроцесорним ядром, так і в окремому корпусі.

Спеціалізовані обчислювачі призначені для виконання складних і тривалих за часом операцій на апаратному рівні. До таких операцій відносяться задачі для роботи зі складними математичними функціями, обробка та виведення графічних даних, перетворення кодів. Класифікаційна схема застосування сучасних спеціалізованих обчислювачів представлена на рис. 1.1.



Рис. 1.1 – Сфери застосування сучасних спеціалізованих обчислювачів

Якщо розглядати математичні спеціалізовані обчислювачі, то вони являють собою схеми для розширення множини команд центрального процесора. Це необхідно тому, що центральний процесор за допомогою спеціалізованих алгоритмів може виконувати складні математичні операції на зразок множення, ділення та піднесення до степеня, але подібні алгоритми вимагають суттєвих затрат процесорного часу. Приклад виконання множення представлено на рис. 1.2, проаналізувавши який можна побачити, що процесор мусить виконати 5 операцій додавання та 10

операцій зсуву лише для виконання найпростішої операції множення. Тому тривалість арифметичних операцій, з урахуванням того, що повинні виконуватися також і операції роботи з пам'яттю, вводу/виводу, та ін., буде займати багато часу і використовувати велику кількість енергії.

Суматор HCM	Регістр PгA	Регістр PгB	Примітки
+ 0000000000	0000010100 ←	1001① →	П.с. HCM:=0; PгA:= A ; PгB:= B
0000010100			$b_5=1;$
+ 0000010100			HCM:=HCM+PгA;
+ 0000101000	0000101000 ←	100① →	PгA:=L1PгA; PгB:=R1PгB;
0000111100			$b_4=1;$
+ 0000000000	0001010000 ←	100① →	HCM:=HCM+PгA;
0000111100			PгA:=L1PгA; PгB:=R1PгB;
+ 0000000000	0010100000 ←	10① →	$b_3=0;$
0000111100			HCM:=HCM+0;
+ 0000000000	0010100000 ←	10① →	PгA:=L1PгA; PгB:=R1PгB;
0000111100			$b_2=0;$
+ 0101000000	0101000000 ←	1① →	HCM:=HCM+0;
0101111100			PгA:=L1PгA; PгB:=R1PгB;
			$b_1=1;$
			HCM:=HCM+PгA

Рис. 1.2 – Виконання множення на двійковому суматорі

Крім того в прикладі не враховані особливості роботи з дробовими числами. Оскільки вони представлені в пам'яті у вигляді чисел з плаваючою крапкою, на процесор лягає додаткове навантаження через необхідність обробки мантиси і порядку.

Використання математичних спеціалізованих обчислювачів дозволяє значно зменшити навантаження на ЦП при виконанні тривали арифметичних операцій та операцій з плаваючою комою.

Формування трансцендентних функцій є іншою складною і тривалою для процесора операцією. Побудова деяких таких функцій на основі найпростіших арифметичних операцій процесора надто складна, і в деяких випадках може не задовольняти в точності.

Основною проблемою реалізації трансцендентних функцій в цифровому пристрої є їхня неперервність. Якщо значення певної функції в заданих координатах порахувати досить легко, то для адекватної побудови і обрахунку функціональних залежностей необхідно забезпечити високу частоту дискретизації згідно теореми Котельникова.

Особливістю роботи графічних спеціалізованих обчислювачів є робота з зображеннями. Алгоритми обробки зображень є досить складними і можуть значно відрізнитись в залежності від виконуваної задачі. Наприклад, при роботі зі статичними двовимірними зображеннями основна робота полягає в тому, щоб утримувати на дисплеї зображення і в разі необхідності модифікувати його. Задача досить проста і алгоритми використовувані для побудови статичних зображень доступні для виконання ЦП, проте постійні підрахунки зміни координат і відстеження модифікацій кольору точок займають значний відсоток процесорного часу. Тому використання спеціалізованого обчислювача значно спрощує і пришвидшує роботу з зображенням.

Досить часто необхідно виконувати моделювання тривимірних сцен, як статичних так і динамічних. При цьому складність обчислень збільшується за експонентою, в залежності від складності і заданої деталізації. Це пов'язано з необхідністю працювати не з окремими точками і їх координатами, а з полігонами, які являють собою множини трикутників. Складність алгоритмів полягає в необхідності обробки не лише точок, що відображаються на дисплеї, але й тривимірних координат вершин кожного з використовуваних трикутників, яких в сучасних моделях можуть бути мільйони. Також обраховується положення камери відносно до зображення, освітлення і проекція даної моделі на двовимірний дисплей. Всі обчислення виконуються для чисел з плаваючою комою, тому ЦП, при моделюванні досить простих сцен буде завантажений максимально, навіть при використанні модуля для роботи з числами з плаваючою комою.

Перетворювачі кодів призначені для перетворення одних різновидів цифрових кодів в інші. Необхідність таких перетворень в цифрових системах полягає в тому, що часто технічно вигідніше і точніше виконувати деякі операції з допомогою кодів відмінних від звичайного двійкового коду. Різновидів подібних цифрових кодів існує дуже велика кількість, у кожного з них є значні переваги при застосуванні в тих галузях, для яких вони розроблені.

Складність побудови перетворювачів кодів з допомогою стандартних процесорних засобів, полягає в надмірності обчислень і споживання енергії, також з'являється необхідність написання програмного коду для перетворень. Тому використання спеціалізованих обчислювачів для перетворення кодів є доцільним, оскільки в них перетворений код з'являється на виході відразу після приходу вхідного коду без виконання складної програми і зі значною економією енергії і часу.

Як видно з аналізу видів спеціалізованих обчислювачів і можливостей сучасних ЦП, без використання спеціалізованих обчислювачів можна обійтися, але далеко не в усіх задачах, при цьому співвідношення енерго- і часових затрат до продуктивності не буде знаходитись в прийнятних межах.

1.4. Модель перетворювача двійкового коду в однополярні оборотні коди

Відомий [1] перетворювач двійкового коду в однополярні оборотні коди (рис. 1.3), який призначається для використання в інформаційних обчислювальних системах, в дискретних перетворювачах координат, у системах з функціональними перетворювачами дискретної інформації.

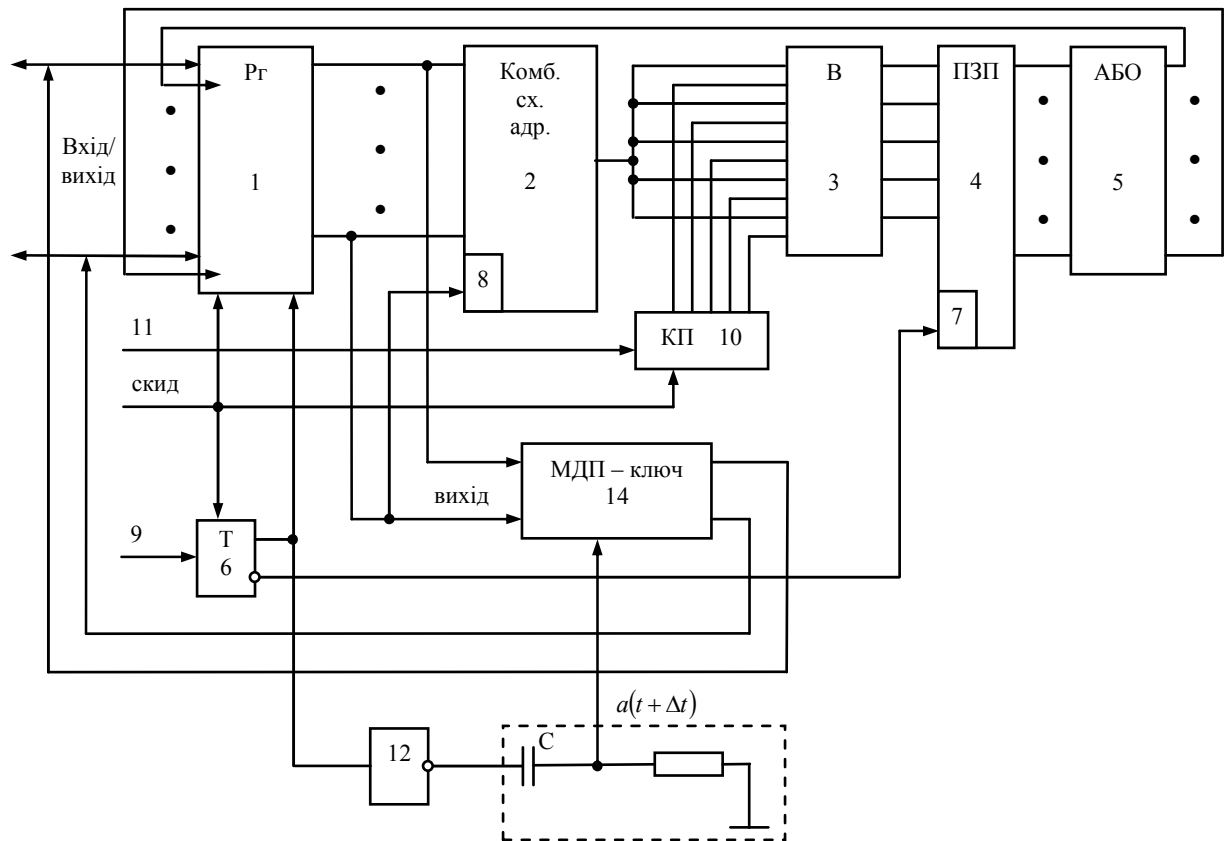


Рис. 1.3 – Образно-знакова модель формувача кодів Баркера

Перетворювач двійкового коду в однополярні оборотні коди містить регістр входу, постійний запам'ятовуючий пристрій, блок елементів АБО, керуючий тригер, комбінаційну схему адреси, блок вентилів, інвертор, диференціюючий ланцюг, блок МДН-ключів.

Найближчі аналоги мають більшу складність формування ключових двійкових комбінації послідовного набору однополярних оборотних кодів з n розрядністю або низьку надійність.

Перетворювач двійкового коду, що вміщує регістр входу, який виконаний на тригерах з інформаційними та лічильними входами, інформаційні входи регістра з'єднані з входами пристрою, постійний запам'ятовуючий пристрій (ПЗП), виходи якого з'єднані через блок елементів АБО з відповідними лічильними входами регістра входу, виходи якого з'єднані з виходами пристрою, керуючий вхід регістра входу з'єднаний з прямим виходом керуючого тригера, а інверсний вихід тригера

з'єднаний з керуючим входом ПЗП, вхід керуючого тригера з'єднаний з першим керуючим входом пристрою, вхід «скид» регістра входу з'єднаний з входом пристрою «скид» [2].

Недоліком даного перетворювача є складність формування для ключової двійкової комбінації послідовного набору однополярних оборотних кодів з n розрядністю 3, 5, 7, 11, 13.

В моделі підвищена надійність шляхом додатково введеної кодової шини "вхід/вихід", яка з'єднана з кодovими інформаційними входами регістра входу, та з виходами блока МДН-ключів, входи якого підключено до відповідних виходів регістра входу, а керуючий вхід підключений до виходу диференціюючого ланцюга, вхід якого підключений до виходу інвертора, вхід якого підключений до прямого виходу керуючого тригера, забезпечено зменшення кількості контактів, зумовлену об'єднанням шин входів та виходів, по яким інформація вхідна та вихідна з'являється роздільно у часі, завдяки запропонованому рішенню для всіх ознак, які вказані у частині формули корисної моделі, що відрізняється, і виявляють в процесі взаємодії характерні їм відомі властивості, що дають кожен із них окремо відомий позитивний ефект (рис. 1.3).

Перетворювач двійкового коду в однополярні оборотні коди містить регістр входу 1, виконаний на тригерах з інформаційними та лічильними входами, інформаційні входи регістра 1 з'єднані з входами пристрою, постійного запам'ятовуючого пристрою (ПЗП), а виходи з'єднані з відповідними входами комбінаційної схеми адреси 2, блок вентилів 3, інформаційні входи якого з'єднані з виходом комбінаційної схеми адреси 2, а його виходи з'єднані з відповідними входами ПЗП 4, виходи якого з'єднані через блок елементів АБО 5 з відповідними лічильними входами регістра входу 1, керуючий вхід регістра входу 1 з'єднаний з прямим виходом керуючого тригера 6, а інверсний вихід керуючого тригера 6 з'єднаний з керуючим входом 7 ПЗП 4 та з дозволяючим входом 8 комбінаційної схеми адреси 2, вхід керуючого тригера 6 з'єднаний з

першим керуючим входом 9 пристрою. Керуючі входи блока вентилів 3 з'єднані з відповідними виходами керуючого пристрою 10, вхід якого з'єднаний з керуючим входом 11 пристрою, вхід «скид» пристрою з'єднаний з входами «скид» регістра входу 1, керуючого тригера 6 керуючого пристрою 10, крім того прямий вихід тригера 6 з'єднаний з входом додатково введеного інвертора 12, вихід якого підключений до входу диференціюючого ланцюга 13, вихід якого підключений до керуючого входу блока МДН-ключів 14, інформаційні входи якого з'єднані з відповідними виходами вхідного регістра 1, інформаційні входи блока МДН-ключів 14 з'єднані з інформаційними входами вхідного регістра 1 і є «входом/виходом» перетворювача двійкового коду в однополярні коди.

Дана модель заслуговує вдосконалення в плані розширення функціональних можливостей.

1.5. Селектор комбінацій функцій для задач апроксимації

Відомий селектор комбінацій функцій для задач апроксимації [3]. В основі даної моделі пристрій з апаратним забезпеченням процесу селекції комбінацій неперервних функцій за критерієм якості їх застосування для задач апроксимації.

У пристрої, який містить комутатор, в якому для перебору $n!$ переставлень ($k = n$) усі контакти комутатора замкнені, а для перебору розміщень A_{kn} та сполучень C_n^k - роз'єднано $n-k$ контактів комутатора, починаючи з першого розряду. Пристрій має блок апроксимації, блок розрахунку значень полінома апроксимації, блок допустимих значень, блок порівняння, блок задання початкової інформації, однотипні блоки задання функцій, блок формування функцій, блок реєстрації. Його перший вхід є першим виходом блоку апроксимації. Група входів даного блоку апроксимації складається з виходів кожного однотипного блоку задання функцій. Перші входи кожного однотипного блоку задання функцій

підключені до виходу блоку формування функцій. Його входом є перший вихід блока задання початкової інформації, а його другий вихід підключено до входу комутатора. Кожний другий вхід кожного однотипного блоку задання функцій підключено до кожного окремого виходу комутатора. Третій вихід блоку задання початкової інформації з'єднано з входом блоку допустимих значень. А його вихід підключено до першого входу блоку порівняння. Другим входом блоку порівняння є вихід блоку розрахунку значень полінома апроксимації, входом якого є другий вихід блоку апроксимації. Вихід блоку порівняння підключено до другого входу блоку реєстрації.

На рис. 1.4 зображено структурно - функціональну схему пристрою, де блок 1 задання початкової інформації, комутатор 2, однотипні блоки 3 задання функцій, блок 4 формування функцій, блок 5 апроксимації, блок 6 розрахунку значень поліному апроксимації, блок 7 порівняння, блок 8 реєстрації, блок 9 допустимих значень.

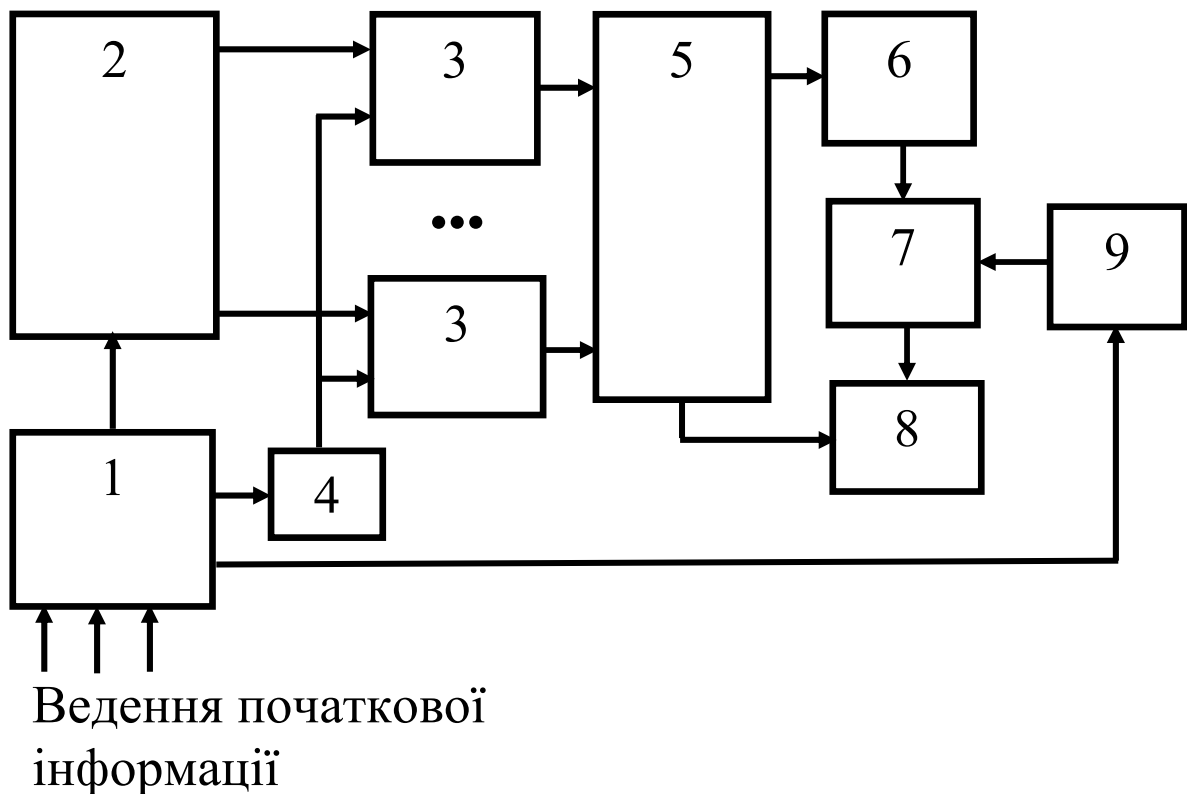


Рис. 1.4 – Селектор комбінацій функцій для задач апроксимації

До блоку 1 вводиться інформація, яка необхідна у блоці 4 для формування дискретної множини вихідних функцій. З блоку 4 інформація про кожну з функцій надходить до однотипних блоків 3 задання функцій. З блоку 1 до комутатора 2 надходить інформація про кількість функцій та спосіб генерування комбінацій функцій, а саме – сполучення, розміщення чи переставлення. До блоку 9 вводяться допустимі значення результатів апроксимації у контрольних точках.

Як приклад роботи пристрою можна привести випадок генерування сполучень функцій без повтору. Нехай n - загальне число функцій $\Phi_1, \Phi_2, \dots, \Phi_i, \dots, \Phi_n$ у множині вихідних функцій, які сформовані у блоці 4 та подані на входид однотипних блоків 3 задання функцій. Крім того, до комутатора 2 з блоку 1 задання початкової інформації надійшло значення $k < n$ - кількість функцій у сполученнях, що генеруються. Якщо для $n = 13$, $k = 6$ на виході комутатора 2 отримана комбінація двійкових змінних 0110010011001, то це дає змогу надіслати сигнали рівня "1" до відповідних блоків 3. Що, у свою чергу, стає дозволом на залучення відповідних функцій до виконання на їх основі (блок 5) операції апроксимації. Отже в цьому випадку на вхід блоку 5 апроксимації будуть подані функції $\Phi_2, \Phi_3, \Phi_6, \Phi_9, \Phi_{10}, \Phi_{13}$. На їх основі у блоці 5 формується відповідний поліном. У блоці 6 здійснюється розрахунок значень полінома у контрольних точках. Ця інформація передається до блоку 7, де порівнюються одержані значення полінома з заданими раніше у блоці 9. При позитивному порівнянні з блоку 7 до блока 8 подається сигнал про дозвіл реєстрації з блока 5 відповідної комбінації функцій. При негативному порівнянні – реєстрації не відбувається.

Пристрій дає можливість для різних значень n , k здійснити генерацію усієї множини комбінацій неперервних функцій, наприклад, комбінацій координатних функцій для розв'язку крайової задачі. А далі виконати аналіз цих комбінацій на якість апроксимації та виділити підмножину,

елементи якої задовольняють заданим умовам апроксимації розв'язання крайової задачі.

Недоліком подібної моделі є робота лише з цифровими даними без можливості генерації складних аналогових кусково-лінійних сигналів.

Також відомий кусково-лінійний апроксиматор [6], що містить джерело опорних напруг, перша і друга групи виходів якого підключені відповідно до опорних входів блоку компараторів та інформаційних входів першої перемикальної матриці, інформаційний вхід апроксиматора підключений до інформаційного входу блоку компараторів, підключеного виходами до керуючих входів першої перемикальної матриці, виходи якої з'єднані з входами підсумовуючого операційного підсилювача, друга і третя перемикальні матриці, керуючі входи яких підключені до виходів блоку компараторів, опорні входи якого з'єднані з відповідними інформаційними входами другої перемикальної матриці, підключеної виходами до інформаційних входів блоку завдання вагових коефіцієнтів, виходи якого підключені до інформаційних входів третьої перемикальної матриці, виходи якої підключені до входів підсумовуючого операційного підсилювача, входи керування першої, другої, третьої перемикальних матриць підключені до першого виходу блоку синхронізації, другий вихід якого підключений до входів запуску першої, другої, третьої перемикальних матриць. Крім того, перемикальна матриця містить N комірок, в кожній з яких є керований транзистор, витік якого підключений до стоку інверторного навантажувального транзистора, затвору МДП-варактора і затвору керуючого транзистора, стік керованого транзистора підключений до шини нульового потенціалу, а стік керуючого транзистора з'єднаний з затвором МДП - ключа, а витік з'єднаний з витоком і стоком МДП-варактора і підключений до першого виходу блоку синхронізації, вихід запуску якого підключений до витоку і затвору інверторного навантажувального транзистора, затвор інвертора з'єднаний з відповідним керуючим входом матриці, стік інвертора підключений до нульової шини,

а його витік підключений до затвору керованого транзистора, виток МДП-ключа є j -м ($1, \dots, j, \dots, N$) інформаційним входом перемикальної матриці, а його стік являється j -м виходом перемикальної матриці.

Недоліком даного пристрою є низька швидкодія.

1.6. Моделювання та верифікація компонентів функціонально-орієнтованих систем

Розвиток функціонально-орієнтованих систем (ФОС) пов'язаний з постійним підвищенням їхньої складності внаслідок необхідності розширення функціональних можливостей. Це досягається як шляхом підвищення рівня інтеграції мікропрограми на кристалі, так і застосуванням вдосконалених архітектурних, структурних та алгоритмічних варіантів реалізації компонентів ФОС.

На противагу програмним продуктам, виправлення помилок в яких порівняно просте, дефекти в алгоритмах роботи інтегральних схем на етапі тестування пробних партій не можуть бути усунені. Для вирішення задачі забезпечення коректності роботи компонентів ФОС на етапі розробки застосовують різноманітні засоби функціональної верифікації працездатності, для забезпечення функціональної надійності.

Головне призначення функціональної верифікації передбачає створення комплексу заходів, які спрямовані на забезпечення коректності моделі системи, що розробляється. В цьому випадку на першому плані стоїть виявлення та виправлення помилок допущених при проектуванні.

До *функціонального моделювання* включається якісне моделювання для вирішення питання про верифікацію працездатності компонента ФОС на рівні блоків (регістрів, лічильників, елементів пам'яті, програмованих логічних матриць і т.п.).

Функції блоків при функціональному моделюванні компонента ФОС описуються мовами високого рівня. Найчастіше в якості таких мов

виступають VHDL та Verilog, які є мовами опису апаратури інтегральних схем. Вони є базовими мовами при розробці апаратури сучасних обчислювальних систем. В узагальненому варіанті їх можна назвати мовами опису проекту (МОП).

З їх допомогою розробник окреслює мету проектування і встановлює взаємозв'язок між розробником і виробником компонентів ФОС у формі, яку інженер здатний зрозуміти і опрацювати. Також, проект необхідно адаптувати для обробки на комп'ютері. Таким чином МОП виконує комунікаційні функції між розробником компонентів ФОС, виробником і комп'ютером, ці функції є важливим інструментом як для проектування, так і для виготовлення компонентів ФОС.

При розробці компонентів ФОС на основі методології зверху вниз розробник часто застосовує опис поведінки проекту на верхньому (функціональному) рівні. Створений опис моделюється і проходить верифікацію. Якщо необхідно проект ділиться на складові частини, для кожної з яких виконується моделювання і верифікація. Процес поділу і моделювання може продовжуватися доти, доки проект не буде деталізований до необхідного рівня (тобто до відомих компонентів і елементів), що буде давати достатньо інформації для розуміння і проектування вузлів на основі їх опису.

Опис компонента ФОС або його складових частин повинен містити наступну проектну інформацію:

- специфікацію вхідного і вихідного інтерфейсів;
- інформацію про структуру проектованого компонента (які блоки містить проект і яким чином вони з'єднані);
- поведінкову інформацію (як кожен блок реагує у відповідь на вхідні сигнали);
- фізичну інформацію про проект (фізичні параметри, технологічні допуски, геометрію компонентів, розміри областей і т.д.) для впровадження у виробництво;

- інформацію про тести для проекту в цілому і для кожної його складової.

Ієрархічна структура компонентів проекту полягає в тому, що компонент може бути розділений на частини, кожна з яких визначена як об'єкт проектування нижчого рівня.

Поведінкові моделі часто містять інформацію про часові параметри проекту. Опис часових характеристик простих схем може бути наведений окремо від опису логіки. Для більш складних схем, опис часових характеристик не може бути відокремленим від опису логіки.

Верифікація функціонального рівня, чи *функціональна верифікація*, є найважливішим етапом при створенні проекту верхнього рівня ієрархії. Оскільки є тільки зовнішній опис проектованого компонента за входами і виходами (вимоги ТЗ). Цей етап дозволяє досить просто скорегувати проект, виправити помилки, задати оптимальну архітектуру компонента ФОС, що задовольнятиме вимогам ТЗ.

На початкових стадіях верифікації компонент ФОС розглядається як “чорна скринька” і розглядається лише коректність відношень між входами і виходами. У випадку невідповідності вихідної інформації вимогам, відбувається деталізація тих частин проекту, що повинні відповідати за генерацію некоректних даних на виході. Після локалізації джерел помилок проект виправляється і знову проводиться функціональна верифікація.

Розробник може переходити і на нижчі рівень ієрархії і представляти блоки компонентів ФОС у вигляді логічних елементів. При проектуванні аналогових компонентів ФОС розробник переходить на ще більш низький рівень – напівпровідникові елементи для цього залучається апарат схемотехнічного моделювання. Потрібно враховувати, що функціональну верифікацію не можна використовувати як аналітичний інструмент, вона є процедурним апаратом, за допомогою якого розробник вирішує проблему коректності проекту.

Функціональне моделювання і верифікацію найчастіше виконують з допомогою програмних емуляторів фізичного середовища. Проте такі симуляції не завжди дають можливість отримати повну інформацію про поведінку проекту в реальних умовах. Сучасні CPLD та FPGA системи дозволяють проводити моделювання максимально наближене до реальних умов на будь-якому рівні опису проекту чи його елементів.

На рис. 1.5 зображено послідовність процесу перевірки працездатності апаратурної реалізації компонентів ФОС спеціального призначення.

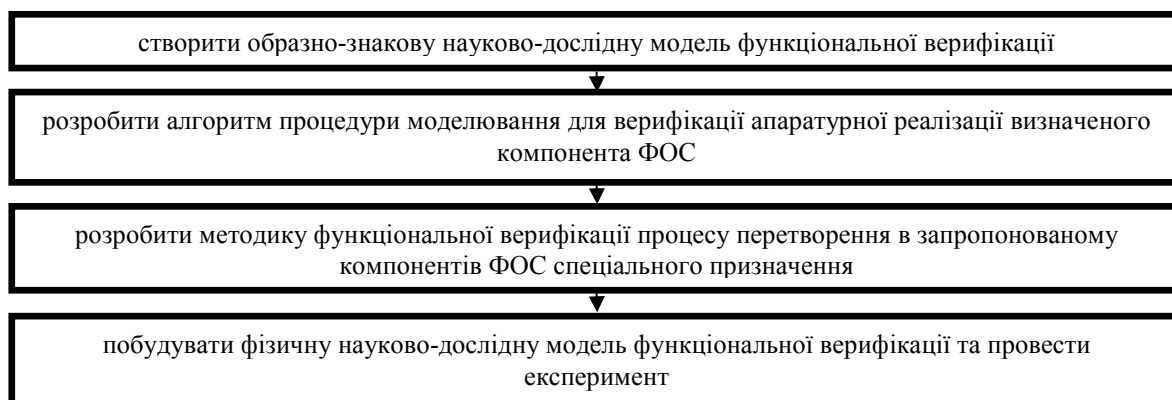


Рис. 1.5 – Процес перевірки працездатності апаратурної реалізації компонентів ФОС спеціального призначення

Це дозволить підвищити інформаційну надійність компонентів ФОС спеціального призначення за рахунок розробки методики їх функціональної верифікації, а також дозволить скоротити витрати часу та ресурсів, як на процес перевірки працездатності апаратурної реалізації компонентів ФОС спеціального призначення так і їх проектування.

1.7. Формулювання задач дослідження

В дисертаційній роботі на основі проведеного системного аналізу стану дослідження необхідно вирішити наступні задачі:

- удосконалити модель перетворення двійкового коду в однополярні коди Баркера для розширення її функціональних можливостей;
- удосконалити модель обчислювача на основі кусково-лінійної апроксимації для роботи в умовах обмежень на час виконання операції;
- удосконалити модель обчислювача спеціального призначення на основі цифро-аналогових перетворень для забезпечення надійності прецизійного обладнання за мінімальної кількості активних елементів;
- розвинути метод удосконалення проектування багатокомпонентних дискретних пристроїв для збільшення тривалості експлуатації.

Висновки по розділу 1

В розділі проаналізовано основні напрями вдосконалення сучасних перетворювачів спеціального призначення, які впливають на їх ефективність. Проведено аналіз існуючих моделей перетворювачів спеціального призначення та досліджено сфери їх застосування. Визначені основні ознаки перетворювачів спеціального призначення, що дало змогу розробити схему класифікації.

Проаналізовано два багатокритеріальних методи виявлення якісних параметрів об'єкту дослідження, а саме метод аналізу ієрархій та метод на основі теорії розмірностей.

Проаналізовано відомі моделі: перетворювача двійкових кодів в однополярні коди Баркера, пристрої для виконання задач апроксимації. Виявлені їх недоліки.

Проведено оцінку особливостей моделювання та верифікації компонентів функціонально-орієнтованих систем. Наведено необхідну проектну інформацію, яку повинен містити опис компонента ФОС або його складових частин. Запропонована послідовність дій для розробки методики функціональної верифікації компонентів ФОС спеціального призначення.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ДО ПЕРШОГО РОЗДІЛУ

- [1] В.М. Лукашенко та ін. «Перетворювач двійкового коду в однополярні оборотні коди» Пат. України №44833, Бюл. 19, 12.10.2009.
- [2] А. с. № 781806, МПК С06Р 5/02;
- [3] О.Ф. Кощій та В.П. Путятін, «Селектор комбінацій функцій для задач апроксимації» Пат. України №71463, Бюл. 13 10.07.2012.
- [4] В. В. Корнух, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Знакові моделі структурованих залежностей динамічного розвитку співпроцесорів” *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 2, с. 11–16, 2017.
- [5] С. А. Міценко, В. М. Лукашенко, Т. Ю. Уткіна, А. Г. Лукашенко, С. А. Міценко та О. С. Вербицький «Удосконалення спеціалізованого гібридного багатофункціонального сопроцесора» *Вісник Сумського державного університету*. № 1, С. 138–144, 2012.
- [6] В.М. Лукашенко та А.Г. Лукашенко А.С. № 1674170, МПК G 06 G 7/26
- [7] Б.А. Шеховцов, В.М. Лукашенко, А.Г. Лукашенко и М.Г. Лукашенко «Анализ значимых параметров объекта перемещения на основе теории неполного подобия и размерностей» на *Тр. III Междунар. НПК “Умение и нововведения”*. – София: «Бял ГРАД-БГ» ООД, – Т. 10. – С. 35-38, 2007
- [8] Jack H. Automating Manufacturing Systems with PLCs Version 5.0 2007
- [9] Jack H. Integration and Automation of Manufacturing Systems 2007
- [10] Lebedev A. «Digital MEMS accelerometers in automotive-performance», *Modern Electronics*, Issue 5, pp. 12-15.
- [11] Lukashenko A. G., Shelyagin V. D., Lukashenko D. A., Lukashenko V. M., Ozirskaia M. N., Lukashenko V. A., «Three-

- coordinate laser technological complex on CO₂ basis», *Nauka i studia*, № 8 (30), pp 81–88, 2011.
- [12] Lukashenko V. M., Rudakov K. S., Lukashenko A. G., Mitsenko S. A., «Multicriterion Method of Qualitative Assessment of Modern Router Components», *Nauka i studia*, № 35 (103), p.11-17, 2013.
- [13] Mitsenko S. A., Verbytskiy O. S., Utkina T. Yu., Lukashenko A. G., Lukashenko V. M., «Systematization and qualitative assessment of models of access for laser technological complex based on biometrics», *Nauka i studia*, № 3 (48), p.121-126, 2012.
- [14] Petropavlovskiy Yu. The modern MEMS products of the company *Analog Devices. Part 1. Elements & Components*, Issue 6, pp. 40-45 (in Rus.).
- [15] Petropavlovskiy Yu. The modern MEMS products of the company *Analog Devices. Part 2. Elements & Components*, Issue 7, pp. 24-29 (in Rus.).
- [16] Sysoeva S. The key market segments MEMS components. *Accelerometers. Components & Technologies*, Issue 3, pp. 20-26 (in Rus.).
- [17] Sysoeva S. The key market segments MEMS components. Inertial systems – from low-end to high-end segments. *Components & Technologies*, Issue 5, pp. 22-30 (in Rus.).
- [18] Utkina T. Yu. «Development of the Multiple Criteria Model of Qualitative Assessment of Modern Pulse Reflectometers» *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*. № 2. – С. 40–43. 2013
- [19] Williams Rob. *Computer System Architecture*. – 2-nd edition, *Prentice Hall*, – 534 p. 2006
- [20] Yudin A. New accelerometers STMicroelectronics Company. *Components & Technologies*, Issue 2, pp. 28-31(in Rus.).

- [21] Zurawski, Richard. The industrial communication technology handbook / Richard Zurawski, editor. p. cm. – (The industrial information technology series): *CRC Press, Taylor & Francis Group*.. – 879 p. 2005 [ISBN 0-8493-3077-7.]
- [22] Аванесян Г.Р. Цифровые интегральные микросхемы: справочное пособие. – М.: *Радиотехника*., – 287 с. 2008
- [23] Агаханян Т.М. Интегральные микросхемы. – М.: *Энергоатомиздат*., – 371 с. 1983
- [24] Алабужев П. М., Геронимус В. Б., Минкевич Л. М., Шеховцов Б. А. Теория подобия и размерностей. Моделирования. *Москва, Россия: Высшая школа*, 1968.
- [25] Анализ концептуальных подходов к обеспечению защиты баз данных. – Мир компьютеров [Электронный ресурс]. – Режим доступа: <http://compsmir.ru/?p=112>
- [26] Аналоговые и цифровые интегральные микросхемы. Справочное пособие / ред. С. Б. Якубовский. – М.: *Радио и связь*, – 384 с. 1984
- [27] В. М. Лукашенко, Т. Ю. Уткина, М. В. Чичужко, В. А. Лукашенко, Т. Л. Шевченко, М. А. Дяченко, «Багатокритеріальний метод якісної оцінки сучасних базових компонентів бездротових пристроїв прийомо-передачі, на *X Mezinárodní vědecko-praktická konference Efektivní nástroj moderních věd* – , Praha, 2013, Díl. 41, с. 11–15. 2013
- [28] В. Н. Бернадский, В. Д. Шелягин, О. К. Маковецкая, «Современный рынок лазерной техники для сварки и обработки материалов», *Автоматическая сварка*, № 10, 2007
- [29] Березин А.С., Мочалкина О.Р. Технология и конструирование интегральных микросхем. М.: *Радио и связь*, – 232 с. 1983
- [30] Биометрические технологии в системах управления доступом. "Системы безопасности" №46, 2002. Режим доступа: URL: <http://www.aamsystems.ru/publications/?id=109>

- [31] А. Бородулин, «MEMS–технология на страже безопасности. Новые микросхемы датчиков STMicroelectronics», *Вестник электроники* № 4 (28), с. 18–21, 2010.
- [32] М. Ф. Бондаренко, Н. В. Білоус, А. Г. Руткас Комп'ютерна дискретна математика: Підручник Харків: «Компанія СМІТ», – 480 с. 2004
- [33] А. Вакуленко, «Биометрические методы идентификации личности: обоснованный выбор и внедрение». Режим доступа: URL: <http://pro-inform.ru/press/biovybor>
- [34] Волкович В. Л. Методі прийняття рішень по множеству критериев оптимальности. – М. : Наука, – 208 с. 1980
- [35] А. Г. Лукашенко, О. А. Кулигін, В. М. Лукашенко, «Виявлення резерву предмета дослідження на основі теорії неповної подібності та розмірностей», *Вісник Хмельницького національного університету*, № 3, с. 184-187, 2009.
- [36] Д. Гаврилюк, «Датчики отпечатков пальцев фирм ATMEL и FUJITSU», *Компоненты и технологии*, №2, 2004
- [37] В. Галатенко, «Информационная безопасность», *Открытые системы. СУБД*. № 04, 1996
- [38] Гудилин А. Е. Цифровая схемотехника: Учебное пособие Челябинск : Изд. ЮУрГУ, . – 130 с. 2000
- [39] В. В. Гусев, Л. Г. Зеличенко, К. В. Колев Основы импульсной и цифровой техники. Учебное пособие для вузов М. : «Сов. радио»,. – 440с. 1975
- [40] Л.С. Ямпольський, П.П. Мельничук, К.Б. Остапченко, О.І. Лісовіченко. Гнучкі комп'ютерно-інтегровані системи: планування, моделювання, верифікація, управління. – Житомир, Україна: ЖДГУ, 2010.
- [41] Л.С. Ямпольський та ін. Гнучкі комп'ютеризовані системи: проектування, моделювання і управління. Житомир, Україна: ЖДГУ, 2005.

- [42] В.В. Гребнев, Микроконтроллеры семейства AVR фирмы Atmel. Москва, Россия: ИП Радиософт, 2002.
- [43] К. С. Рудаков, В. М. Лукашенко, Т. Ю. Уткина, «Двоквадрантна образно-знакова модель визначення ефективного маршрутизатора», *Вісник Хмельницького національного університету*, №2, с.150-156, 2015
- [44] Джонсон, Говард В., Грэхем, Мартин, Конструирование высокоскоростных цифровых устройств: начальный курс черной магии (пер. с англ. Парал. Тит.) Москва, Россия: Издательский дом "Вильямс", 2006.
- [45] К. Дж. Дейт, Введение в системы баз данных. – Москва, Россия: «Вильямс», 2006.
- [46] В.В. Денисенко. Компьютерное управление технологическим процессом, экспериментом, оборудованием. – Москва, Россия: Горячая линия - Телеком, 2008.
- [47] З. Дударь, С. Егоров., «Исследование и оптимизация методов сжатия текстовой информации», *Вестник ХНТУ*, № 1(44), 2012
- [48] І.В. Ельперін. Промислові контролери: навч. посіб. – Київ, Україна: НУХТ, 2003
- [49] В.И. Есин, «Универсальная модель данных и ее математические основы», *Системи обробки інформації*. №2 (92), 2011.
- [50] В. В. Задорожный, «Идентификация по отпечаткам пальцев. Часть 1», *PC Magazine/Russian Edition*, №1, 2004
- [51] И.Е. Зуйков, Т.Л. Владимирова, Н.В. Кондратюк Электроника. Цифровая электроника: методическое пособие для студентов заочной формы обучения специальности 1-38 02 03 «Техническое обеспечение безопасности» Минск: БНТУ, – 243 с. 2011
- [52] Извлечение квадратного корня в столбик [Электронный ресурс]. – Режим доступа : <http://hijos.ru/2010/12/22/izvlechenie-kvadratnogo-kornya-v-stolbik> .

- [53] Карасев В. Жизненные циклы базы данных [Электронный ресурс]. – Режим доступа: <http://wiki.auditory.ru/> Жизненные циклы базы данных
- [54] В. М. Лукашенко, А. Г. Лукашенко, Р. Е. Юпин Классификация современных микроконтроллеров для лазерных комплексов на *Materiály VIII mezinárodní vědecko – praktická conference “Aktuální vymoženostivědy – 2012”*. – Díl 20. Fuzika. Moderní informační technologie. Výstavba a architektura : Praha. Publishing House “Education and Science” s.r.o., 45–48 с. 2012
- [55] В.М. Лукашенко, С.А. Міценко, Д.А. Лукашенко, Т.Ю. Уткіна, О.С. Вербицький, В.А. Лукашенко, «Класифікація сучасних біометричних датчиків відбитків пальця для лазерного технологічного комплексу», на *VIII Międzynarodowej naukowo-praktycznej konferencji «Wschodnie partnerstwo – 2012»*, Przemysł, с. 42–47. 2012
- [56] М. Р. Когаловский, Перспективные технологии информационных систем. – Москва, Россия: ДМК Пресс; Компания АйТи, 2003
- [57] А. Комаров «Базу данных не стащить! Правильные способы защитить данные в таблицах БД», Хакер. № 04/09 (124) [Электронный ресурс]. – Режим доступа: <http://www.hacker.ru/magazine/xa/124/032/1.asp>
- [58] Т.А. Альперович, В.В. Баранов, А.Н. Давыдов, С.К. Сергеев, Е.В. Судов, Б.И.Черпаков. Компьютерно-интегрированные производства и CALS-технологии в машиностроении: Учебное пособие. – Москва, Россия: ГУП "ВИМИ", 1999.
- [59] Т. Коннолли, К. Бегг, А. Страчан Базы данных: проектирование, реализация и сопровождение. Теория и практика (пер. с англ.) – Москва, Россия: Издательский дом "Вильямс", 2001.
- [60] Я. В. Корпань, «Методика по визначенню числа кортежів для табличного логічно-оборотного методу реалізації кодоперетворювача» на *5-а міжнародна научна практична*

конференция *Образование и наука на 21 века*, София, Т. 12, с. 5-8. 2009

- [61] И. В. Кривченко, «Микроконтроллеры общего назначения для встраиваемых приложений производства Atmel Corp», *Электронные компоненты*, №5, 2002.
- [62] О. П. Кузнецов, Г. М. Адельсон-Вельский *Дискретная математика для инженера 2-е изд., перераб. и доп. М. : Энергоатомиздат, 480 с. 1988*
- [63] С.Л. Федоров, Л.С. Хромов, А.М. Звездочкин, А.А. Хромов, «Лазерная сварка сильфонов с арматурой», *Сварочное производство*, №6, с.30-31, 1990.
- [64] Э.П. Ланина. *Организация ЭВМ и систем. Иркутск, Россия: Изд-во ИрГТУ, 2008*
- [65] А.Н.Лебедев, «Пи-теорема», *Электронное моделирование*, №1, с. 3-7, 1981
- [66] Лебедев А.Н. О Формах критериев подобия, получаемых путем анализа размерностей // *Электронное моделирование*. №1. С. 3-7. 1988
- [67] Лебедев А.Н. *Моделирование в научно-технических исследованиях – М.: Радио и связь. – 224 с. 1989*
- [68] Лукашев И. Биометрия в СКД: вызовы времени и новые возможности, *Журнал «Системы безопасности»* №6, С. 128-133, 2007
- [69] Лукашенко А.Г., Кулигін О.А., Лукашенко В.М. Виявлення резерву предмета дослідження на основі теорії неповної подібності та розмірностей, - *Хмельницький: Вісник ХНУ*. № 3. – С.184-187. 2009
- [70] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, В. М. Лукашенко «Високонадійний багатofункціональний обчислювач для спеціалізованих лазерних технологічних комплексів» *Вісник ЧДТУ*. № 1. – С. 67–70. 2011

- [71] Лукашенко А. Г. Кортезний таблично-логічний метод реалізації цифрового багатофункціонального обчислювача *Вісник Черкаського державного технологічного університету*. № 3. С. 102–107. 2014
- [72] А. Г. Лукашенко, В. М. Лукашенко, Д. А. Лукашенко Спеціалізовані сопроцесори на базі таблично-алгоритмічних методів для лазерних маніпуляторів : [монографія] «*ЧДНДТЕІХП*». – Черкаси, 2010. – 164 с. – Укр. – Деп. В ВІНИТИ 20.06.2010, № 11-хп 2010 // Анот. в РЖ «Депоновані наукові роботи». – 2010.
- [73] В. А. Лукашенко, А. Г. Лукашенко, В. М. Співак Систематизація методів, моделей сопроцесорів для високошвидкісних, прецизійних мікропроцесорних проблемно-орієнтованих систем *Вісник Хмельницького національного університету*. № 1. – С. 164–169. 2015
- [74] Лукашенко В. А. Удосконалення спеціалізованих таблично-алгоритмічних моделей сопроцесорів для лазерного технологічного обладнання «*Електроніка-2015*» : збірник статей VIII Міжнародної науково-технічної конференції молодих вчених : (15-17 квітня 2015 року, м. Київ, Україна). – Київ : НТУУ «КПІ», – С. 236–239. 2015
- [75] Б. А. Шеховцов, В. М. Лукашенко, А. Г. Лукашенко, М. Г. Лукашенко Анализ значимых параметров объекта перемещения на основе теории неполного подобия и размерностей *Тр. III Междунар. НПК “Умение и нововведения”*. София : «Бял ГРАД-БГ» ООД,. – Т. 10, – С. 35–38. 2007
- [76] Лукашенко В.М. Критериальные зависимости для выбора оптимальных параметров коммутаторов // *Вісник ЧІТІ*. –. № 3. С. 65-70. 2000
- [77] Лукашенко В.М. Методология определения физической модели и параметрических масштабных коэффициентов для сканера фотоприемников *Second International Scientific Conference on*

Optoelectronic Information Technologies «PHOTONICS-ODS 2002». –
Vinnitsia: УНІВЕРСУМ-Вінниця. – С.96. 2002

- [78] Митин. В. Биометрические технологии, которые мы выбираем *PC Week/Russian Edition.* № 17–18 (719–720). 2010
- [79] В.М. Лукашенко, К.С. Рудаков, А.Г. Лукашенко, С.А. Миценко Знаковая модель качественной оценки современных компонентов маршрутизаторов *Вісник НТУУ “КПІ”. Серія приладобудування.* – № 45. – С. 142-148, 2013.
- [80] Мышляева И.М. Цифровая схемотехника: учебник *М.: Академия,* 2005. – 400 с
- [81] В.А. Лукашенко, А.Г. Лукашенко, В.М. Лукашенко, С.А. Миценко Графоаналітичний метод визначення кількості кортежів для багатofункціонального таблично-логічного співпроцесору *Вісник ЧДТУ.* 2015. – № 4. – С. 67–72.
- [82] А. Г. Лукашенко, Д. А. Лукашенко, С. А. Миценко Методологія організації бази даних на основі теорії неповної подібності та розмірностей *Загальнодержавний міжвідомчий науково-технічний збірник. Конструювання, виробництво та експлуатація сільськогосподарських машин.* – Кіровоград: КНТУ, – Вип. 41. – Ч. 1. – С. 336–339. 2011
- [83] В. М. Лукашенко, Т. Ю. Уткіна, А. Г. Лукашенко, С. А. Миценко, О. С. Вербицький Удосконалення спеціалізованого гібридного багатofункціонального сопроцесора *Вісник Сумського державного університету.* – № 1. – С. 138–144. 2012
- [84] В. М. Лукашенко, Т. Ю. Уткіна, А. Г. Лукашенко, С. А. Миценко, К. О. Дубіцький Оптимізація процедури вибору датчиків для лазерного технологічного обладнання *Вісник ЧДТУ.* – – № 3. – С. 5–10. 2016
- [85] В. М. Лукашенко, А. Г. Лукашенко, Т. Ю. Уткина, А. В. Сташко, Н. Н. Чиж, Е. А. Слись Многокритериальный анализ лазерных излучателей на основе теории неполного подобия и размерностей

- Strategiczne pytania światowej nauki – 2013 : materiały IX Międzynarodowej naukowo-praktycznej konferencji : (07-15 lutego 2013 roku, Przemyśl, Польша). – Przemyśl : Nauka i studia., – Т. 28. – С. 75–78. 2013*
- [86] Р. Кини, Х. Хайфа Принятие решения при многих критериях предпочтения и замещения; [пер. с англ. В. В. Подниковского]. – М. : Радио и связь, – 560 с. 1981
- [87] И. А. Мурашко Источники рассеиваемой мощности цифровых КМОП-схем *Вестник Гомелевского гос. техн. Университета им. П. О. Сухого.* – № 4 (27). – С. 48–56. 2006.
- [88] А. Г. Лукашенко, В. М. Лукашенко, М. Г. Лукашенко, Я. В. Корпань и др. Полуаддитивный таблично-логический вероятностный преобразователь *Тр. VIII Міжнар. НПК “Людина і Космос”.* – Дніпропетровськ: НЦАОМУ, – С. 241. 2006
- [89] В. С. Гассельберг, А. В. Синельщиков Применение микроконтроллеров в устройствах с повышенной надежностью *Вестн. Астрахан. гос. техн. ун-та. Сер. : управление, вычисл. техн. информ.* – № 1. – С. 108–113. 2011
- [90] В. М. Лукашенко, М. Г. Лукашенко, Я. В. Корпань Принцип многокритериальной оптимизации параметров морфоструктур преобразователей кодовой информации *Тр. 10-й Междунар. конф. по автоматическому управлению (Автоматика-2003).* – Севастополь : СевНТУ, Т. 1.– С. 63–64. 2003
- [91] С. М. Рюмик 1000 и одна микроконтроллерная схема. Вып. 1 *М. : Додэка-XXI.*, – 356 с., 2010
- [92] В. Б. Смоллов, В. Д. Байков Анализ табличных и таблично-алгоритмических методов воспроизведения элементарных функций *М. : Электронное моделирование, № 1.* – С. 51–56. 1980

- [93] В. І. Бойко, А. М. Гуржий, В. Я. Жуйков Схемотехніка електронних систем: кн. 3 Мікропроцесори та мікроконтролери: Підручник 2-ге вид., допов. і переробл. – К. : Вища шк., 399 с., 2004
- [94] В. И. Шульгин Основы теории передачи информации. Ч. 2. Помехоустойчивое кодирование – Учеб. пособие. – Харьков : Нац. аэрокосм. ун-т « Харьк. авиац. ин-т », – 87 с. 2003
- [95] S. F. Barrett, D.J. Pack Microcontrollers Fundamentals for Engineers and Scientists – *Morgan & Claypool Publishers*, – 115 с. 2006
- [96] B. V. Dam Microcontroller Systems Engineering: 45 projects for PIC, AVR and ARM *Elektor Electronics Publishing*, – 330 с., 2009

РОЗДІЛ 2. УДОСКОНАЛЕННЯ МОДЕЛЕЙ ПЕРЕТВОРЮВАЧІВ СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ

У розділі запропоновано:

- модель перетворювача спеціального призначення з розширеною функціональністю, що перетворює двійковий код в однополярні коди Баркера і навпаки,
- модель обчислювача на основі кусково-лінійної апроксимації сигналів управління;
- модель обчислювача спеціального призначення на основі цифро-аналогових перетворень.

2.1. Використання таблично-логічного методу апаратурної реалізації для підвищення швидкодії та надійності компонента функціонально-орієнтованої системи

Оскільки сучасні комп'ютерно-інтегровані системи, не завжди мають потужні обчислювальні можливості, тому часто потребують використання спеціалізованих обчислювачів, які сприяють покращенню характеристик обчислень. Відомі обчислювачі застосовують або програмні засоби для відтворення значень прецизійних функцій, або класичні табличні методи апаратурної реалізації. Їх недоліками є обмежена швидкодія та потреба у великих об'ємах пам'яті. Застосування таблично-алгоритмічних методів, дозволяє використовувати таблиці малого об'єму, але при цьому виконуються тривалі арифметичні операції. Використання короткого таблично-логічного методу апаратурної реалізації [1] забезпечує підвищення швидкодії і скорочення апаратурних затрат, при збереженні прецизійності.

Для коректного застосування кортежного таблично-логічного методу апаратної реалізації необхідно вирішити наступні задачі:

- розробити алгоритм визначення значень коригуючих констант;
- систематизувати значення вхідних та вихідних кодів та відповідних коригуючих констант;
- розробити модель багатофункціонального таблично-логічного співпроцесора.

Алгоритм визначення коригуючої константи включає наступне:

- 1) заздалегідь складаються таблиці вхідних кодів та відповідних вихідних кодів;
- 2) комбінації вхідного коду та відповідні вихідні коди представляються однаковою розрядністю;
- 3) коди розбиваються на відповідні групи, наприклад, тетради;
- 4) коригуючі константи визначаються за допомогою операції XOR [2] відповідних тетрад кодових послідовностей за пунктом 3.

Наприклад: X_i – вхідний код, FN_i – відповідний йому вихідний код, тоді код коригуючих констант Δ_i визначається за допомогою операції XOR алгебри Жегалкіна згідно формули

$$X_i \oplus FN_i = \Delta_i, \quad (2.1)$$

З формули (2.1) видно, що завдяки властивості операції XOR вихідна двійкова кодова послідовність визначається як

$$FN_i = \Delta_i \oplus X_i. \quad (2.2)$$

Як приклад наведено спеціалізований обчислювач, що перетворює коди Грея в двійковий код, двійковий код в код Грея, однополярний код

Баркера в двійковий код, завадостійкий код у відповідні коди значення функції синуса, їх відповідні вхідні, вихідні коди та коригуючі константи систематизовані і приведені в табл. 2.1. та табл. 2.2

Таблиця 2.1.

Вхідні і вихідні коди для визначення відповідних функцій

№ п/п	Значення вхідних і вихідних кодів			
	Значення завадо-стійкого коду Грея	Вихідні коди у двійковій системі числення $Y_s = \sin(x)$	Двійковий код	Код Баркера
1	0001 1000	.0011 0010	0001 0000	
2	0001 1001	.0011 0100	0001 0001	
3	0001 1011	.0011 0110	0001 0010	0000 0110
4	0001 1010	.0011 1010	0001 0011	
5	0001 1110	.0011 1110	0001 0100	0001 1101
6	0001 1111	.0011 1100	0001 0101	
7	0001 1101	.0100 0000	0001 0110	0111 0010
8	0001 1100	.0100 0100	0001 0111	
9	0001 0100	.0100 0110	0001 1000	
10	0001 0101	.0100 1000	0001 1001	
11	0001 0111	.0100 1010	0001 1010	

Таблиця 2.2.

Коригуючі константи для визначення відповідних функцій

№ п/п	Значення коригуючих констант по кортежах для відповідних вхідних кодів					
	$\Delta_{\sin(x)}$		$\Delta_{\text{Грея}}$		$\Delta_{\text{Баркера}}$	
	Δ_{1s}	Δ_{2s}	$\Delta_{1\Gamma}$	$\Delta_{2\Gamma}$	$\Delta_{1Б}$	$\Delta_{2Б}$
1	0010	1010	0000	1000		
2	0010	1101	0000	1000		
3	0010	1101	0000	1001	0000	0101
4	0010	0000	0000	1001		
5	0010	0000	0000	1010	0001	1000
6	0010	0011	0000	1010		
7	0101	1101	0000	1011	0111	0101
8	0101	1000	0000	1011		
9	0101	0010	0000	1100		
10	0101	1101	0000	1100		
11	0101	1101	0000	1101		

Образно-знакова модель багатофункціонального таблично-логічного спеціалізованого обчислювача представлена на рис. 2.1. Її особливістю є здатність виконувати всі перетворення за допомогою одного малорозрядного числового блоку пам'яті.

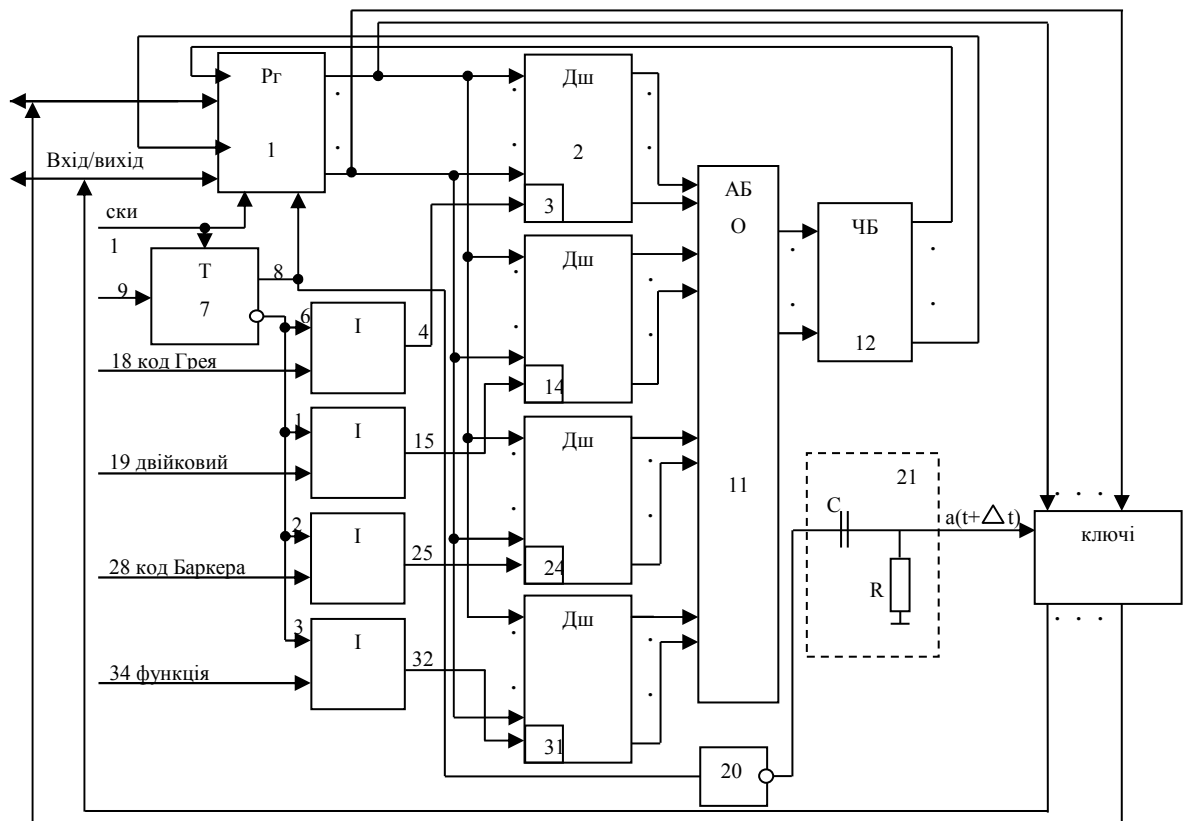


Рисунок 2.1 – Образно-знакова модель багатофункціонального таблично-логічного співпроцесора

Процес виявлення однозначних коригуючих констант візуалізовано на гістограмах, що зображені на рис. 2.2.

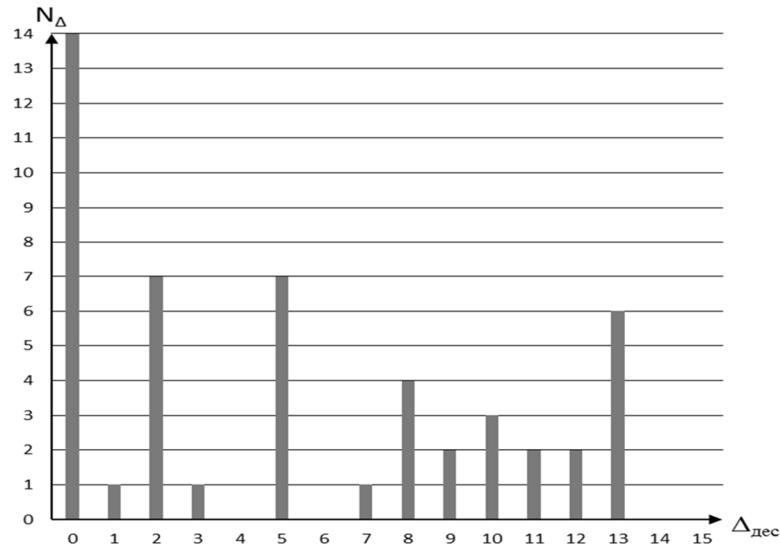


Рисунок 2.2 – Гістограми кількості однозначних коригуючих констант для числового блоку пам'яті

З аналізу рис. 2.2 видно, що використовуються лише 12 чотирирозрядних кодових комбінацій для відтворення відповідних кодів при кортежному таблично-логічному методі (КТЛМ), замість 16, які необхідні при класичному табличному методі (КТМ) апаратурної реалізації.

При цьому загальний об'єм числового блоку пам'яті $V_{\text{зкТМ}}$ при реалізації перетворення кодів КТМ складає:

$$V_{\text{зкТМ}} = \sum_1^4 V_i = 288 \text{ біт},$$

де об'єми пам'яті

V_1 – для коду Грея;

V_2 – для двійкового коду;

V_3 – для значень функції $\sin(x)$;

V_4 – для кодів Баркера.

Реалізація перетворювача на основі КТЛМ апаратної реалізації потребує об'єму пам'яті лише у $V_{\text{КТЛМ}} = 48$ біт для зберігання коригуючих констант.

Це в 6 разів менше ніж при КТМ реалізації. Отже, зменшується потужність споживання за рахунок зменшення кількості активних компонентів, що приводить до скорочення тепловиділення і, як наслідок, збільшення надійності.

2.2. Підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів багатofункціонального перетворювача

Спосіб підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів показано на прикладі спеціалізованого обчислювача, що перетворює коди Грея в двійковий код, двійковий код в код Грея, однополярний код Баркера в двійковий код, завадостійкий код у відповідні коди значення функції синуса, який представлений на рис. 2.1.

Для введення і виведення інформації в перетворювачах використовуються зовнішні контактні вузли, кожен з яких може складатися з системи фізичних об'єктів виду: термокомпресія – провідник – мікрозварка – вивід корпусу – зовнішня мікропайка. Це робить зовнішні контактні вузли одними з найбільш ненадійних елементів системи.

Нехай кількість вхідних та відповідних вихідних розрядів для кожного коду $n=32$ розряди. При класичному табличному методі для реалізації одного функціонального перетворювача необхідно 32 вхідних і 32 вихідних зовнішніх контактних вузли. Якщо потрібно

перетворювати 4 функції, то при класичному табличному методі потрібно $(32+32) \cdot 4 = 256$ зовнішніх контактних вузлів.

Якщо інтенсивність відмови одного зовнішнього контактного вузла дорівнює $\lambda = 10^{-5}$, то при апаратурній реалізації чотирьох функцій класичним табличним методом загальна інтенсивність відмови складає:

$$\lambda_{кт} = 256 \cdot 10^{-5}.$$

Таким чином час напрацювання на відмову дорівнює:

$$T_{0кл} = 1/\lambda_{кт} = 1/256 \cdot 10^{-5} = 390 \text{ годин}$$

У свою чергу при таблично-логічному методі апаратурної реалізації шини “вхід/вихід” об’єднані завдяки введеному блоку ключів, для використання тільки 32 зовнішніх контактних вузлів.

Тому інтенсивність відмови одного з зовнішніх контактних вузлів при таблично-логічному методі апаратурної реалізації буде дорівнювати:

$$\lambda_{мл} = 32 \cdot 10^{-5}.$$

А напрацювання часу на відмову дорівнює:

$$T_{0гл} = 1/\lambda_{мл} = 1/32 \cdot 10^{-5} = 3125$$

Отже час напрацювання на відмову при таблично-логічному методі збільшується у $T_{0гл} / T_{0кл} = 3125/390 = 8$ разів.

2.3. Образно-знакова модель перетворювача двійкового коду в однополярні коди Баркера і навпаки

Пропонується образно-знакова модель перетворювача двійкового коду в однополярні коди Баркера і навпаки (рис. 2.3) з розширеними функціональними можливостями.

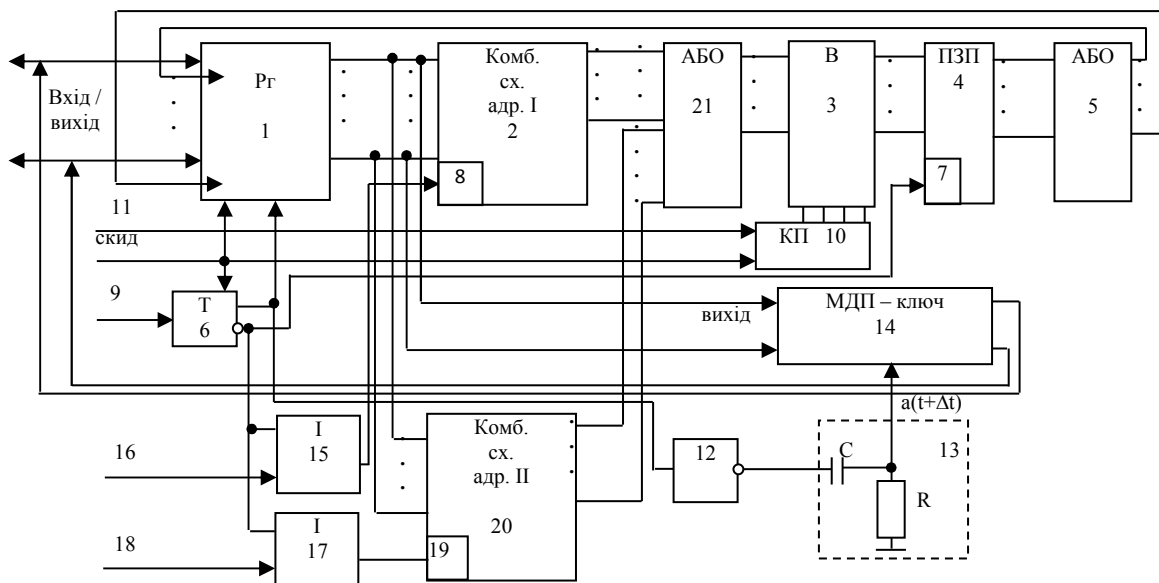


Рисунок 2.3 – Перетворювач двійкового коду в однополярні оборотні коди і навпаки

При проектуванні перетворювача двійкового коду в однополярні оборотні коди та навпаки, на ряду з традиційними етапами розробки включаються наступні:

- заздалегідь складається таблиця перетворення вхідної двійкової кодової комбінації та відповідних коригуючих констант до неї, по яким будується ПЗП та група елементів АБО;
- значення кодових констант для коректування відповідної двійкової кодової послідовності визначаються за формулою (2.3)

$$A \oplus B_i = A_i, \quad (2.3)$$

де A – вхідна кодова послідовність; B_i – вихідна кодова послідовність; A_i – коригуюча константа.

З формули (2.3) видно, що завдяки властивості операції додавання по $\text{mod}2$ вихідна кодова послідовність B_i , визначається як:

$$B_i = A \oplus A_i, \quad (2.4)$$

а зворотна вхідна кодова послідовність відповідно:

$$A = A_i \oplus B_i. \quad (2.5)$$

Враховуючи, що для формування A , B використовуються однакові константи A_i , та порозрядне перетворення (підтверджує аналіз формул (2.3-2.5)), тоді для зменшення загального об'єму пам'яті рекомендується:

- по-перше, вхідний двійковий код та вихідний код перетворювача представляти однаковою розрядністю;
- по-друге, коди розбивати на відповідні тетради [1];
- константи представляти чотирирозрядними кодами, які є результатами додавання по $\text{mod}2$ відповідних тетрад для обох зазначених кодових послідовностей.

Перевагою перетворювача двійкового коду в однополярні коди Баркера і навпаки в порівнянні з прототипом є розширення функціональних можливостей в 2 рази.

При цьому, зменшується об'єм пам'яті не менш ніж в 2 рази, завдяки використанню одних і тих же значень коригуючих констант, що сприяє збільшенню проценту виходу придатних кристалів з пластини і, як наслідок, зменшується собівартість.

Наприклад, для перетворення 16 розрядної вхідної двійкової кодової послідовності $A = 0110_1010_1100_1011$, що розбита на тетради потрібні коригуючі константи наведені в табл. 2.3.

Таблиця 2.3.

Коригуючі константи для постійного запам'ятовуючого пристрою

Тетради	код A_1	код A_2	код A_3	код A_4
	0110	1010	1100	1011
	Δ_1	Δ_2	Δ_3	Δ_4
Δ_i константи для B_3	0110	1010	1100	1101
Δ_i константи для B_5	0110	1010	1101	0110
Δ_i константи для B_7	0110	1010	1011	1001
Δ_i константи для B_{11}	0110	1101	1101	1001
Δ_i константи для B_{13}	0111	0101	1111	1110

Загальний об'єм постійного запам'ятовуючого пристрою $V_{\text{ПЗП}}$ складає:

$$V_{\text{ПЗП}} = \sum_1^5 V_i = 40 \text{ біт,}$$

де об'єми пам'яті V_1 – для B_3 ; V_2 – для B_5 ; V_3 – для B_7 ; V_4 – для B_{11} ; V_5 – для B_{13} .

Наприклад, логічні функції (реалізовані на рис. 2.4) для вибірки коригуючих констант матимуть вигляд:

$$\Delta_1 = (\overline{x_{16}} x_{15} x_{14} \overline{x_{13}} x_{12} \overline{x_{11}} x_{10} \overline{x_9} x_8 x_7 \overline{x_6} \overline{x_5} x_4 x_3 \overline{x_2} x_1) \wedge (\overline{x_{16}} x_{15} x_{14} \overline{x_{13}})$$

$$\Delta_2 = (\overline{x_{16}} x_{15} x_{14} \overline{x_{13}} x_{12} \overline{x_{11}} x_{10} \overline{x_9} x_8 x_7 \overline{x_6} \overline{x_5} x_4 x_3 \overline{x_2} x_1) \wedge (x_{12} \overline{x_{11}} x_{10} \overline{x_9})$$

$$\Delta_3 = (\overline{x_{16}} x_{15} x_{14} \overline{x_{13}} x_{12} \overline{x_{11}} x_{10} \overline{x_9} x_8 x_7 \overline{x_6} \overline{x_5} x_4 x_3 \overline{x_2} x_1) \wedge (x_8 x_7 \overline{x_6} \overline{x_5})$$

$$\Delta_4 = (\overline{x_{16}} x_{15} x_{14} \overline{x_{13}} x_{12} \overline{x_{11}} x_{10} \overline{x_9} x_8 x_7 \overline{x_6} \overline{x_5} x_4 x_3 \overline{x_2} x_1) \wedge (x_4 x_3 \overline{x_2} x_1)$$

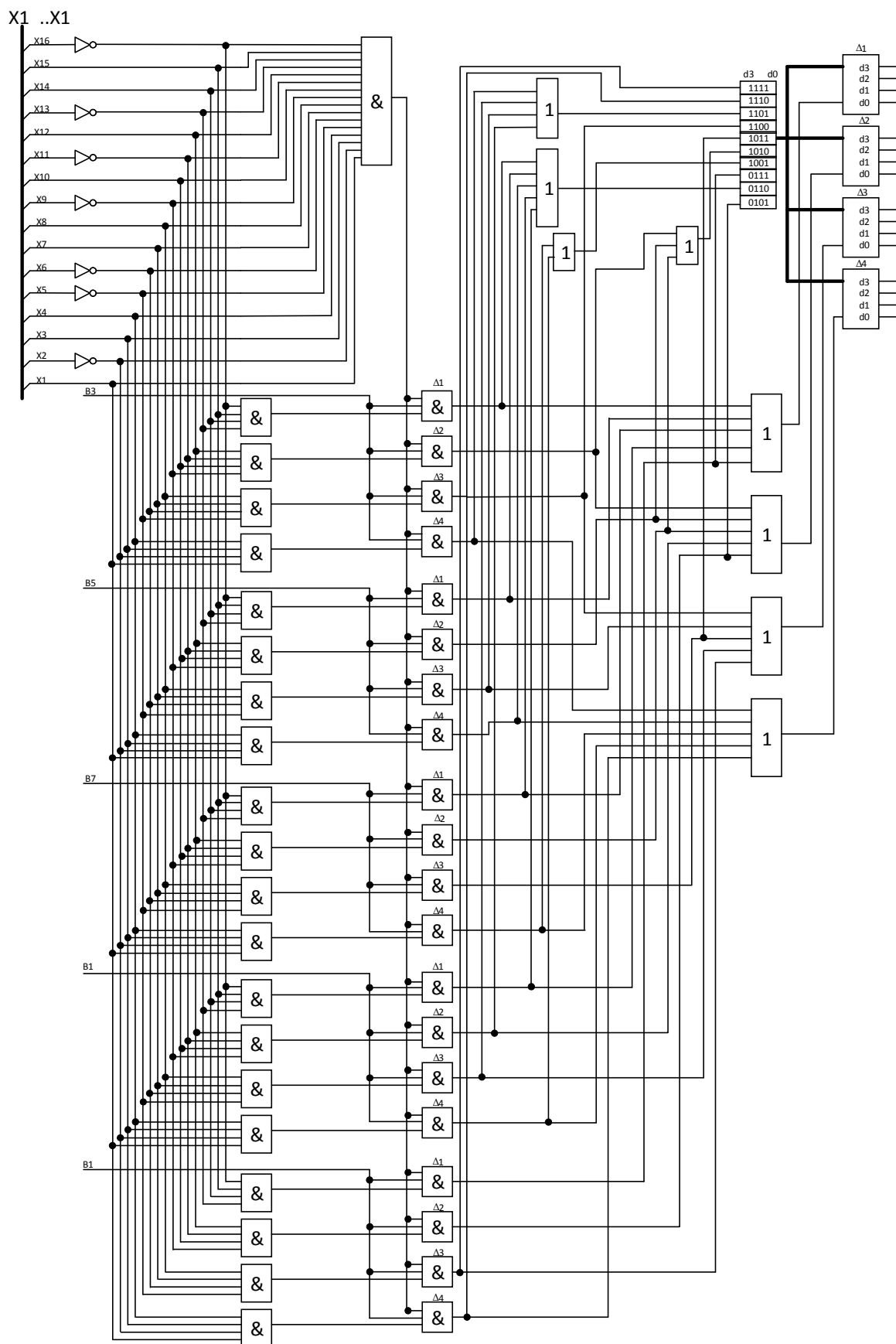


Рис. 2.4 – Функціональна схема вибірки коригуючих констант

З рис. 2.4 видно, що завдяки використанню одних і тих же значень коригуючих констант можливо зменшити об'єм використовуваної пам'яті до мінімальних значень. Отже, крім розширення функціональних можливостей, модель забезпечує економію пам'яті.

Також необхідно відмітити зменшення апаратної складності, яке досягається за рахунок виконання одним пристроєм двох функцій – прямого і зворотного перетворення.

Як приклад можна навести економію кількості елементів пам'яті. Якщо необхідна кількість пам'яті складає 40 біт для перетворення вхідної двійкової кодової послідовності, то пристрій для зворотного перетворення також повинен буде містити 40 біт пам'яті. Але за рахунок виконання обох функцій одним пристроєм немає необхідності збільшувати кількість пам'яті.

Зменшення кількості активних елементів також приводить до підвищення надійності функціонування.

Також, відомо, що основними причинами відмови приладів при збірці та установці на друковану плату дискретних елементів є недостатня механічна міцність контактів, мала адгезія виводів до контактної площадки і останньої до підложки, деградації контактної опору через взаємну дифузю металів з утворенням інтерметалевих фаз і пустот, або прихований технологічний дефект [20].

Інтенсивність відмов λ_i контактної вузла перетворювача при технологічній реалізації кожного дискретного елемента дорівнює $10^{-4} \div 10^{-6}$, а при реалізації в єдиному кристалі інтенсивність відмов дорівнює $10^{-8} \div 10^{-9}$ [23].

При реалізації запропонованого перетворювача в єдиному кристалі співвідношення середнього часу безвідмовної роботи запропонованого перетворювача $T_{o_ПДК\&OKB_IC}$ та середнього часу безвідмовної роботи при реалізації на основі дискретних елементів $T_{o_ПДК\&OKB_Д}$ має вигляд:

$$K_{T_o} = \frac{T_{o_ПДК\&OКБ_IC}}{T_{o_ПДК\&OКБ_Д}} = \frac{(1/\lambda_j)_{ПДК\&OКБ_IC}}{(1/\lambda_i)_{ПДК\&OКБ_Д}} = \frac{\lambda_{i_ПДК\&OКБ_Д}}{\lambda_{j_ПДК\&OКБ_IC}}.$$

$$K_{T_o} = \frac{10^{-4} \div 10^{-6}}{10^{-8} \div 10^{-9}} \approx 10^3 \div 10^4.$$

Отже збільшується на 3–4 порядки середній час безвідмовної роботи, а, відповідно, і надійність запропонованого перетворювача при реалізації в єдиному кристалі по відношенню до перетворювачів виконаних на дискретних елементах.

2.4. Удосконалена модель обчислювача на основі кусково-лінійної апроксимації сигналів управління

Дуже часто в процесі роботи прецизійного обладнання виникає необхідність у формуванні аналогових сигналів складної форми. Оскільки складна форма сигналів часто описується нелінійними функціями, вони можуть бути складними для обчислення. В цьому випадку доцільно використовувати кусково-лінійну апроксимацію таких функцій для спрощення обрахунків.

Тому пропонується удосконалена модель кусково-лінійного апроксиматора (рис. 2.5), яка в процесі роботи реалізує апроксимацію виду

$$G(X) = a_j + q^{l(i)} X,$$

де $G(X)$ – значення апроксимованої функції;

a_j – кусково-ступінчаста функція уставок, пропорційна цілим степеням основи системи числення;

q – константа основи системи числення, яка залежить від типу блоку завдання вагових коефіцієнтів і типу реалізованої функції;

X – незалежна вхідна змінна;

X_j – величина квантування X ;

j – номер відрізка квантування;

$l(j)$ – ціле число зі знаком, яке залежить від номера відрізка і нахилу функції $G(X)$ на відрізку j .

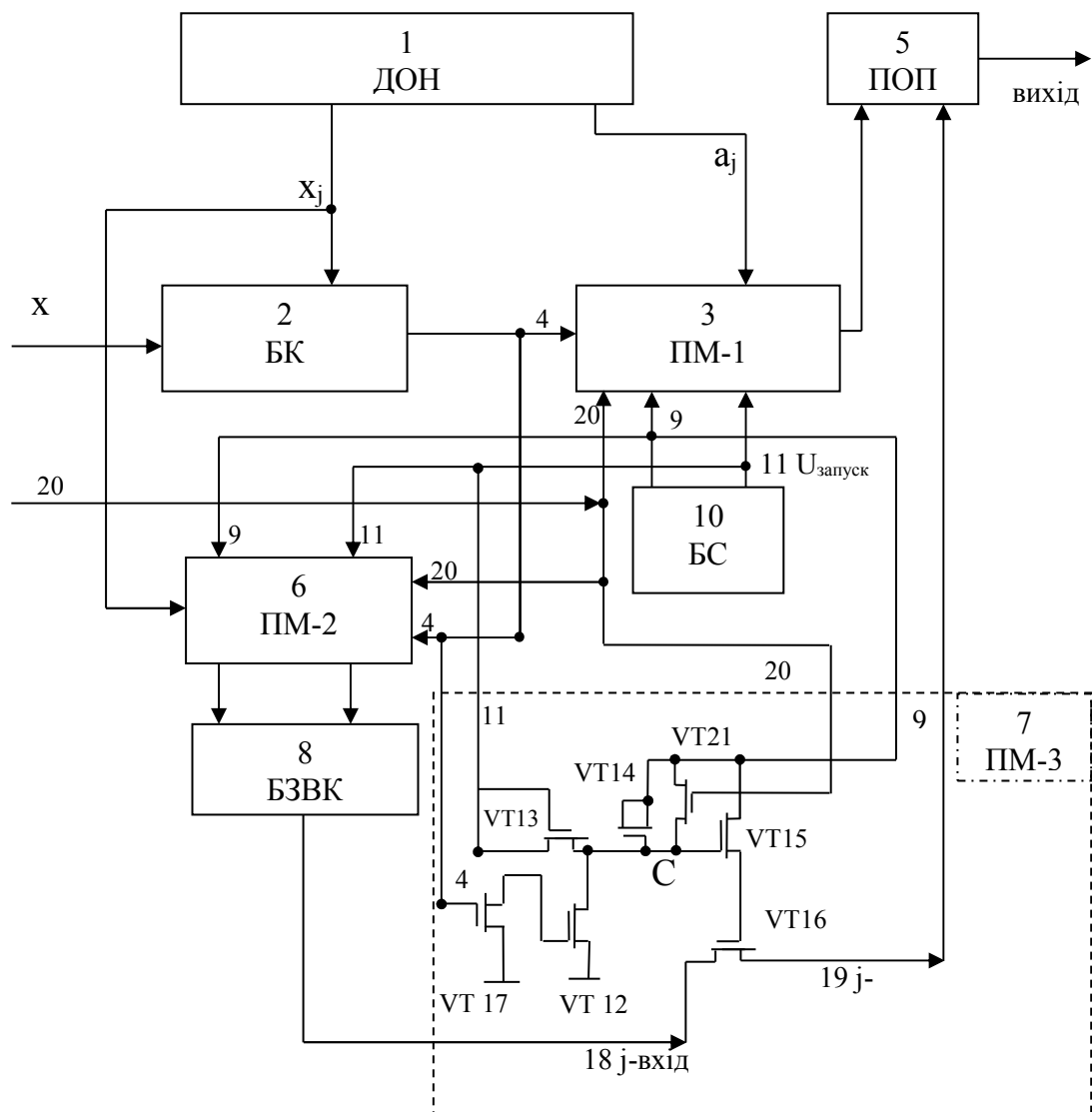


Рис. 2.5 – Кусково-лінійний апроксиматор сигналів управління

В інтервалі зміни аргументу $X_j - X_{j+1}$ задана функція $f(x)$ апроксимується j -ю твірною $G(X)$.

Швидкість роботи пристроїв визначається множиною складових елементів, що беруть участь у формуванні інформації на виході пристрою, до них також відноситься час затримки, пов'язаний з часом розряду вузлових ємностей. В процесі роботи перемикальної матриці [3] багато часу витрачається на розряд ємності у вузлі С. Це пояснюється відсутністю транзистора скидання завдяки чому розряд ємності C_{Π} здійснюється завдяки струму витоку, який дорівнює $(10, \dots, 20)10^{-9}$ А, через опори закритих транзисторів і дорівнює R_{Π} .

В даній моделі підвищення швидкодії роботи кожної комірки перемикальних матриць забезпечено збільшення швидкодії кусково-лінійного апроксиматора. Цього вдалося досягти шляхом введення зовнішньої шини скидання та транзистора скидання, який підключений затвором до зовнішньої шини скидання, стоком до першого виходу блоку синхронізації, а витоком підключений до з'єданого вузла С. Його ємність визначається ємностями: витоку керованого транзистора, стоку інверторного навантажувального транзистора, затвору керуючого транзистора та затвору МДН-варактора. Також, зовнішня шина скидання, підключена до відповідних входів першої, другої та третьої перемикальних матриць. Це забезпечує підвищення швидкості розряду вузла С за рахунок зменшення опору в ланцюзі розряду ємності для вузла С. Це призводить до підвищення швидкодії роботи перемикальної матриці і, як наслідок, підвищення швидкодії кусково-лінійного апроксиматора.

У запропонованому пристрої розряд ємності C_B здійснюється через опір R_B відкритого транзистора скидання.

Відомо, що $C_B - C_{\Pi} = C_{\Pi}$, при цьому значення ємності витоку $C_{\Pi} \ll C_{\Pi}$, тому можна припустити, що $C_{\Pi} \cong C_B \cong C$.

Таким чином співвідношення часу розрядів ланцюгів у прототипу $\tau_{п\ розр}$ та у запропонованого пристрою $\tau_{в\ розр}$ приймає вигляд

$$\tau_{п\ розр} / \tau_{в\ розр} = CR_{п} / CR_{в} = R_{п} / R_{в} \quad (2.6)$$

Якщо опір струму витоку вузла С дорівнює $R_{п} = 1 \cdot 10^6$ Ом, а опір відкритого транзистора скидання дорівнює $R_{в} = 5 \cdot 10^2$ Ом,

То результат співвідношення (2.6) дорівнює

$$\tau_{п\ розр} / \tau_{в\ розр} = C \cdot 10^6 / C \cdot 5 \cdot 10^2 = 2 \cdot 10^3 \text{ рази.}$$

Отже, час $\tau_{в\ розр}$ розряду ємності С зменшується, що приводить до прискорення розряду вузла С запропонованої перемикальної матриці майже на 3 порядки.

2.5. Удосконалена модель обчислювача спеціального призначення на основі цифро-аналогових перетворень

Пропонується удосконалена модель багатофункціонального формувача сигналів спеціального призначення на основі кусково-лінійної апроксимації (рис. 2.6), з широкими функціональними можливостями та підвищеною надійністю.

Формування складних кусково-лінійних сигналів відбувається або у режимі перетворення аналогових вхідних аргументів, або в режимі перетворення цифрових кодів аргументу, або в режимі перетворення тривалості заданих цифрових імпульсів. Цифрові сигнали перетворюються в аналогову форму за допомогою перетворювача коду в наругу. Вхідний аргумент аналогової форми X, поступає на інформаційний вхід блоку компараторів.

Складова функції $G(X) - [a_j + q^{l(j)}X]$ задається інтервалі аргументу X_j - X_{j+1} .

На опорні входи блоку компараторів поступає напруга з джерела опорних напруг, пропорційна величинам квантування аргументу X . При співпаданні вхідного сигналу X з відповідним сигналом з джерела опорних напруг, на відповідному виході блоку компараторів встановлюється керуючий сигнал, який поступає на керуючі входи перемикальних матриць.

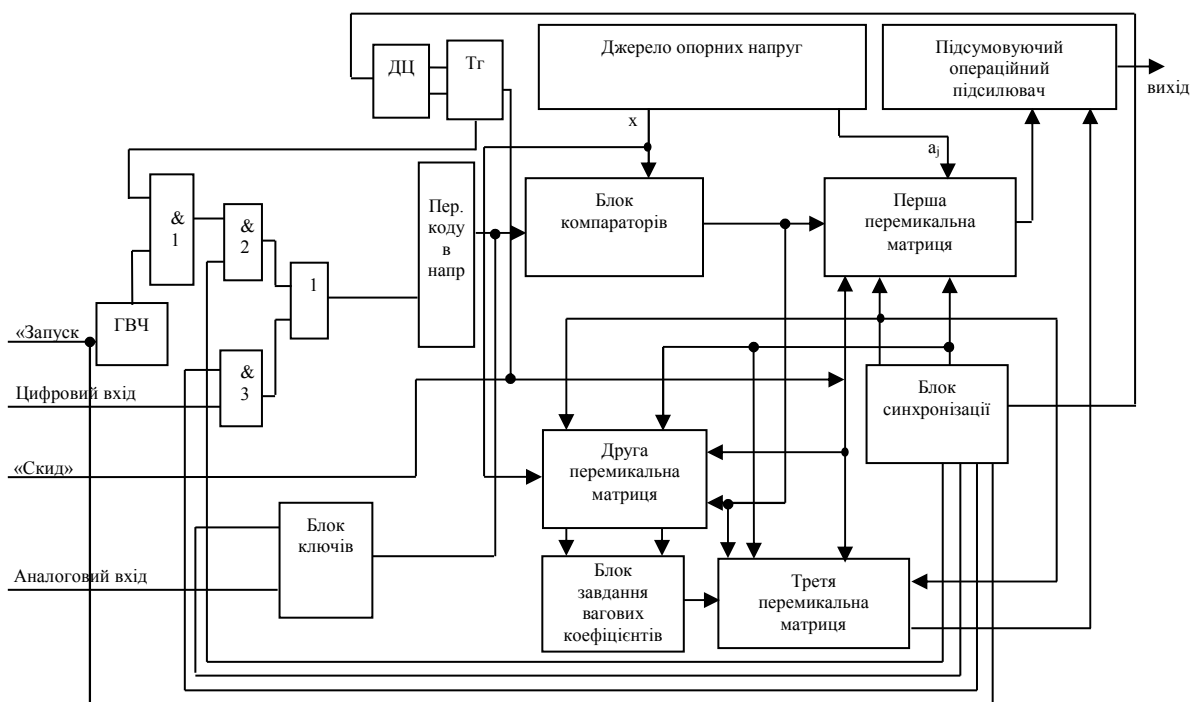


Рисунок 2.6 - Багатофункціональний перетворювач спеціального призначення на основі кусково-лінійної апроксимації

При цьому, під дією відповідних сигналів стабілізована величина X поступає на вхід блоку завдання вагових коефіцієнтів, в якому X змінює своє значення в $q^{l(j)}$ разів. Після цього на виході третьої перемикальної матриці з'являється сигнал величиною $q^{l(j)}X$, який поступає на вхід підсумовуючого операційного підсилювача, на який також поступає значення уставки a_j з другої групи виходів джерела опорних напруг. На

виході підсумовуючого операційного підсилювача формується сигнал виду

$$G_j(X) = a_j + q^{l(j)} X$$

Процес повторюється при появі на інформаційному вході нового значення аргументу в інтервалі зміни аргументу $X_{j+1} - X_{j+2}$.

З рис. 2.3 видно, що у пристрою є чотири входи.

Вхід «Скид» призначений для обнулювання пристрою, шляхом замикання на землю всіх елементів пристрою.

Вхід «Запуск» призначений для запуску генерації височастотних імпульсів, з допомогою яких відбувається перетворення тривалості заданих цифрових імпульсів, тобто перетворення часу в напругу. Тривалість цих імпульсів задана в блоці синхронізації.

Цифровий вхід призначений для перетворення цифрових послідовностей, що приходять зовні, в аналогові сигнали складної форми. Цифрові послідовності перетворюються в аналогову величину з допомогою перетворювача коду в напругу, який побудований на основі генератора ступінчастої напруги [6] (рис. 2.7).

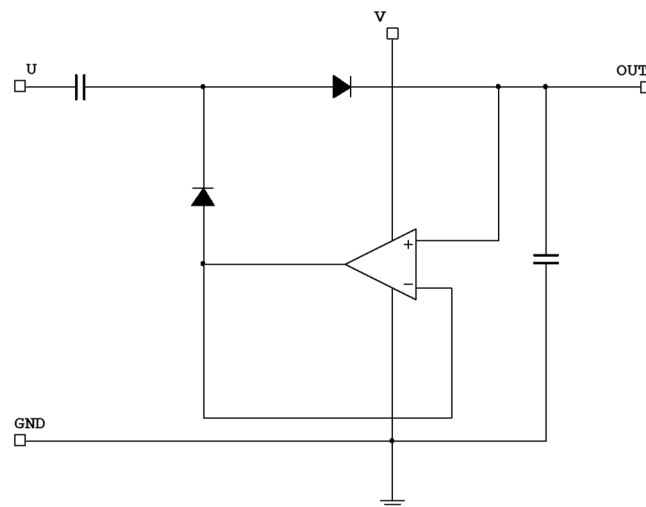


Рисунок 2.7 - Генератор ступінчастої напруги

Аналоговий вхід призначений для перетворення безпосередньо аналогових аргументів у складні кусково-лінійні сигнали.

Отже, розширення функціональних можливостей досягається за рахунок перетворення аналогових вхідних аргументів, або перетворення цифрових кодів аргументу, або перетворення тривалості заданих цифрових імпульсів в аналогові сигнали складної форми. Широкі функціональні можливості сприяють розширенню ринку збуту за рахунок множини функцій в єдиному кристалі.

Висновки по розділу 2

В розділі запропоновано удосконалену модель, що перетворює двійковий код в однополярні коди Баркера. Відмінними особливостями моделі є розширені функціональні можливості за рахунок збільшення кількості виконуваних функцій в 2 рази шляхом інтеграції функції перетворення однополярних кодів Баркера в двійковий код, а при виконанні в єдиному кристалі надійність підвищується в $10^3..10^4$ разів, а також підвищується надійність функціонування за рахунок зменшення апаратної складності.

Удосконалено модель обчислювача спеціального призначення на основі кусково-лінійної апроксимації сигналів управління. Відмінною особливістю моделі є підвищена швидкодія шляхом збільшення швидкості реалізації функції керування за рахунок зменшення часу перехідних процесів в $2 \cdot 10^3$ рази.

Отримала подальший розвиток модель обчислювача спеціального призначення на основі цифро-аналогових перетворень. Відмінною особливістю моделі є розширення функціональних можливостей за рахунок збільшення кількості виконуваних функцій в 3 рази за рахунок кусково-лінійної апроксимації сигналів управління спеціального призначення, крім того надійність підвищується в $10^3..10^4$ разів при виконанні в єдиному кристалі.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ДО ДРУГОГО РОЗДІЛУ

- [1] Лукашенко В.М. «О перспективности таблично-алгоритмических методов при реализации высоких информационных технологий» *Вісник ЧІТІ*. № 4. – С. 18 – 22. 2000
- [2] В.М. Лукашенко, М.В. Чичужко, Д.А. Лукашенко «Метод розширення функціональних можливостей сучасних мікроконтролерів» *Вісник Хмельницького національного університету. Серія: технічні науки* – Хмельницький : ХНУ, № 6. С. 186–189. 2013
- [3] В.М. Лукашенко, А.Г. Лукашенко А.С. № 1674170, МПК G 06 G 7/26
- [4] Lukashenko A. G., Shelyagin V. D., Lukashenko D. A., Lukashenko V. M., Ozirskaia M. N., Lukashenko V. A., «Three-coordinate laser technological complex on CO2 basis», *Nauka i studia*, № 8 (30), pp 81–88, 2011.
- [5] Zurawski, Richard. The industrial communication technology handbook / Richard Zurawski, editor. p. cm. – (The industrial information technology series): *CRC Press, Taylor & Francis Group*.. – 879 p. 2005 [ISBN 0-8493-3077-7.]
- [6] Б. М. Коваленко, Э. А. Фит «Цифровые устройства для автоматизации нефтяной промышленности», *Недра*, 266 с., 1966
- [7] Аванесян Г.Р. Цифровые интегральные микросхемы: справочное пособие. М.: *Радиотехника*,. – 287 с. 2008
- [8] Агаханян Т.М. Интегральные микросхемы. М.: *Энергоатомиздат*,. 371 с. 1983
- [9] ред. С. Б. Якубовский Аналоговые и цифровые интегральные микросхемы. Справочное пособие. М.: *Радио и связь*, – 384 с. 1984
- [10] В. Н. Бернадский, В. Д. Шелягин, О. К. Маковецкая, «Современный рынок лазерной техники для сварки и обработки материалов», *Автоматическая сварка*, № 10, 2007

- [11] Березин А.С., Мочалкина О.Р. Технология и конструирование интегральных микросхем. М.: Радио и связь, – 232 с. 1983
- [12] М. Ф. Бондаренко, Н. В. Білоус, А. Г. Руткас Комп'ютерна дискретна математика: Підручник Харків: «Компанія СМІТ», – 480 с. 2004
- [13] А. Е. Гудилин Цифровая схемотехника: Учебное пособие Челябинск : Изд. ЮУрГУ, – 130 с. 2000
- [14] В. В. Гусев, Л. Г. Зеличенко, К. В. Колев Основы импульсной и цифровой техники. Учебное пособие для вузов М. : «Сов. радио», – 440с. 1975
- [15] Л.С. Ямпольський та ін. Гнучкі комп'ютеризовані системи: проектування, моделювання і управління. – Житомир, Україна: ЖДТУ, 2005.
- [16] Джонсон, Говард В., Грэхем, Мартин, Конструирование высокоскоростных цифровых устройств: начальный курс черной магии (пер. с англ. Парал. Тит.) – Москва, Россия: Издательский дом "Вильямс", 2006.
- [17] І.В. Ельперін. Промислові контролери: навч. посіб. – Київ, Україна: НУХТ, 2003
- [18] Т.А. Альперович, В.В. Баранов, А.Н. Давыдов, С.К. Сергеев, Е.В. Судов, Б.И.Черпаков. Компьютерно-интегрированные производства и CALS-технологии в машиностроении: Учебное пособие. – Москва, Россия: ГУП "ВИМИ", 1999.
- [19] Я. В. Корпань, «Методика по визначенню числа кортежів для табличного логічно-оборотного методу реалізації кодоперетворювача» на 5-а международна научна практична конференция Образование и наука на 21 века, София, Т. 12, с. 5-8. 2009
- [20] О. П. Кузнецов, Г. М. Адельсон-Вельский Дискретная математика для инженера 2-е изд., перераб. и доп. М. : Энергоатомиздат, 480 с. 1988

- [21] В. М. Лукашенко, К. С. Рудаков, М. В. Чичужко, К. В. Колесніков Основи конструктивно-технологічної побудови спеціалізованих комп'ютерів: навч. посібник *Черкаси* : ЧДТУ, 187 с. 2014
- [22] С.Л. Федоров, Л.С. Хромов, А.М. Звездочкин, А.А. Хромов, «Лазерная сварка сильфонов с арматурой», *Сварочное производство*, №6, с.30-31, 1990.
- [23] Э.П. Ланина. Организация ЭВМ и систем *Иркутск, Россия: Изд-во ИрГТУ*, 2008
- [24] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, В. М. Лукашенко. Високонадійний багатofункціональний обчислювач для спеціалізованих лазерних технологічних комплексів *Вісник ЧДТУ*. № 1. – С. 67–70. 2011
- [25] А. Г. Лукашенко Кортезний таблично-логічний метод реалізації цифрового багатofункціонального обчислювача *Вісник Черкаського державного технологічного університету*. № 3. – С. 102–107. 2014
- [26] А. Г. Лукашенко, В. М. Лукашенко, Д. А. Лукашенко Спеціалізовані сопроцесори на базі таблично-алгоритмічних методів для лазерних маніпуляторів : [монографія] «*ЧДНДІТЕІХП*». – *Черкаси*, 2010. – 164 с. – Укр. – Деп. В ВІНИТИ 20.06.2010, № 11-хп 2010 // Анот. в РЖ «Депоновані наукові роботи». – 2010.
- [27] В. А. Лукашенко, А. Г. Лукашенко, В. М. Співак Систематизація методів, моделей сопроцесорів для високошвидкісних, прецизійних мікропроцесорних проблемно-орієнтованих систем *Вісник Хмельницького національного університету*. № 1. – С. 164–169. 2015
- [28] В. А. Лукашенко Удосконалення спеціалізованих таблично-алгоритмічних моделей сопроцесорів для лазерного технологічного обладнання «*Електроніка-2015*» : збірник статей VIII Міжнародної науково-технічної конференції молодих вчених : (15-17 квітня 2015 року, м. Київ, Україна). – Київ : НТУУ «КПІ», С. 236–239. 2015

- [29] В. М. Лукашенко, Т. Ю. Уткіна, А. Г. Лукашенко, С. А. Міценко, О. С. Вербицький Удосконалення спеціалізованого гібридного багатофункціонального сопроцесора *Вісник Сумського державного університету*. № 1. – С. 138–144. 2012
- [30] Новиков Ю.В. Основы цифровой схемотехники М.: Мир,. – 379 с. 2001
- [31] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, “Багатофункціональний таблично-логічний співпроцесор”, Пат. на винахід №111459, Україна, Бюл. № 8, 25.04.2016.
- [32] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, К. С. Рудаков, “Співпроцесор для обчислення значень «прямих» та «обернених» функцій”, Пат. на винахід №111808, Україна, Бюл. № 11, 10.06.2016.
- [33] А. Г. Лукашенко, В. М. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко, “Перетворювач двійкового коду в однополярні оборотні коди і навпаки”, Пат. на винахід №107544, Україна, Бюл. № 1, 12.01.2015.
- [34] В. М. Лукашенко, А. Г. Лукашенко, В. А. Лукашенко, І. А. Зубко, М. В. Чичужко та Д. А. Лукашенко, “Таблично-логічний перетворювач кодів”, Пат. України №89784, Бюл. № 8, 25.04.2014..
- [35] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №88085, Бюл. № 4, 25.02.2014.
- [36] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №80851, Бюл. № 11, 10.06.2013.
- [37] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко, В. М. Лукашенко та Т. Ю. Уткіна, “Кусково-лінійний апроксиматор”, Пат. України №77797, Бюл. № 4, 25.02.2013.

- [38] В. М. Лукашенко, О. А. Кулигін, А. Г. Лукашенко, К. С. Рудаков, В. А. Лукашенко та І. А. Зубко “Цифровий пристрій для обчислення функцій”, Пат. України №40177, Бюл. №6, 25.03.2009.
- [39] І. А. Зубко, “Підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів багатофункціонального перетворювача”, на «*Science and civilization - 2018*»: *materials XIII international scientific and practical conference*, Sheffield, 2018, P. 23–25.

РОЗДІЛ 3.

МЕТОД УДОСКОНАЛЕННЯ ПРОЕКТУВАННЯ БАГАТОКОМПОНЕНТНИХ ДИСКРЕТНИХ ПРИСТРОЇВ

У третьому розділі отримав подальший розвиток метод удосконалення проектування багатокomпонентних дискретних пристроїв.

3.1. Організація даних для дослідження на основі теорії неповної подібності та розмірностей

Розробка науково-практичних основ по спрощенню та формалізації процесу створення бази даних, являє собою одну із першочергових задач при проектуванні. В умовах обмеженого часу на проектування спеціалізованих об'єктів дослідження, створення оптимальної бази даних з відповідними найкращими параметрами є задача актуальна.

Вирішити цю проблемну задачу пропонується за рахунок використання фізичного моделювання на базі теорії неповної подібності та розмірностей.

Фізичне моделювання на основі аналізу розмірностей визначальних параметрів об'єктів, дозволяє просто реалізувати складні задачі при проектуванні нової системи [7].

Перелік визначальних величин оригінала та моделі, аналіз розмірностей цих величин дозволяють знайти критерії подібності. Критеріальні співвідношення допомагають встановити якісні та кількісні зв'язки оригіналу й моделі, за допомогою яких можна отримати масштабні рівняння.

В умовах, коли аналітичний вираз функціональної залежності між усіма параметрами невідомий, тоді для формування масштабних рівнянь використовують умовні критерії. Умовними критеріями називаються

прості безрозмірні степеневі комплекси, що формуються тільки із визначальних величин, без включення безрозмірних постійних визначального рівняння [7].

Ефективний метод організації даних на основі теорії неповної подібності та розмірностей включає наступну послідовність:

- 1) – створюється перелік існуючих сучасних фізично-однорідних об'єктів,
- 2) – формується перелік визначальних величин, вплив яких на процес роботи об'єктів дослідження найбільш значний,
- 3) – визначається набір визначальних величин із п.2, синтез яких має фізичне тлумачення, що характеризує ті чи інші узагальнені властивості об'єктів дослідження,
- 4) – створюється математичний опис визначальних параметрів у вигляді функціональної залежності,
- 5) – визначаються умовні критерії за результатами п.4,
- 6) – створюються критеріальні рівняння,
- 7) – будується знаково-образна модель, у вигляді залежності між основними технічними параметрами об'єктів дослідження в безрозмірних координатах,
- 8) – формуються групи об'єктів дослідження у яких значення безрозмірних координат незначно відрізняються один від одного.
- 9) – визначається оптимальна група об'єктів дослідження, у якої величини параметрів найкраще відповідають вимогам технічного завдання.
- 10) – визначаються напрямки конструкторських робіт для проектування нової або удосконалення визначеної в оптимальній групі моделі.

Отже, на основі теорії неповної подібності та розмірностей, при відсутності аналітичного опису залежності визначального переліку параметрів об'єктів переміщення, запропоновано формування в оптимальні групи об'єктів за відповідними технічними параметрами.

Відмінною особливістю є простота, універсальність та наочність. Це дозволяє прискорити процес оптимізації деяких параметрів об'єктів дослідження при їх проектуванні або спростити вибір відповідної марки об'єктів дослідження на ринку збуту. Завдяки значному зменшенню кількості об'єктів дослідження в групі зменшується час на вибір моделі, на визначення резерву за необхідними параметрами та з'являється можливість застосовувати режим автотестування, цим скорочується час процесу проектування, збільшується якість та зменшується вартість оригіналу, що проектується. Робота для удосконалення деяких параметрів об'єкту дослідження проводиться згідно даних, що отримані тільки в цій групі.

3.2. Розробка умовних критеріїв згідно узагальненого математичного опису

Одними із основних компонентів мікропроцесорних систем технологічного обладнання являються системні плати.

Враховуючи, що багатокритеріальність та візуалізація сприяють скороченню часу при дослідженні компонентів технологічних комплексів, у тому числі й системних плат, необхідна розробка методу, що дозволяє виявити тенденції проектування за енергетичним показником основних елементів системної плати. Для цього потрібно розробити умовні критерії.

Складено перелік основних технічних параметрів базових елементів системних плат: частота шини, пропускна здатність пам'яті, максимальний об'єм пам'яті, потужність споживання самої системної плати та потужності споживання чипсета, процесора.

Загальний математичний опис залежності між основними технічними параметрами системних плат має наступний вигляд:

$$F(f_b, \sigma, V, P_s, P_{ch}, P_{pr})=0 \quad (3.1)$$

де:

f_b - частота шини пам'яті,

σ - пропускна здатність пам'яті,

V - максимальний об'єм пам'яті,

P_s - потужність споживання системної плати,

P_{ch} - потужність споживання чипсета,

P_{pr} - потужність споживання процесора.

За відсутності аналітичного виразу залежності між параметрами (3.1), пропонується використати візуалізацію для вирішення поставленої задачі.

При використанні евристичного методу визначення умовних критеріїв та їх фізичного тлумачення система критеріальних рівнянь приймає наступний вигляд:

$$\begin{cases} \Phi\left(\frac{P_s}{P_{ch}}; \frac{V \cdot f_b}{\sigma}\right) = 0 \\ \Phi\left(\frac{P_s}{P_{pr}}; \frac{V \cdot f_b}{\sigma}\right) = 0 \end{cases}, \quad (3.2)$$

де

P_s/P_{ch} – безрозмірна величина що характеризує долю потужності споживання чипсета від потужності споживання всієї системної плати, найкраще значення $P_s/P_{ch} \gg 1$

P_s/P_{pr} – безрозмірна величина що характеризує долю потужності споживання процесора від потужності споживання всієї системної плати, найкраще значення $P_s/P_{pr} \gg 1$,

$V \cdot f_b / \sigma$ – безрозмірна величина, що характеризує швидкісну характеристику обробки інформації, найкраще значення $V \cdot f_b / \sigma \gg 0$.

Також синтезується узагальнена математична модель для визначення взаємозв'язків між основними технічними параметрами, в якій враховується температурний діапазон роботи системної плати, яка приймає наступний вигляд:

$$F(T_{min}, T_{max}, P_m, P_{ch}, P_{pr})=0 \quad (3.3)$$

де

T_{min} – мінімально допустима температура роботи плати,

T_{max} – максимально допустима температура роботи плати,

P_m - потужність споживання системної плати,

P_{ch} - потужність споживання чипсета,

P_{pr} - потужність споживання процесора.

Аналіз формули (3.3) показує, що відсутній аналітичний вираз залежностей між параметрами, які досліджуються. Тому пропонується також використати візуалізацію для вирішення поставленої задачі.

Для цього створюється перелік визначальних величин із основних технічних параметрів системних плат та їх компонентів і критеріальне рівняння на основі визначених умовних критеріїв та їх фізичного тлумачення.

Система критеріальних рівнянь приймає наступний вигляд:

$$\left\{ \begin{array}{l} \Phi \left(\frac{P_s}{P_{ch}}, \frac{T_{max} - T_{min}}{T_{max}} \right) = 0 \\ \Phi \left(\frac{P_s}{P_{pr}}, \frac{T_{max} - T_{min}}{T_{max}} \right) = 0 \end{array} \right. , \quad (3.4)$$

де

P_s / P_{ch} – безрозмірна величина що характеризує долю потужності споживання чипсета від потужності споживання всієї системної плати,

найкраще значення $P_s/P_{ch} \gg 1$

P_s/P_{pr} , – безрозмірна величина що характеризує долю потужності споживання процесора від потужності споживання всієї системної плати, найкраще значення $P_s/P_{pr} \gg 1$,

$(T_{max}-T_{min})/T_{max}$ – безрозмірна величина, що характеризує температурний діапазон в якому може працювати системна плата.

3.3. Удосконалення проектування багатокomпонентних дискретних пристроїв

Розвинуто метод удосконалення проектування багатокomпонентних дискретних пристроїв. Метод включає візуалізацію багатьох параметрів елементів існуючих системних плат (табл. 3.1) для визначення тенденцій проектування за допомогою багатокритеріального порівняння, визначається сукупністю прийомів використання принципів умовного моделювання, властивостей теорії неповної подібності та розмірностей, умовних критеріїв, порівняльного аналізу. Прикладом багатокomпонентного пристрою є системна плата.

Таблиця 3.1.

Визначені види системних плат та основні параметри їх базових елементів

№ пп	Вид системної плати	Чіпсет	f_b (MHz)	v (MB/s)	V (MB)	P_s (W)	P_{ch} (W)	P_{pr} (W)	T_{min}	T_{max}
1	VSX-6150E-V2	Vortex86SX	266	4200	256	2,9	1,5	1,5	-20	70
2	me6000	CLE266	133	2133	256	22,39	8	9	0	50
3	MB Intel 945GC + Atom330	945gc	333	5200	256	16	8	9	0	50
4	KINO-690AM2-R10	AMD 690G	400	6400	256	32,4	9	30	0	60
5	ek10000	CN400	200	3200	256	20,18	10	10	0	50
6	KINO-6612LVDS-R13	SiS 661CX	200	3200	256	19	6	16	0	60
7	ln10000e	CN700	266	4200	256	16,41	5	9	0	50
8	MMC7000	CN800	266	4200	256	22,2	6	12	0	50
9	AIMB-256	GME965	266	4200	256	29	13,5	10	0	60
10	sn10000eg	CN896	333	5200	256	19,01	5	12	0	50

Особливістю методу є процедура виявлення тенденцій проектування за енергетичним показником основних елементів системної плати, що дозволяє виявити найбільш енергозатратні елементи, для їх вдосконалення, і підвищення надійності системи.

Алгоритм виявлення тенденцій проектування основних елементів системної плати полягає в наступному:

- Створити базу існуючих системних плат та основних параметрів їхніх базових елементів, що мають значний вплив на експлуатаційну технологічність.
- Синтезувати математичну модель взаємозв'язків визначених параметрів.
- Визначити вид моделювання та критерії якості.
- Створити список якісних характеристик.
- Розробити умовні критерії та надати їм фізичного тлумачення.
- Побудувати знакову модель залежностей між визначеними умовними критеріями в безрозмірних координатах.
- Провести аналіз знакової моделі та визначити тенденції проектування системних плат за енергетичним показником.

На основі розроблених умовних критеріїв згідно узагальненого математичного опису визначені безрозмірні коефіцієнти (табл. 3.2, 3.3) та побудовані знакові моделі залежностей основних технічних параметрів для різних типів системних плат в безрозмірних координатах (рис. 3.1).

Таблиця 3.2.

Безрозмірні коефіцієнти на основі основних технічних параметрів
системних плат для рис 3.1

Вид системної плати	$\frac{P_s}{P_{ch}}$	$\frac{P_s}{P_{pr}}$	$\frac{V \cdot f_b}{\sigma}$
VSX-6150E-V2	1,933333	1,933333	16,21333
me6000	2,79875	2,487778	15,96249
MB Intel 945GC + Atom330	2	1,777778	16,08453
KINO-690AM2-R10	3,6	1,08	16
ek10000	2,018	2,018	16
KINO-6612LVDS-R13	3,166667	1,1875	16
ln10000e	3,282	1,823333	16,21333
MMC7000	3,7	1,85	16,21333
AIMB-256	2,148148	2,9	16,21333
sn10000eg	3,802	1,584167	16,08453

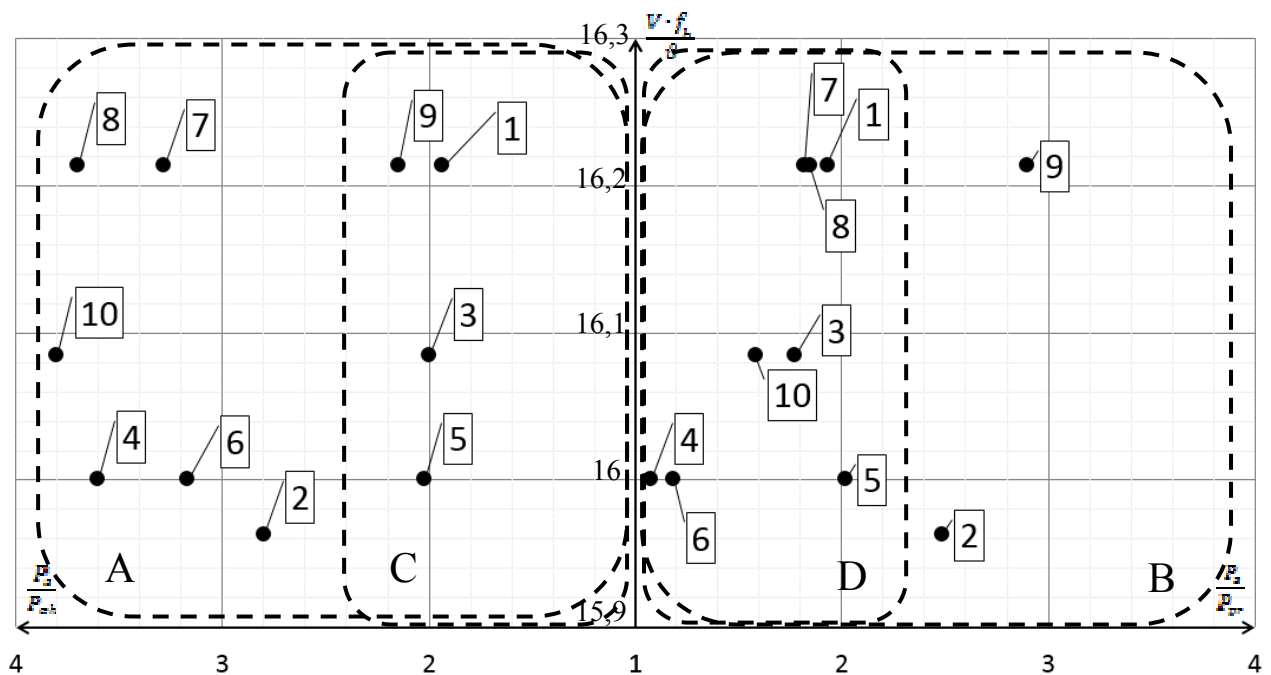


Рис. 3.1 – Знакові моделі залежностей основних технічних параметрів для різних типів системних плат в безрозмірних координатах.

На рис. 3.1 синтезовані групи, які утворюють системні плати.

При цьому

$$A = \left\{ \left[\Phi \left(\frac{P_s}{P_{ch}}; \frac{V \cdot f_b}{\sigma} \right) \right]_i \mid i = \overline{1, 10} \right\},$$

$$B = \left\{ \left[\Phi \left(\frac{P_S}{P_{Pr}}; \frac{V \cdot f_b}{\vartheta} \right) \right]_j \mid j = \overline{1, 10} \right\}.$$

У групі $C \subset A = \{\psi_i \mid i = 1, 3, 5, 9\}$ характерні високі значення долі потужності споживання чипсета порівняно з іншими елементами групи А.

У групі $D \subset B = \{\psi_j \mid j = 1, 3, 4, 5, 6, 7, 8, 10\}$ характерні високі значення долі потужності споживання процесора порівняно з іншими елементами групи В.

Таким чином у групах С і D виявлені можливості вдосконалення за енергетичним показником чипсета і процесора відповідно.

На рис 3.2 наведена знакова модель залежності основних технічних параметрів T_{min} , T_{max} , P_m , P_{ch} для різних типів системних плат в безрозмірних координатах на якій враховується температурний діапазон роботи системної плати.

Таблиця 3.3.

Безрозмірні коефіцієнти на основі основних технічних параметрів системних плат для рис 3.2 та 3.3

Вид системної плати	$\frac{P_S}{P_{Ch}}$	$\frac{P_S}{P_{Pr}}$	$\frac{T_{max}-T_{min}}{T_{max}}$
VSX-6150E-V2	1,933333	1,933333	0,262391
me6000	2,79875	2,487778	0,154799
MB Intel 945GC + Atom330	2	1,777778	0,154799
KINO-690AM2-R10	3,6	1,08	0,18018
ek10000	2,018	2,018	0,154799
KINO-6612LVDS-R13	3,166667	1,1875	0,18018
ln10000e	3,282	1,823333	0,154799
MMC7000	3,7	1,85	0,18018
AIMB-256	2,148148	2,9	0,154799
sn10000eg	3,802	1,584167	0,154799

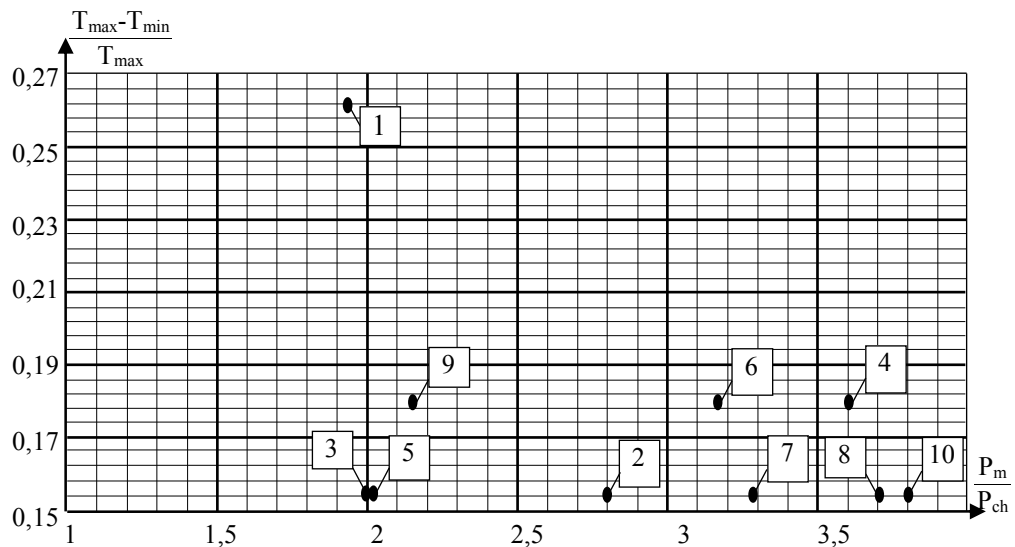


Рис. 3.2 – Знакова модель залежності основних технічних параметрів T_{min} , T_{max} , P_m , P_{ch} для різних системних плат в безрозмірних координатах

Аналіз рис. 3.2 підтверджує наявність можливості вдосконалення системної плати (чипсет) на платах 1, 3, 5, 9 проте системні плати 1, 4, 6, 9 характеризується найширшим температурним діапазоном.

На рис 3.3 наведена знакова модель залежності основних технічних параметрів T_{min} , T_{max} , P_m , P_{pr} для різних системних плат в безрозмірних координатах де враховується температурний діапазон роботи системної плати.

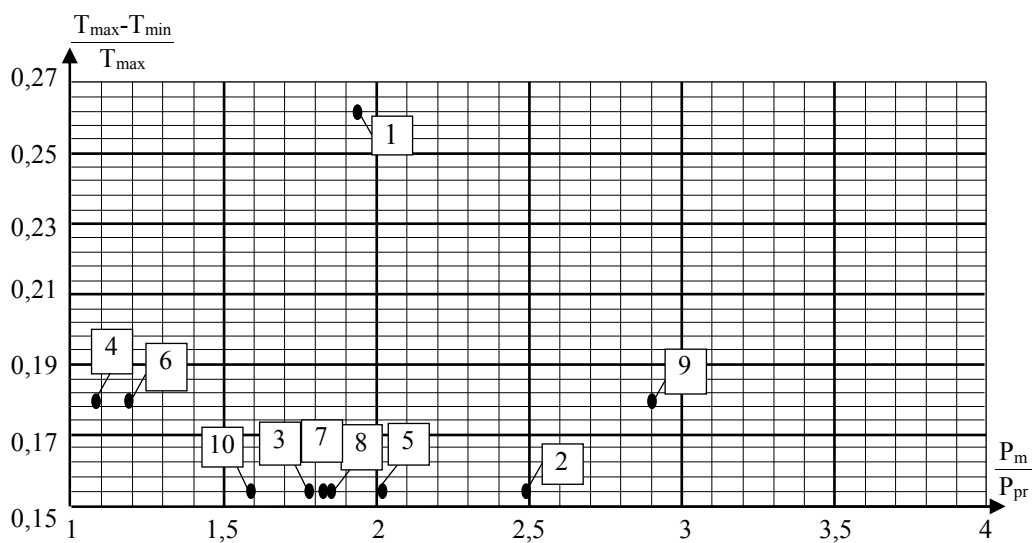


Рис. 3.3 – Знакова модель залежності основних технічних параметрів T_{min} , T_{max} , P_m , P_{pr} для різних системних плат в безрозмірних координатах

Аналіз рис. 3.3 підтверджує наявність можливості вдосконалення системної плати (процесор) на платах 1, 3, 4, 5, 6, 7, 8, 10.

Якщо проаналізувати дані щодо системної плати 2 (рис. 3.1), можна побачити, що вона не належить до груп з необхідністю вдосконалення за енергетичним показником жодного компонента системної плати. З рис. 3.4 видно, що системна плата 2 переважає всі інші системні плати щонайменше за одним з параметрів. Недоліком цієї плати можна вважати низьке значення швидкісної характеристики обробки інформації та вузький температурний діапазон.

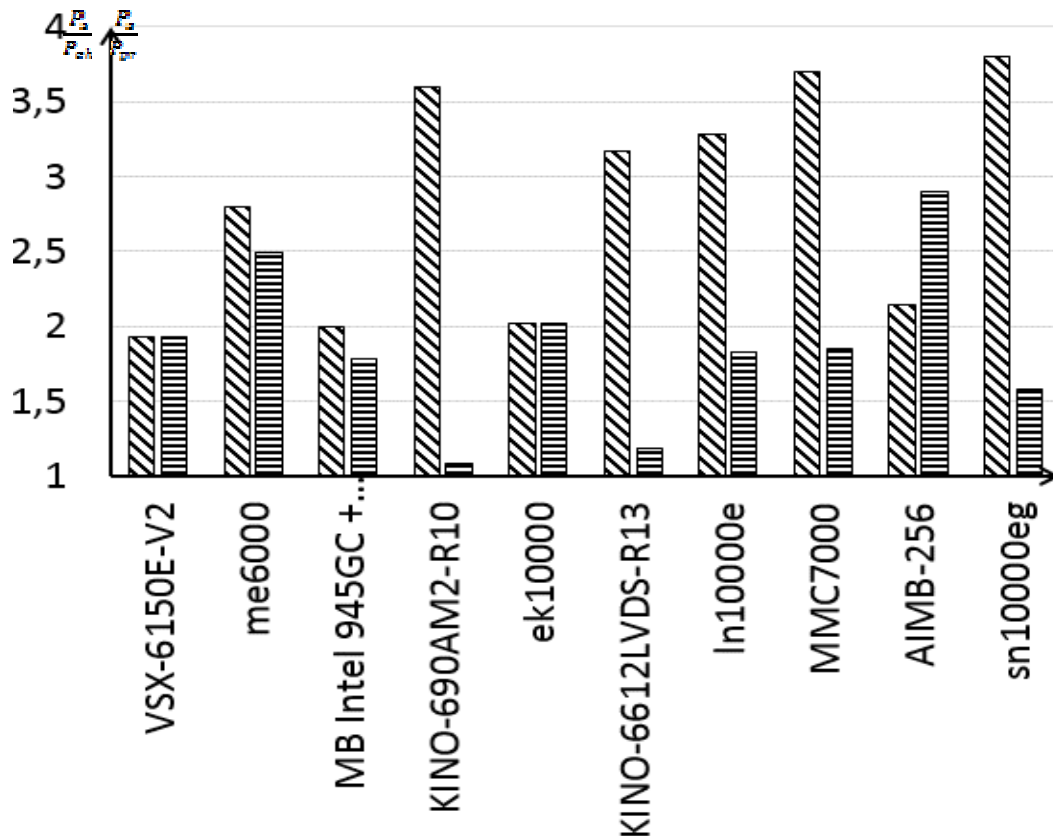


Рис. 3.4 – Гістограми, що відображають долі потужності споживання чипсета та процесора від потужності споживання всієї системної плати.

▨ - доля потужності споживання чипсета від потужності споживання всієї системної плати

▧ - доля потужності споживання процесора від потужності споживання всієї системної плати

Метод дозволяє визначити тенденції проектування на системній платі. Простота і наочність методу дає змогу виявити найбільш енергозатратні компоненти системної плати (чипсет, процесор), для попередження можливості виходу з ладу елементів.

Отже, пропонується метод виявлення тенденції проектування за основними елементами системної плати, який включає наступні дії.

1. Створюється перелік системних плат на основі евристичного методу.

2. Синтезується узагальнена математична модель взаємозв'язків визначених параметрів.

3. Визначаються вид моделювання та теоретичні основи дослідження.

4. Створюється перелік визначальних величин, які мають суттєвий вплив на експлуатаційну технологічність компонентів.

5. Розробляються умовні критерії на основі теорії розмірностей за визначальними величинами.

6. Будується образно-знакова модель залежностей між визначеними умовними критеріями в безрозмірних координатах на підставі розроблених умовних критеріїв.

7. Проводиться візуальна оцінка за багатьма параметрами одночасно та визначаються тенденції проектування за енергетичними показниками основних елементів системної плати.

Висновки по розділу 3

Визначені принципи організації даних для аналізу з допомогою теорії неповної подібності та розмірностей. Це дозволяє прискорити процес оптимізації деяких параметрів об'єктів дослідження при їх проектуванні або спростити вибір відповідного типу об'єктів дослідження на ринку збуту. Відмінною особливістю при визначенні умовних критеріїв є об'єктивність аналізу, що спрощує необхідну кваліфікацію аналітика і, як наслідок, зменшує витрати.

Розроблені критерії за багатьма параметрами для скорочення часу при дослідженні системних плат, що дозволяє виявити тенденції проектування за енергетичними показниками основних елементів системної плати. Умовні критерії створені на основі переліку основних технічних параметрів базових елементів системних плат: частота шини, пропускна здатність пам'яті, максимальний об'єм пам'яті, потужність споживання самої системної плати та потужності споживання чипсета, процесора, температурний діапазон роботи системної плати.

На основі розроблених критеріїв згідно узагальненого математичного опису визначені безрозмірні коефіцієнти. Побудовані багатокритеріальні знакові моделі залежностей основних технічних параметрів для різних типів системних плат в безрозмірних координатах.

Для виявлення тенденції проектування за енергетичними показниками основних елементів системної плати застосовується алгоритм, який включає наступні дії: створюється перелік системних плат на основі евристичного методу; синтезується узагальнена математична модель взаємозв'язків визначених параметрів; визначаються вид моделювання та теоретичні основи дослідження; створюється перелік визначальних величин, які мають суттєвий вплив на експлуатаційну технологічність компонентів; розробляються умовні

критерії на основі теорії неповної подібності та розмірностей за визначальними величинами; будується образно-знакова модель залежностей між визначеними умовними критеріями в безрозмірних координатах на підставі розроблених умовних критеріїв; проводиться візуальна оцінка за багатьма параметрами одночасно та визначаються тенденції проектування за енергетичними показниками основних елементів системної плати.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ДО ТРЕТОГО РОЗДІЛУ

- [1] В. М. Лукашенко, И. А. Зубко, А. Г. Лукашенко, “Объектно-ориентированный метод выбора лучших системных плат”, *Вісник Хмельницького національного університету*, № 6, с. 242–250, 2014.
- [2] М. В. Чичужко, В. А. Лукашенко, І. А. Зубко, В.М. Лукашенко, “Методика вдосконалення мікроконтролерів”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 74–79, 2014.
- [3] А. Г. Лукашенко, І. А. Зубко, В. М. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, “Метод вибору системних плат для лазерного технологічного обладнання”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 37–41, 2013.
- [4] А. Г. Лукашенко, Д. А. Лукашенко, И. А. Зубко, Р. Е. Юпин, В. М. Лукашенко, “Оптимальный метод определения параметров режима лазерной сварки тонкостенных конструкций”, *Восточно-Европейский журнал передовых технологий*, № 6/5 (54), с. 48–51, 2011.
- [5] А. Г. Лукашенко, Д. А. Лукашенко, И. А. Зубко, В. А. Лукашенко, В. М. Лукашенко, “Эффективный метод анализа сложных моделей и их компонентов для специализированного лазерного технологического комплекса”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 4, с. 42–47, 2011.
- [6] А. Г. Лукашенко, В. Д. Шелягін, Д. А. Лукашенко, І. А. Зубко, та О. Ю. Талімончук, “Системний аналіз параметрів датчиків положення стику зварювальних деталей для лазерних технологічних комплексів”, *Зб. наук. праць Кіровоградського національного технічного університету. Техніка в сільськогосподарському виробництві, галузеве машинобудування, автоматизація*, вип. 22, с. 211-217, 2009.

- [7] К. С. Рудаков, В. М. Лукашенко, Т. Ю. Уткіна, «Двоквадрантна образно-знакова модель визначення ефективного маршрутизатора», *Вісник Хмельницького національного університету*, №2, с.150-156, 2015
- [8] Лебедев А.Н. О Формах критериев подобия, получаемых путем анализа размерностей *Электронное моделирование*. №1. – С. 3-7. 1988
- [9] Лебедев А.Н. Моделирование в научно-технических исследованиях – М.: *Радио и связь*. – 224с. 1989
- [10] Лукашенко А.Г., Кулигін О.А., Лукашенко В.М. Виявлення резерву предмета дослідження на основі теорії неповної подібності та розмірностей *Хмельницький: Вісник ХНУ*. № 3. – С.184-187. 2009
- [11] Алабужев П. М., Геронимус В. Б., Минкевич Л. М., Шеховцов Б. А. Теория подобия и размерностей. Моделирования. Москва, Россия: Высшая школа, 1968.
- [12] Лукашенко В.М. Критериальные зависимости для выбора оптимальных параметров коммутаторов *Вісник ЧІТІ*. № 3. С. 65-70. 2000
- [13] А. Г. Лукашенко, Д. А. Лукашенко, С. А. Міценко Методологія організації бази даних на основі теорії неповної подібності та розмірностей *Загальнодержавний міжвідомчий науково-технічний збірник. Конструювання, виробництво та експлуатація сільськогосподарських машин*. – Кіровоград: КНТУ, – Вип. 41. Ч. 1. – С. 336–339. 2011
- [14] Волкович В. Л. Методі прийняття рішень по множеству критериев оптимальности. – М. : Наука, 1980. – 208 с.
- [15] С.А. Міценко Модель визначення найкращого арифметико-логічного пристрою за основними технічними параметрами «*Fundamental and applied science – 2015*»: *materials of the XI International scientific and*

- practical conference* (October 30 – November 7, 2015). – Sheffield: «Science and education ltd», – Vol. 17. – С. 47-51. 2015
- [16] В. М. Лукашенко, И. А. Зубко, А. Г. Лукашенко, К. С. Рудаков, В. А. Лукашенко, “Процедура ускоренного выбора лучших материнских плат” на «*Zprávy vědecké ideje – 2014*»: *materiály X mezinárodní vědecko-praktická konference*, Praha, 2014, с. 36-41. – заочна участь
- [17] . Г. Лукашенко, Б. А. Шеховцов, И. А. Зубко, О. П. Сокур, В. М. Лукашенко, “Ефективний метод організації бази даних на основі теорії неповної подібності, розмірностей” на «*Moderní vymoženosti vědy – 2011*»: *materiály VII Mezinárodní vědecko-praktická konference*, Прага, 2011, с. 73–76. – заочна участь
- [18] А. Г. Лукашенко, В. М. Лукашенко, Б. А. Шеховцов, И. А. Зубко, О. В. Чернецький, С. А. Міценко, “Порівняльний аналіз методів для виявлення якісних параметрів об’єкту дослідження”, на «*Wykształcenie i nauka bez granic – 2009*»: *materiały V Międzynarodowej naukowo-praktycznej konferencji*, Przemyśl, 2009, с. 51–55. – заочна участь

РОЗДІЛ 4.

ВЕРИФІКАЦІЯ ПРАЦЕЗДАТНОСТІ ПЕРЕТВОРЮВАЧА СПЕЦІАЛЬНОГО ПРИЗНАЧЕННЯ

В даному розділі запропоновано дослідну установку для верифікації розробленого перетворювача двійкового коду в однополярні оборотні коди і навпаки, для проведення комп'ютерного моделювання перетворювача спеціального призначення, відповідно до створеної методики верифікації.

Для цього:

- Побудовано дослідну установку для верифікації розробленого перетворювача двійкового коду в однополярні оборотні коди і навпаки.
- Створено методику верифікації запропонованого перетворювача спеціального призначення на базі побудованої фізичної дослідної моделі.
- Проведено комп'ютерне моделювання перетворювача спеціального призначення, відповідно до створеної методики верифікації.

4.1. Послідовність побудови аналітичної моделі призначеної для підтвердження працездатності перетворювача спеціального призначення

Для підтвердження працездатності запропонованого перетворювача, необхідно провести аналітичне моделювання, яке включає наступні етапи:

1. Формулювання проблеми.
2. Постановка завдання дослідження.
3. Аналіз апріорної інформації. Формулювання гіпотези дослідження.
4. Вибір вхідних і вихідних чинників.
5. Формалізація завдання.
6. Побудова моделі.

7. Планування і проведення експерименту.
8. Оцінка придатності моделі.
9. Інтерпретація результатів моделювання.
10. Використання моделі. Документування результатів.

Етап формулювання проблеми

При розробці нових компонентів функціонально-орієнтованих систем, основною проблемою є перевірка працездатності застосовуваних рішень. Якщо перевірку логіки комбінаційних схем можна виконати за допомогою комп'ютерного моделювання з високим ступенем достовірності результатів, то при їх фізичній реалізації можуть виникати проблеми пов'язані з процесами, що не мають відношення до досліджуваної системи, або з часовими затримками, які можуть відрізнитися від комп'ютерних моделей. Вплив даних чинників на фізичну модель може привести до неправильних або спотворених результатів, що унеможливить подальше використання даної версії моделі. Наслідком цього можуть бути значні часові та економічні затрати на побудову нових версій моделі, в яких враховані недоліки попередніх. Тому проблему можна сформулювати наступним чином: необхідно створити систему для фізичного моделювання запропонованих рішень з можливістю швидкої та дешевої модифікації.

Етап постановки завдання дослідження

Даний етап передбачає формулювання завдання дослідження, з виділенням окремих задач, які взаємопов'язані, але реалізуються окремо одна від одної. При перевірці працездатності запропонованого перетворювача можна виділити наступні задачі, що потребують вирішення:

- реалізація алгоритму перетворення апаратними засобами;
- реалізація процесу генерації вхідних послідовностей, з урахуванням керуючих сигналів;

- реалізація виведення результату і порівняння його з результатами отриманими іншими способами, а також з еталонними даними.

Етап аналізу апріорної інформації, формулювання гіпотези дослідження

Після аналізу наукових публікацій щодо моделювання, можна зробити висновок, що побудова системи для апаратного моделювання цифрових пристроїв можлива, і найбільш доцільно для цього використовувати мікросхеми з програмованою логікою.

При перевірці перетворювача кодів необхідною умовою його працездатності є відповідність множини вхідних комбінацій X множині вихідних комбінацій Y . Тобто існує відповідність

$$f: X \rightarrow Y$$

Етап вибору вхідних і вихідних чинників

До вхідних чинників необхідно віднести множину вхідних кодових комбінацій, які потрібно перетворити в інші кодові комбінації. Якщо множину вхідних комбінацій позначити як X , то

$$X = \{x_1, x_2, \dots, x_n\}$$

До вихідних чинників відноситься множина кодових комбінацій, які з'являються на виході в результаті перетворення вхідних кодових комбінацій. Якщо множину вихідних комбінацій позначити як Y , то

$$Y = \{y_1, y_2, \dots, y_n\}$$

Етап формалізації завдання

Оскільки необхідною умовою працездатності перетворювача кодів є відповідність множини вхідних комбінацій X множині вихідних комбінацій Y :

$$f: X \rightarrow Y,$$

необхідно конкретизувати, що

$$x_i \rightarrow y_i$$

тобто, для кожного елемента множини X є відповідний елемент множини Y .

Етап побудови моделі

Даний етап передбачає синтез обладнання, яке б дозволило вирішити задачі поставлені в завданні дослідження.

Зокрема необхідно обрати спосіб апаратної реалізації перетворювача, для чого доцільно використати мікросхему з програмованою логікою. Також для генерації вхідних сигналів необхідно обрати платформу, яка може забезпечити виконання простої програми і формування на виходах необхідних комбінацій і керуючих сигналів з відповідною черговістю. Крім того, необхідний пристрій з достатніми можливостями для зчитування та виведення на екран вхідних комбінацій, результатів перетворення, а також паралельного обрахунку результатів програмним способом.

Етап планування та проведення експерименту

При плануванні експерименту необхідно визначити остаточну кількість вхідних факторів. Вхідним фактором можна вважати кожен унікальний вхідний кодовий комбінацій, яку необхідно перетворити. Тобто, якщо кількість усіх можливих кодових комбінацій n , то мінімальна кількість вхідних факторів, яка необхідна для остаточного і однозначного

підтвердження працездатності перетворювача буде дорівнювати n . З урахуванням необхідності збирання статистичних даних щодо працездатності перетворювача, необхідно провести мінімально необхідну кількість дослідів m разів.

Етап оцінки придатності моделі

На даному етапі необхідно визначити – чи дійсно проведені експерименти дозволяють отримати очікувану інформацію про об'єкт дослідження. Тобто, результатом виконання експериментів повинна стати інформація, яка дозволить однозначно визначити працездатність або непрацездатність запропонованого перетворювача. Якщо в результаті експериментів неможливо дати однозначну відповідь про працездатність перетворювача, необхідно переглянути умови проведення експерименту, а саме:

- постановку завдання;
- вибір необхідних вхідних і вихідних чинників;
- структуру побудованої моделі;
- план проведення експерименту.

Якщо отримана в результаті експериментів інформація дає однозначну відповідь про працездатність перетворювача, можна перейти до інтерпретації результатів.

Етап інтерпретації результатів моделювання

Експеримент можна вважати успішним, а роботу перетворювача доведеною, якщо після проведення всіх запланованих дослідів спостерігається 100% правильних відповідностей між x_i та y_i комбінаціями.

Етап використання моделі і документування результатів

Якщо проведення експерименту було успішним, можна робити висновок про роботоздатність перетворювача і планувати його подальше впровадження.

Якщо експеримент не був успішним – необхідно проаналізувати всі обставини за яких виникали невідповідності між x_i та y_i комбінаціями.

Після цього необхідно запланувати комплекс дій направлених на усунення помилок і повторне проведення експерименту.

4.2. Методика верифікації перетворювача спеціального призначення на базі побудованої фізичної дослідної моделі

Для підтвердження роботоздатності компонента ФОС та збору даних тестування необхідно провести функціональну верифікацію отриманих результатів процедури моделювання процесу перетворення двійкового коду в однополярні коди Баркера і навпаки в компоненті ФОС спеціального призначення, для цього розроблено методику функціональної верифікації, яка полягає в наступному:

- розробка образно-знакової фізичної науково-дослідної моделі функціональної верифікації запропонованого компонента ФОС спеціального призначення;
- розробка алгоритму процедури моделювання для функціональної верифікації апаратурної реалізації запропонованого компонента ФОС;
- створення проекту в програмному пакеті Quartus II із зазначенням мікросхеми (наприклад, Cyclon III) або сімейства мікросхем, які будуть використані;
- створення вихідного файлу проекту на мові програмування VHDL або Verilog HDL;
- створення програмних файлів для процесорного ядра;
- синтез проекту за допомогою модуля Analysis & Synthesis;
- завантаження списку входів і виходів, для яких потрібно виконати симуляцію;
- виконання функціонального моделювання проекту за допомогою симулятора ModelSim;
- виконання розміщення та трасування проекту за допомогою модуля

трасування Fitter;

- проведення аналізу часових затримок проекту за допомогою програми аналізатора часових затримок Timing Analyzer;

- виконання моделювання проекту з врахуванням часових затримок за допомогою симулятора;

- покращення часових характеристик проекту за допомогою повторного фізичного синтезу, використання фіксованих логічних блоків, налаштувань Settings у відповідному редакторі призначень;

- створення файлу для програмування мікросхеми (наприклад, Cyclon III), що реалізує перетворення в компоненті ФОС спеціального призначення;

- програмування FPGA-мікросхеми Cyclon III дослідної платформи U8EP3C за допомогою утиліти програматора Programmer та обладнання Altera; або перетворення формату файлу для програмування;

- відладка проекту за допомогою вбудованого логічного генератора SignalTap II Logic Analyzer та генератора контрольних точок SignalProbe;

- створення програми для генерації тестових комбінацій, з урахуванням необхідної черговості подання керуючих сигналів;

- програмування мікроконтролера AVR тестової плати Arduino UNO:

- програмування мікрокомп'ютера Raspberry Pi для проведення процедури верифікації, в якому формується результат перетворення цієї ж відповідної функції за допомогою програмного методу:

- підключення відповідних входів і виходів тестових плат Arduino UNO, U8EP3C, мікрокомп'ютера Raspberry Pi;

- проведення процедури моделювання для функціональної верифікації запропонованої апаратурної реалізації компонента ФОС за допомогою розробленої образно-знакової фізичної науково-дослідної моделі.

Проведення моделювання та верифікації запропонованої моделі компонента ФОС спеціального призначення згідно розробленої методики, дозволяє довести її працездатність та відзначити підвищення швидкодії за рахунок апаратурної реалізації з використанням коригуючих констант.

4.3. Розробка структурної схеми дослідної установки для верифікації перетворювача двійкового коду в однополярні оборотні коди і навпаки

Дослідна установка, побудована для верифікації наведеної в розділі 2 моделі перетворювача двійкового коду в однополярні коди Баркера і навпаки призначення, виконує операції перетворення кодів на основі таблично-логічного методу апаратурної реалізації.

Образно-знакова модель структурної схеми фізичної дослідної моделі зображена на рис. 4.1.

Із рис. 4.1 можливо побачити, при побудові образно-знакової фізичної науково-дослідної моделі функціональної верифікації для дослідження запропонованого компонента ФОС спеціального призначення та візуалізації процедури перетворення двійково-кодових комбінацій, обрані наступні дослідні платформи:

- U8EP3C з FPGA Cyclon III, за допомогою якої імітується апаратурна реалізація процедури відтворення значення відповідної функції, як сума по mod 2 вхідної двійково-кової комбінації та відповідного коду корегуючої константи;

- Arduino UNO, де генеруються вхідні інформаційні та управляючі кодові комбінації;

- мікрокомп'ютер Raspberry Pi використовується для проведення процедури верифікації, в ньому формується результат перетворення цієї ж відповідної функції за допомогою програмного методу та їх значення порівнюються;

- монітор для візуалізації результату.

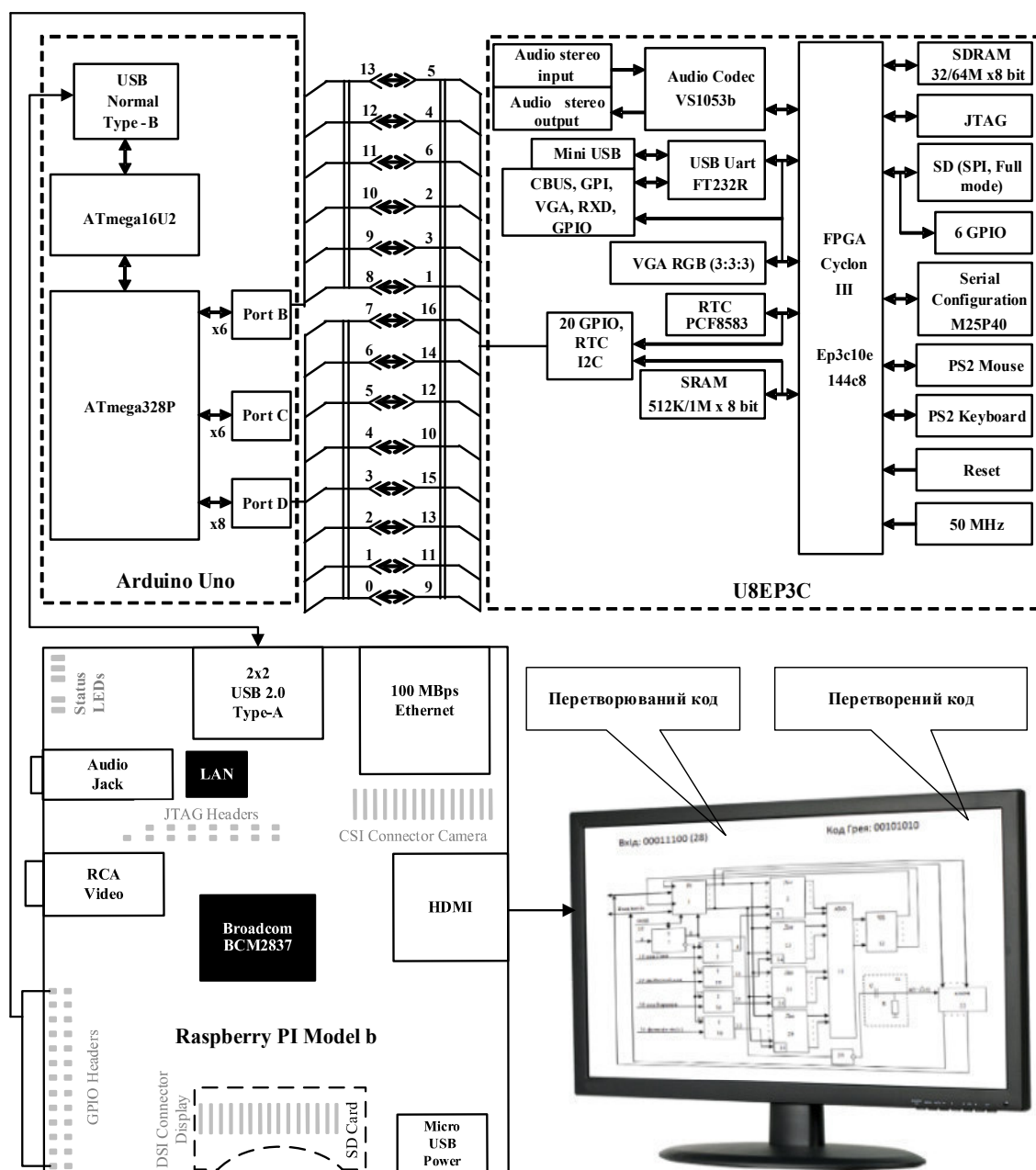


Рисунок 4.1 – Образно-знакова модель дослідної установки для функціональної верифікації компонента ФОС спеціального призначення

В якості предмету верифікації для дослідження процесу перетворення в компоненті ФОС спеціального призначення запропоновано образно-знакову модель перетворення двійкового коду в однополярні коди Баркера і навпаки [2], що відрізняється зменшенням об'ємом пам'яті не менш ніж в два рази за рахунок використання одних і тих же значень коригуючих констант.

Особливість даної моделі полягає в можливості роботи в декількох режимах в залежності від управляючого сигналу, що надходить на керуючі входи пристрою, відповідно здійснюється перетворення двійкового коду в однополярні коди Баркера і навпаки.

Дослідний стенд генерує вхідні послідовності, які необхідно перетворити. Опрацювання вхідних даних виконує апаратна модель в FPGA модулі тестової плати ReVerSE U8.

Розроблений узагальнений алгоритм процедури моделювання для функціональної верифікації запропонованого компонента ФОС спеціального призначення [2] на базі дослідної платформи U8EP3C з FPGA Cyclon III представлено на рис. 4.2.

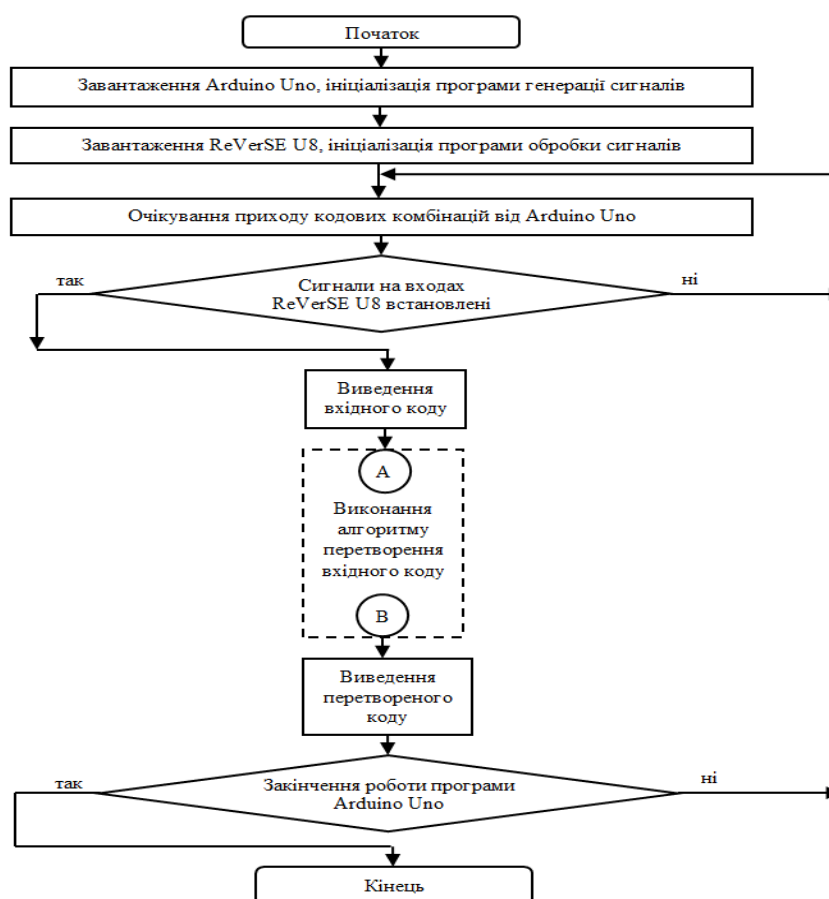


Рисунок 4.2 – Узагальнений алгоритм процедури моделювання для функціональної верифікації апаратної реалізації компонент ФОС спеціального призначення

Моделювання і верифікація процесу перетворення у запропонованому компоненті ФОС спеціального призначення здійснюється згідно розробленого алгоритму (рис. 4.2), де початок і кінець виконання алгоритму перетворення вхідного коду відмічені позначками А, В.

Створений алгоритм (рис. 4.2) відтворює процеси, що відбуваються в ФОС, а саме процеси приходу вхідних сигналів, вибору необхідної функції, виконання перетворення, отримання результатів роботи, що дозволяє з мінімальними витратами перевірити працездатність запропонованої апаратної реалізації компонента спеціального призначення.

4.4. Програмне забезпечення фізичної дослідної моделі для верифікації перетворювача двійкового коду в однополярні оборотні коди і навпаки

Програмне забезпечення фізичної дослідної моделі для верифікації перетворювача двійкового коду в однополярні оборотні коди і навпаки складається з програм для завантаження в Arduino UNO і конфігурування FPGA-матриці Cyclone III.

Програма для Arduino Uno необхідна для генерації тестових комбінацій, з урахуванням черговості подавання керуючих сигналів.

Алгоритм роботи програми управління мікроконтролера AVR представлений на рис. 4.3. З нього видно, що на початку роботи відбувається завантаження масиву кодових комбінацій, які зберігаються у flash-пам'яті пристрою. Після цього обирається режим роботи і відповідно до нього починається генерація кодових комбінація, кожна нова комбінація з'являється або автоматично з заданою затримкою, або після натиснення кнопки вручну. При цьому відбувається також генерація керуючих сигналів, які забезпечують обнулення елементів пам'яті, вибір необхідної функції, дозвіл запису тригерів, виконання перетворення, виведення результату.

Завершення програми полягає у формуванні сигналу, який надходить на блоки дослідної моделі ініціалізуючи завершення роботи, а також підсвічує індикатор на платі.

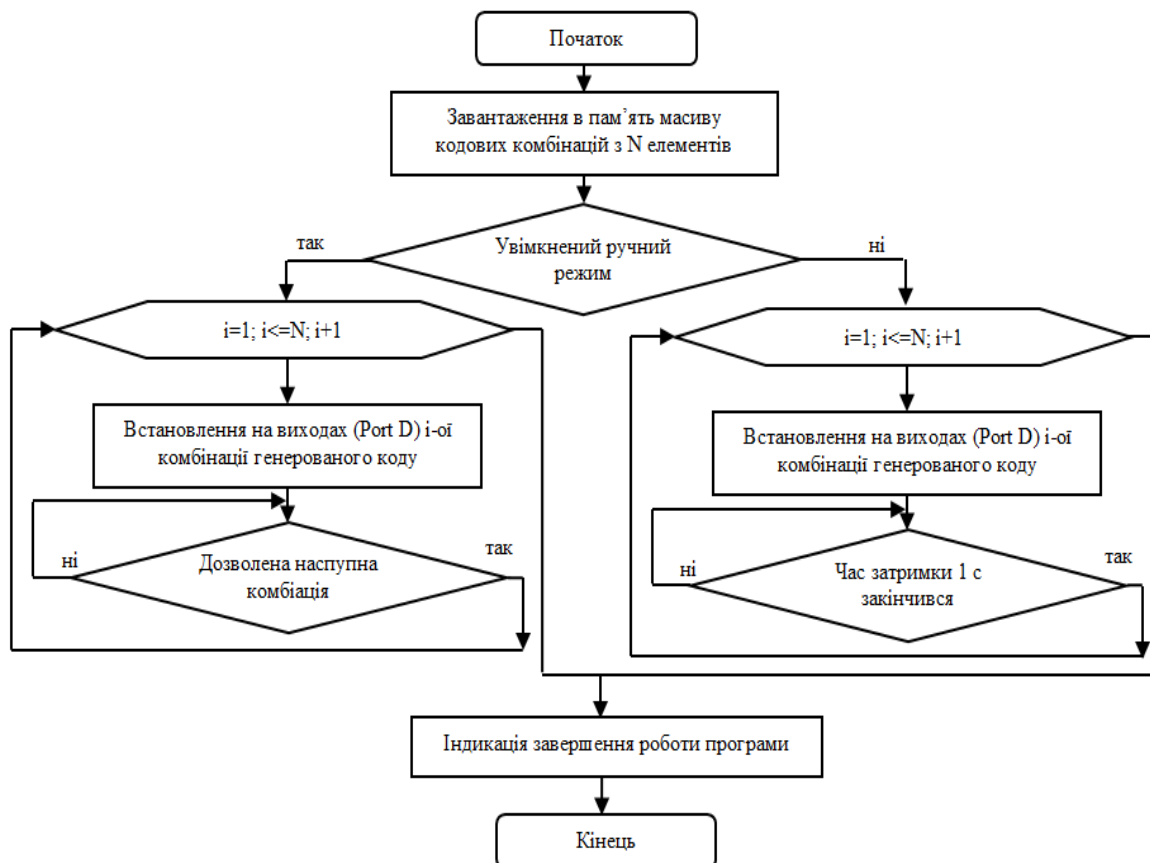


Рисунок 4.3 – Узагальнений алгоритм роботи програми мікроконтролера AVR плати Arduino UNO

Програмування мікроконтролера AVR, що міститься на дослідній платі Arduino UNO здійснювалось на мові С. Для відлагодження програми використане програмне середовище розроблене для програмування дослідних плат Arduino «Arduino 1.8.5».

Лістинг керуючої програми для МК наведено в додатку Б.

Програмування FPGA-матриці Cyclone III на базі дослідної платформи U8EP3C полягає в створенні алгоритму перетворення кодових комбінацій (рис. 4.4) та завантаження його у вигляді програмного коду до пристрою.

Сворення алгоритму здійснювалось за допомогою мови VHDL (Very high speed integrated circuits Hardware Description Language), яка призначена для опису проєктованих систем на схмотехнічному рівні проєктування і заміни класичного підходу до схмотехнічного проєктування на рівні окремих елементів. Мова дозволяє описати цифрові системи на алгоритмічному рівні. За допомогою спеціального програмного забезпечення опис на мові VHDL перетворюється в схему на рівні найпростіших елементів цифрової електроніки. Опис на мові VHDL застосовується як при проєктуванні замовних НВІС так і при проєктуванні цифрових систем на базі спеціальних пристроїв ПЛІС (Програмовані логічні інтегральні схеми). Лістинг програми перетворення кодів на мові VHDL наведено в додатку Б.

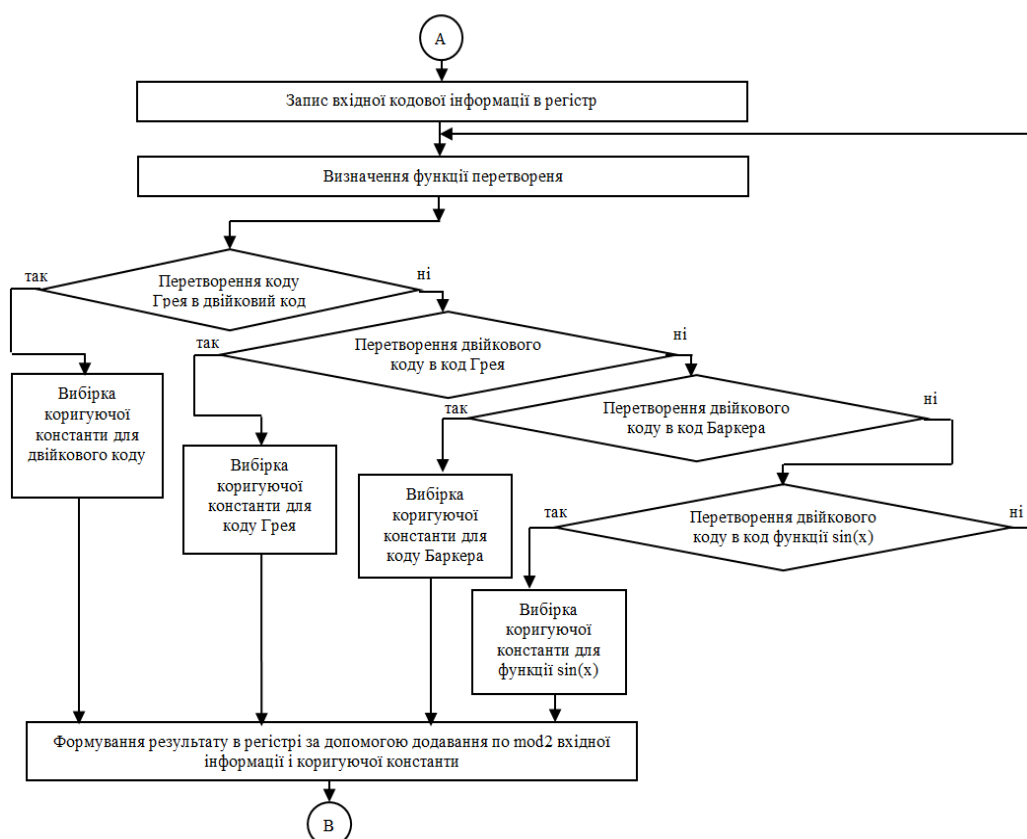


Рис. 4.4 – Узагальнений алгоритм перетворення кодових комбінацій в компоненті ФОС спеціального призначення на базі дослідної платформи

U8EP3C з FPGA Cyclon III

Програмний пакет Quartus II фірми Altera є повним, багато платформним середовищем проектування, що легко адаптується до вимог конкретного проекту. Це комплексне середовище для розробки систем на програмованому кристалі. Пакет Quartus II включає в себе всі утиліти, необхідні для роботи з FPGA-мікросхемами.

З використанням інтерактивного редактора Quartus II створено програмний код на мові VHDL для проведення комп'ютерного моделювання оригінальної образно-знакової моделі компонента ФОС спеціального призначення [2], що реалізує перетворення двійкового коду в однополярні коди Баркера і навпаки апаратно.

Виконання перетворення відбувається повністю в автоматичному режимі на основі отриманих вхідних тестових комбінацій, до яких входять також керуючі сигнали, які забезпечують обнулення елементів пам'яті, вибір необхідної функції, запис тригерів, виконання перетворення, виведення результату.

4.5. Комп'ютерне моделювання перетворювача спеціального призначення

Комп'ютерне моделювання перетворювача спеціального призначення, виконується відповідно до створеної методики верифікації. Під час моделювання результати роботи запропонованого перетворювача спеціального призначення, які виконані апаратно в FPGA модулі тестової плати U8EP3C, порівнюються з результатами одержаними за допомогою класичного програмного алгоритму. Результати порівняння виводяться на екран монітора. Комп'ютерне моделювання забезпечує прискорення часу проектування і спрощення процесу виготовлення.

Для проведення процедури верифікації розроблена дослідна модель впроваджена в навчально-дослідний комплекс, що представлений на рис. 4.5. Вона дозволяє дослідити процес перетворення двійково-кодових

комбінацій в завадостійкий код та навпаки з використанням одного й того ж числового блоку пам'яті.

В результаті моделювання відбувається перевірка перетворення кожної комбінації вхідного позиційно-впорядкованого двійкового коду в завадостійкий код. Моделювання не можна вважати вдалим, якщо виявлено різницю між перетвореними кодами різними методами і еталонним значенням хоча б для однієї двійкової комбінації.

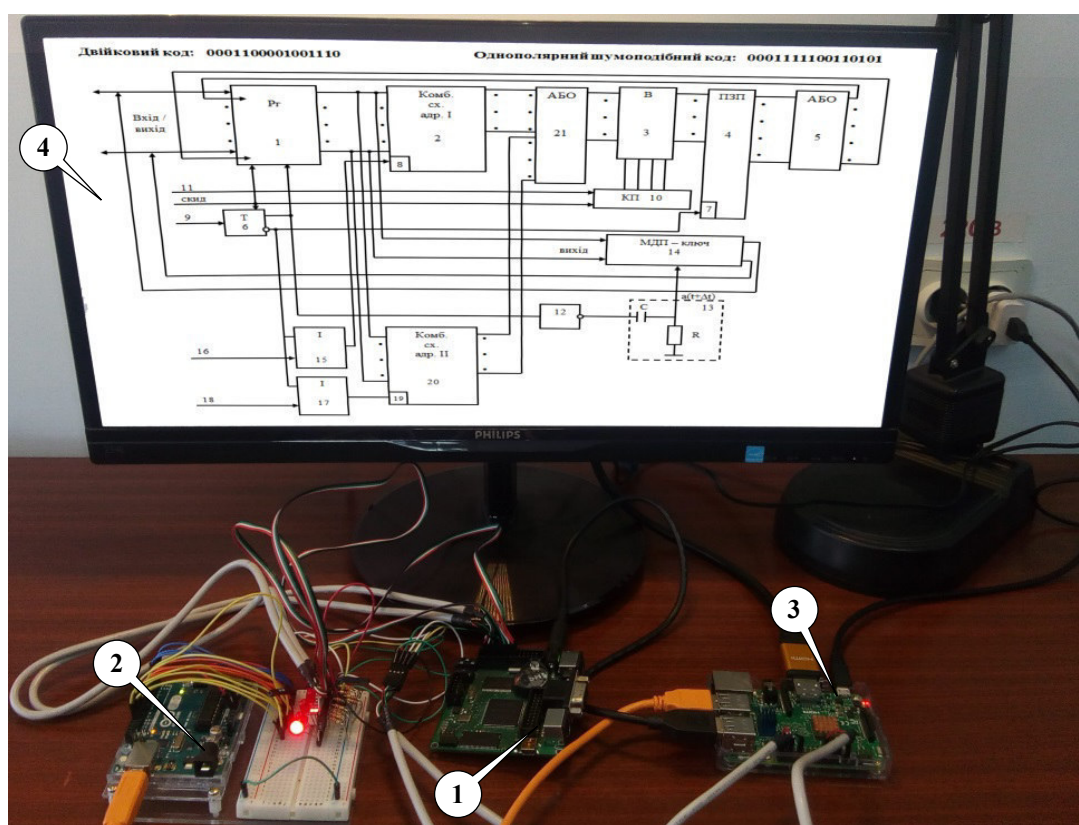


Рисунок 4.5 – Зовнішній вигляд фізичної науково-дослідної моделі функціональної верифікації процесу перетворення в компоненті ФОС спеціального призначення

Фізична науково-дослідна модель складається з наступних блоків:

1. дослідна плата U8EP3C з FPGA Cyclone III;
2. дослідна плата Arduino UNO;
3. мікрокомп'ютер RaspberryPi;
4. монітор.

На рис. 4.5 видно, що на екрані монітора відображуються двійковий код і відповідний йому однополярний шумоподібний код. Двійковий код генерується дослідною платою Arduino UNO, звідки він поступає на входи дослідної плати U8EP3C та мікрокомп'ютера RaspberryPi. Сконфігурована відповідним чином FPGA Cyclone III на платі U8EP3C виконує перетворення апаратно з використанням коригуючих констант (діаграми її роботи представлені на рис. 4.6). Мікрокомп'ютер RaspberryPi отримує як згенерований двійковий код, так і результати перетворення, після чого за допомогою класичного програмного алгоритму здійснює перетворення двійкового коду. Останній етап моделювання полягає в порівнянні результатів, які виконані апаратно в FPGA модулі тестової плати U8EP3C, порівнюються з одержаними за допомогою класичного програмного алгоритму і виведенні на екран монітора співпадаючого результату. При цьому спостерігач має можливість порівняти виведені дані з еталонними даними.

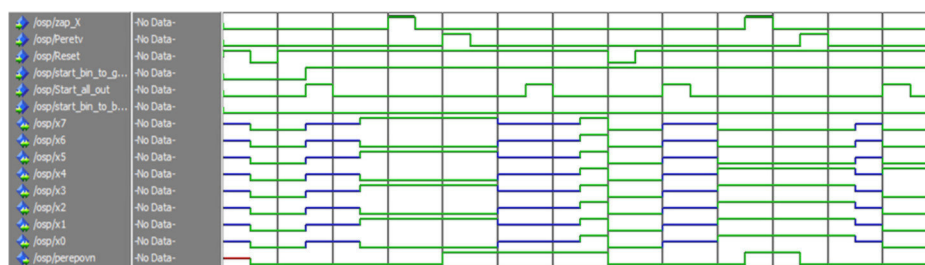


Рисунок 4.6 – Часові діаграми роботи перетворювача спеціального призначення отримані за допомогою симулятора ModelSim

На базі фізичної науково-дослідної моделі проведена верифікація таблично-логічного методу апаратної реалізації. Доведено зменшення об'єму числового блоку пам'яті при збереженні прецизійності обчислень.

Проведені моделювання та верифікація запропонованої моделі компонента ФОС спеціального призначення дозволили довести її працездатність та відзначити підвищення швидкодії за рахунок використання коригуючих констант.

Висновки по розділу 4

В розділі запропоновано дослідну установку для верифікації розробленого перетворювача двійкового коду в однополярні оборотні коди і навпаки, для проведення комп'ютерного моделювання перетворювача спеціального призначення, відповідно до створеної методики верифікації.

Визначені основні компоненти для побудови дослідної установки для функціональної верифікації процесу перетворення в компоненті ФОС спеціального призначення, а саме:

- дослідна платформа U8EP3C з FPGA Cyclon III;
- дослідна платформа Arduino UNO;
- мікрокомп'ютер Raspberry Pi;
- монітор.

Отримані наступні наукові та практичні результати:

Побудовано дослідну установку для верифікації розробленого перетворювача двійкового коду в однополярні оборотні коди і навпаки. Модель включає плату U8EP3C, платформу Arduino Uno, мікрокомп'ютер Raspberry Pi. Особливістю моделі є перевірка роботоздатності запропонованого перетворювача спеціального призначення з мінімальними витратами.

Створено методику верифікації запропонованого перетворювача спеціального призначення на базі побудованої дослідної установки. Методика включає: розроблений алгоритм генерації вхідних послідовностей з допомогою Arduino Uno, розроблений алгоритм обробки вхідних даних апаратною моделлю в FPGA модулі тестової плати U8EP3C; процедуру верифікації і виведення результату з допомогою мікрокомп'ютера RaspberryPi. Особливістю моделі є відтворення крок за кроком процесів, що відбуваються в функціонально-орієнтованій системі, а саме процеси приходу вхідних двійкових комбінацій, вибору необхідної функції, виконання перетворення, порівняння перетворених кодів

отриманих апаратним та програмним способами, і порівняння їх з відповідними значеннями, що задані попередньо.

Проведено комп'ютерне моделювання перетворювача спеціального призначення, відповідно до створеної методики верифікації. Під час моделювання результати роботи запропонованого перетворювача спеціального призначення, які виконані апаратно в FPGA модулі тестової плати U8EP3C, порівнюються з результатами одержаними за допомогою класичного програмного алгоритму. Результати порівняння виводяться на екран монітора. Комп'ютерне моделювання забезпечує прискорення часу проектування і спрощення процесу виготовлення.

Застосування фізичної дослідної моделі для верифікації розробленого перетворювача двійкового коду в однополярні оборотні коди і навпаки дозволяє скоротити терміни проектування компонентів ФОС, не погіршуючи при цьому результати та достовірність верифікації.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ДО ЧЕТВЕРТОГО РОЗДІЛУ

- [1] І. А. Зубко, “Алгоритм перевірки працездатності компонента функціонально-орієнтованої системи спеціального призначення”, *Системи управління, навігації та зв’язку*, №6 (52), с. 44-47, 2018.
- [2] А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Модель багатofункціонального таблично-логічного співпроцесора для комп’ютерно-інтегрованих систем спеціального призначення”, *Наука і студія*, № 16 (177), Р. 32–38, 2017.
- [3] І. А. Зубко та ін., “Фізична науково-дослідна модель верифікації спеціалізованого багатofункціонального обчислювача на базі єдиного шифратора” на «*Найновите научні постиження – 2018*»: матеріали XVI *Міжнародна научна практична конференція*, Софія, 2018, С. 16–22
- [4] ред. С. Б. Якубовский Аналоговые и цифровые интегральные микросхемы. Справочное пособие М.: *Радио и связь*, – 384 с. 1984
- [5] Л.С. Ямпольський, П.П. Мельничук, К.Б. Остапченко, О.І. Лісовіченко. Гнучкі комп’ютерно-інтегровані системи: планування, моделювання, верифікація, управління. – *Житомир, Україна: ЖДТУ*, 2010.
- [6] Л.С. Ямпольський та ін. Гнучкі комп’ютеризовані системи: проектування, моделювання і управління. – *Житомир, Україна: ЖДТУ*, 2005.
- [7] В.В. Гребнев, Микроконтроллеры семейства AVR фирмы Atmel. *Москва, Россия: ИП Радиософт*, 2002.
- [8] В.В. Денисенко. Компьютерное управление технологическим процессом, экспериментом, оборудованием. – *Москва, Россия: Горячая линия - Телеком*, 2008.

- [9] І.В. Ельперін. Промислові контролери: навч. посіб. – Київ, Україна: НУХТ, 2003
- [10] / В. М. Лукашенко, А. Г. Лукашенко, Р. Е. Юпин Классификация современных микроконтроллеров для лазерных комплексов *Materiály VIII mezinárodní vědecko – praktická conference “Aktuální vymoženostivědy – 2012”*. – Díl 20. Fuzika. Moderní informační technologie. Výstavba a architektura : Praha. Publishing House “Education and Science” s.r.o., 45–48 с. 2012
- [11] И. В. Кривченко, «Микроконтроллеры общего назначения для встраиваемых приложений производства Atmel Corp», *Электронные компоненты*, №5, 2002.
- [12] Лебедев А.Н. Моделирование в научно-технических исследованиях – М.: Радио и связь. –224с. 1989
- [13] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, В. М. Лукашенко Високонадійний багатofункціональний обчислювач для спеціалізованих лазерних технологічних комплексів *Вісник ЧДТУ*. № 1. – С. 67–70. 2011
- [14] А. Г. Лукашенко, В. М. Лукашенко, Д. А. Лукашенко Спеціалізовані сопроцесори на базі таблично-алгоритмічних методів для лазерних маніпуляторів : [монографія] «ЧДНДТЕІХП». – Черкаси, 2010. – 164 с. – Укр. – Деп. В ВИНТИ 20.06.2010, № 11-хп 2010 // Анот. в РЖ «Депоновані наукові роботи». – 2010.
- [15] В. А. Лукашенко Удосконалення спеціалізованих таблично-алгоритмічних моделей сопроцесорів для лазерного технологічного обладнання «Електроніка-2015» : збірник статей VIII Міжнародної науково-технічної конференції молодих вчених : (15-17 квітня 2015 року, м. Київ, Україна). – Київ : НТУУ «КПІ», – С. 236–239. 2015
- [16] Мышляева, И.М. Цифровая схемотехника: учебник М.: Академия,. – 400 с. 2005

- [17] В. М. Лукашенко, Т. Ю. Уткіна, А. Г. Лукашенко, С. А. Міценко, О. С. Вербицький Удосконалення спеціалізованого гібридного багатофункціонального сопроцесора *Вісник Сумського державного університету*. № 1. – С. 138–144. 2012
- [18] А. Г. Лукашенко, Н. А. Караван, В. В. Мазука, А. С. Вербицкий, А. Ю. Больбот, В. М. Лукашенко Специализированный гибридный многофункциональный сопроцессор *Klíčové aspekty vědecké činnosti – 2008 : materiály IV Mezinárodní vědecko-praktická konference. – Díl 9. Matematika. Fyzika. Moderní informační technologie : Praha. Publishing House «Education and Science»*. – P. 57–59.
- [19] А. Г. Лукашенко, В. М. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко, “Перетворювач двійкового коду в однополярні оборотні коди і навпаки”, Пат. на винахід №107544, Україна, Бюл. № 1, 12.01.2015.

ВИСНОВКИ

У дисертаційній роботі вирішена важлива науково-технічна задача з підвищення ефективності компонентів функціонально-орієнтованих систем спеціального призначення за рахунок удосконалення моделей та методу. При виконанні досліджень отримано наступні наукові і практичні результати:

Удосконалено модель, що перетворює двійковий код в однополярні коди Баркера і навпаки. Відмінною особливістю моделі є розширені функціональні можливості в 2 рази, а завдяки виконанню в єдиному кристалі, надійність підвищена в $10^3..10^4$ разів.

Удосконалена модель обчислювача на основі кусково-лінійної апроксимації. Відмінною особливістю моделі є підвищена швидкодія шляхом збільшення частоти синхронізації за рахунок зменшення часу перехідних процесів в $2 \cdot 10^3$ рази.

Отримала подальший розвиток модель формувача аналогових сигналів складної форми. Відмінною особливістю моделі є розширення функціональних можливостей в 3 рази за рахунок перетворення часових інтервалів, аналогових або цифрових аргументів в аналогові сигнали складної форми на основі аналогового обчислювача з мінімальною кількістю активних допоміжних елементів, крім того надійність підвищена в $10^3..10^4$ разів завдяки виконанню в єдиному кристалі.

Отримав подальший розвиток метод вдосконалення системної плати за енергетичними показниками її основних елементів. Метод визначається сукупністю прийомів по використанню принципів умовного моделювання, властивостей теорії розмірностей, умовних критеріїв, порівняльного аналізу, та засобів, що ґрунтуються на узагальненому математичному описі та знакових моделях залежностей. Він включає створення: узагальненого математичного опису, що пов'язує технічні параметри, виходячи з характеристик предмета дослідження; знакову модель залежності технічних параметрів в безрозмірних координатах на основі умовних

критеріїв. Особливістю методу є виявлення найбільш енергозатратних компонентів системної плати (чипсет, процесор), для попередження можливості виходу з ладу елементів.

На базі синтезу побудовано фізичну дослідну модель для верифікації на працездатність запропонованого перетворювача. Її особливістю є створена методика верифікації на працездатність, яка, на ряду з традиційними процедурами, включає: розроблені алгоритми генерації вхідних послідовностей з допомогою Arduino Uno та обробки вхідних даних апаратною моделлю в FPGA модулі Cyclone III тестової плати U8EP3C; процедуру виведення результатів на монітор з допомогою мікрокомп'ютера RaspberryPi; порівняння отриманих двох кодів, як результатів перетворення апаратного та програмного моделювання, порівняння з відповідними еталонними значеннями у випадку їх неспівпадіння.

Результати дисертаційного дослідження прийняті на розгляд для впровадження: на НВК «Фотоприлад»; в ТОВ «Darkside»; в Інституті енергетики Академії наук Молдови; у навчальному процесі Черкаського державного технологічного університету на кафедрі робототехніки та спеціалізованих комп'ютерних систем.

Додаток А

**Довідки і акти про використання результатів
дисертаційного дослідження**

ТОВ «ДАРКСАЙД»

Україна, 18031, м. Черкаси, бул. Шевченка, 100
ЄДРПОУ 39900051
тел. +38 (044) 222-6004, +38 (098) 5123-353
admin@ds.ck.ua
www.ds.ck.ua



«DARKSIDE» LTD

100 Blvd. Shevchenko, Cherkassy, Ukraine, 18031
USREOU 39900051
tel. +38 (044) 222-6004, +38 (098) 5123-353
admin@ds.ck.ua
www.ds.ck.ua

ЗАТВЕРДЖУЮ
Генеральний директор
ТОВ «ДАРКСАЙД»
Панфьорова Н.В.
«25» січня 2018р.

**АКТ
ВПРОВАДЖЕННЯ**
результатів дисертаційної роботи
Зубка Ігоря Анатолійовича

Ми, які підписалися нижче, генеральний директор ТОВ «ДАРКСАЙД» Панфьорова Н.В. та заступник директора Коваль С.С. підтверджуємо, що результати дисертаційної роботи Зубка І.А. призначені для розв'язку актуальних на сьогоднішній день проблем в галузі: підвищення ефективності спеціалізованих обчислювачів на базі кодоперетворювачів за рахунок створення методу визначення найкращих компонентів, та моделей компонентів з розширеними функціональними характеристиками, що створює можливості їх використання в інноваційних проблемно-орієнтованих системах.

Враховуючи вище сказане, а також наявну апробацію результатів даної науково-дослідної роботи у вигляді статей в провідних наукових виданнях та доповідей на міжнародних конференціях, ми зацікавлені та розглядаємо можливість щодо впровадження результатів роботи у своїх проектно-конструкторських розробках ТОВ «ДАРКСАЙД» за наявності відповідних замовлень.

Генеральний директор

Н.В. Панфьорова



Заступник директора

С.С. Коваль

ЗАТВЕРДЖУЮ
Перший проректор
Черкаського державного
технологічного університету
к.т.н., доцент Лавських Є.В.



2018 р.

АКТ ВПРОВАДЖЕННЯ

результатів наукових досліджень
Зубка Ігоря Анатолійовича

в навчальний процес

кафедри робототехніки та спеціалізованих комп'ютерних систем
Черкаського державного технологічного університету

Ми, які підписалися нижче, начальник навчально-методичного відділу к.е.н, доцент Мильніченко С.М., декан факультету інформаційних технологій і систем, к.т.н., доцент Трегубенко І.Б., зав. кафедри робототехніки та спеціалізованих комп'ютерних систем, д.т.н., професор Лукашенко В.М. підтверджуємо, що основні результати наукових досліджень Зубка І.А. впроваджені в навчальний процес кафедри робототехніки та спеціалізованих комп'ютерних систем Черкаського державного технологічного університету в курсах лекцій і практичних робіт з дисципліни: «Проектування та дослідження вбудованих і спеціалізованих комп'ютерних систем», які викладаються студентам спеціальності 123 – Комп'ютерна інженерія, спеціалізації «Спеціалізовані комп'ютерні системи» при здобутті освітнього ступеню магістра.

В навчальний процес впроваджені результати наукових досліджень, які отримані автором:

1. Метод виявлення слабкої ділянки за енергетичним показником компонента системної плати
2. Розроблений алгоритм генерації вхідного коду та керуючих сигналів для обчислювача спеціального призначення дослідною платою Arduino Uno.
3. Розроблений алгоритм перетворення вхідного коду в FPGA матриці Cyclone III на платі U8EP3C.

Начальник
навчально-методичного відділу
к.е.н., доцент

Декан ФІТІС,
к.т.н., доцент

Зав. кафедри спеціалізованих
комп'ютерних систем
д.т.н., професор

С.М. Мильніченко

І.Б. Трегубенко

В.М. Лукашенко

АКТ

ПРО ВИКОРИСТАННЯ ПРИСТРОЇВ,

захищених патентами України

№77797, МПК G06G 7/26 (2006.01);

№80851, МПК G06G 7/26 (2006.01);

№84131, МПК (2013.01) G02B 13/00, G02B 15/00, G02B 9/00;

№88085, МПК (2006.01) G06G 7/26;

№89784, МПК (2014.01) G06F 5/00;

№91940, МПК (2014.01) G02B 23/00, E06B 3/00, G01M 9/00

Ми, ті що підписалися нижче, склали цей Акт про те, що розроблені на кафедрі спеціалізованих комп'ютерних систем Черкаського державного технологічного університету пристрої, захищені патентами України №77797, МПК G06G 7/26 (2006.01); №80851, МПК G06G 7/26 (2006.01); №84131, МПК (2013.01) G02B 13/00, G02B 15/00, G02B 9/00; №88085, МПК (2006.01) G06G 7/26; №89784, МПК (2014.01) G06F 5/00; №91940, МПК (2014.01) G02B 23/00, E06B 3/00, G01M 9/00 (автори: В.М. Лукашенко, В.І. Гордієнко, А.Г. Лукашенко, В.А. Лукашенко, І.А. Зубко та інші) пропонуються до використання в конструкторській документації розроблюваних НВК "Фотоприлад" виробач спеціальної техніки.

Заступник генерального директора
НВК "Фотоприлад" з наукової роботи,
головний конструктор



В.І. Гордієнко

"dd" 12 2014 р.

Ректор Черкаського державного
технологічного університету,
д.с.н., професор



Т.М. Качала

2014 р.

АКТ

о перспективности внедрения устройств, защищенных

патентами Украины

№40178, МПК G06F 5/00;

№44833, МПК G06F 5/02;

№53450, МПК G06G 7/00;

№72952, МПК (2012.01) G06F 5/00;

№89784, МПК (2014.01) G06F 5/00

Мы, нижеподписавшиеся, составили настоящий акт о том, что разработанные на кафедре специализированных компьютерных систем Черкасского государственного технологического университета устройства, защищены патентами Украины №40178, МПК G06F 5/00; №44833, МПК G06F 5/02; №53450, МПК G06G 7/00; №72952, МПК (2012.01) G06F 5/00; №89784, МПК (2014.01) G06F 5/00 (авторы: В.А. Лукашенко, А.Г. Лукашенко, Д.А. Лукашенко, В.М. Лукашенко, М.В. Чичужко, К.С. Рудаков, С.А. Миценко, И.А. Зубко и другие), являются перспективными для внедрения в конструкторской документации установки, разрабатываемой в Институте энергетики Академии наук Молдавии в рамках инициативной международной украинско-молдавской научно-исследовательской работы «Электродуговая установка с улучшенной электромагнитной совместимостью с электрической сетью», выполняемой по соглашению № 2200/3-2014 от 05.05.2014 г. (№ Госрегистрации НДР 0114u004491) под руководством заведующего лабораторией Зайцева Д.А. – с молдавской стороны и Спивака В.М. – с украинской стороны.

Директор Института энергетики
Академии наук Молдавии
д.т.н., профессор

Ректор Черкасского
технологического университета,
д.э.н., профессор



С. Тышу
" " 2015 г.



Т.М. Качала
" 08 " 05 2015 г.



ДЕРЖАВНЕ ПІДПРИЄМСТВО
НАУКОВО-ВИРОБНИЧИЙ КОМПЛЕКС
«ФОТОПРИЛАД»

вул. Б. Вишневецького, 85, м. Черкаси, Україна, 18000
тел.: (0472) 36-03-08
факс: (0472) 37-45-31
E-mail: photopribor@ic.ck.ua

ГОСУДАРСТВЕННОЕ ПРЕДПРИЯТИЕ
НАУЧНО-ПРОИЗВОДСТВЕННЫЙ КОМПЛЕКС
«ФОТОПРИБОР»

ул. Б. Вишневецкого, 85, г. Черкассы, Украина, 1800
тел.: (0472) 36-03-08
факс: (0472) 37-45-31
E-mail: photopribor@ic.ck.ua



ДОВІДКА

про наукову значимість, практичне використання і можливості впровадження у виробництво результатів держбюджетної теми №203-13 «Базові компоненти мікропроцесорних систем керування лазерними технологічними комплексами на основі таблично-алгоритмічних методів, моделей та теорії неповної подібності»

Актуальність та необхідність виконання держбюджетної теми №203-13 «Базові компоненти мікропроцесорних систем керування лазерними технологічними комплексами на основі таблично-алгоритмічних методів, моделей та теорії неповної подібності» зумовлена необхідністю підвищення ефективності мікропроцесорних систем керування процесами високоякісного лазерного зварювання тонкостінних конструкцій шляхом розвитку теорії, методів, багатofункціональних, високонадійних моделей компонентів локальних підсистем спеціалізованого лазерного технологічного обладнання.

Для вирішення цієї проблеми, авторами даної науково-дослідної роботи під керівництвом д.т.н., професора Лукашенко В.М. були розроблені та виготовлені:

– образно-знакова багатокритеріальна модель техніко-економічних показників мікроконтролерів для різних фірм виробників, особливість якої полягає в тому, що використовуються властивості теорії неповної подібності та розмірностей, значення критеріїв носять об'єктивний характер. Візуалізація запропонованої моделі дозволяє зменшити час вибору відповідної фірми з найкращими показниками;

– метод визначення енергетичних і швидкісних характеристик мікроконтролерів та супервізорів живлення й напрямку їх вдосконалення на основі теорії неповної подібності та розмірностей. Відмінною особливістю є те, що запропонований метод сприяє визначенню

найкращої моделі за багатьма параметрами одночасно та здатності до розширення функціональних можливостей сучасних мікроконтролерів;

– модель алгоритму визначення енергетичних і швидкісних можливостей мікроконтролерів та супервізорів живлення й напрямку вдосконалення відповідних моделей на основі теорії неповної подібності та розмірностей, яка дозволяє розширити техніко-експлуатаційні характеристики кінцевих виробів. Програмне забезпечення створене на основі цього алгоритму полегшує і прискорює процес вибору необхідної моделі;

– фізична науково-технічна модель дослідження мікроконтролерів, яка використовується при виконанні лабораторних та курсових робіт. Відмінною особливістю є візуалізація процедури дослідження.

Результати досліджень захищені патентами України.

Як показують патентні дослідження, а також аналіз технічної літератури та інформаційних джерел Internet, результати, які отримані авторами, не мають аналогів в Україні та країнах СНД.

Враховуючи вказані переваги, а також наявну апробацію результатів даної науково-дослідної роботи у вигляді статей в провідних наукових виданнях та доповідей на міжнародних конференціях, ми зацікавлені та розглядаємо можливість щодо впровадження вказаних результатів у своєму виробництві за наявності відповідних замовлень та фінансування.

Заступник директора
НВК "Фотоприлад"
з наукової роботи,
головний конструктор,
доктор технічних наук



В.І. Гордієнко

Додаток Б

Лістинги програми перетворювача кодів і програми генерації тестових сигналів

Лістинг програми перетворювача кодів

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;

LIBRARY work;

ENTITY osp1 IS
  PORT
  (
    zap_X : IN STD_LOGIC;
    Peretv : IN STD_LOGIC;
    Reset : IN STD_LOGIC;
    start_bin_to_grey : IN STD_LOGIC;
    Start_all_out : IN STD_LOGIC;
    start_bin_to_bin_dec : IN STD_LOGIC;
    x7 : INOUT STD_LOGIC;
    x6 : INOUT STD_LOGIC;
    x5 : INOUT STD_LOGIC;
    x4 : INOUT STD_LOGIC;
    x3 : INOUT STD_LOGIC;
    x2 : INOUT STD_LOGIC;
    x1 : INOUT STD_LOGIC;
    x0 : INOUT STD_LOGIC;
    perepovn : OUT STD_LOGIC;
    in_out : OUT STD_LOGIC
  );
END osp1;

ARCHITECTURE bdf_type OF osp1 IS

  COMPONENT global
    PORT(A_IN : IN STD_LOGIC;
         A_OUT : OUT STD_LOGIC
    );
  END COMPONENT;

  SIGNAL SYNTHESIZED_WIRE_551 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_552 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_553 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_0 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_554 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_555 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_3 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_556 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_557 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_558 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_559 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_8 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_9 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_10 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_11 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_12 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_13 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_14 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_560 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_17 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_18 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_19 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_20 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_21 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_22 : STD_LOGIC;
  SIGNAL SYNTHESIZED_WIRE_23 : STD_LOGIC;

```



```

SIGNAL SYNTHESIZED_WIRE_486 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_487 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_489 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_491 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_613 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_495 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_496 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_497 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_501 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_502 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_503 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_505 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_506 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_507 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_508 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_509 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_510 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_511 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_512 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_513 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_514 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_515 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_516 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_518 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_519 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_520 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_524 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_525 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_526 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_527 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_528 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_529 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_530 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_531 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_532 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_533 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_534 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_535 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_536 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_537 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_538 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_539 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_540 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_545 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_546 : STD_LOGIC;
SIGNAL SYNTHESIZED_WIRE_547 : STD_LOGIC;

```

```

BEGIN

```

```

in_out <= SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_331 <= '0';
SYNTHESIZED_WIRE_350 <= '0';

```

```

SYNTHESIZED_WIRE_599 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_553;

```

```

SYNTHESIZED_WIRE_66 <= SYNTHESIZED_WIRE_0 AND SYNTHESIZED_WIRE_554 AND SYNTHESIZED_WIRE_554 AND SYNTHESIZED_WIRE_552
AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_3;

```

```

SYNTHESIZED_WIRE_68 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_557 AND SYNTHESIZED_WIRE_557 AND
SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_559 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_560 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_8 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_14 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_17 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_562 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_24 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_36 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_27 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_563 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_67 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_559 AND SYNTHESIZED_WIRE_559 AND
SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_8;
SYNTHESIZED_WIRE_39 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_38 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_105 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_9 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_10;

```

```

SYNTHESIZED_WIRE_10 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_9 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_104 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_11 AND
SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_11 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_103 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_12 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_13;
SYNTHESIZED_WIRE_13 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_12 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_69 <= SYNTHESIZED_WIRE_14 AND SYNTHESIZED_WIRE_560 AND SYNTHESIZED_WIRE_560 AND SYNTHESIZED_WIRE_552
AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_17;
SYNTHESIZED_WIRE_108 <= SYNTHESIZED_WIRE_18 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_19 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_18 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_19 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_107 <= SYNTHESIZED_WIRE_20 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_20 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_106 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_110 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_21;
SYNTHESIZED_WIRE_21 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_109 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_22 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_23;
SYNTHESIZED_WIRE_23 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_71 <= SYNTHESIZED_WIRE_24 AND SYNTHESIZED_WIRE_562 AND SYNTHESIZED_WIRE_562 AND SYNTHESIZED_WIRE_552
AND SYNTHESIZED_WIRE_27 AND SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_22 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_111 <= SYNTHESIZED_WIRE_28 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_28 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_113 <= SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_29 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_30;
SYNTHESIZED_WIRE_30 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_29 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_112 <= SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_31 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_32;
SYNTHESIZED_WIRE_32 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_31 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_114 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_33 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_34;
SYNTHESIZED_WIRE_70 <= SYNTHESIZED_WIRE_563 AND SYNTHESIZED_WIRE_36 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_563
AND SYNTHESIZED_WIRE_38 AND SYNTHESIZED_WIRE_39;
SYNTHESIZED_WIRE_34 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_33 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_117 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_558 AND
SYNTHESIZED_WIRE_40;
SYNTHESIZED_WIRE_40 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_116 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_558 AND
SYNTHESIZED_WIRE_41;
SYNTHESIZED_WIRE_41 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_335 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_605 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_120 <= SYNTHESIZED_WIRE_564 AND SYNTHESIZED_WIRE_43 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_564 AND SYNTHESIZED_WIRE_45 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_337 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_323 <= SYNTHESIZED_WIRE_46 OR SYNTHESIZED_WIRE_47 OR SYNTHESIZED_WIRE_48 OR SYNTHESIZED_WIRE_49 OR
SYNTHESIZED_WIRE_50 OR SYNTHESIZED_WIRE_51 OR SYNTHESIZED_WIRE_52 OR SYNTHESIZED_WIRE_53 OR SYNTHESIZED_WIRE_54 OR
SYNTHESIZED_WIRE_55 OR SYNTHESIZED_WIRE_56 OR SYNTHESIZED_WIRE_57;
SYNTHESIZED_WIRE_43 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_564 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_119 <= SYNTHESIZED_WIRE_565 AND SYNTHESIZED_WIRE_59 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_565 AND SYNTHESIZED_WIRE_61 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_45 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_59 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_565 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_118 <= SYNTHESIZED_WIRE_566 AND SYNTHESIZED_WIRE_63 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_566 AND SYNTHESIZED_WIRE_65 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_61 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_63 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_566 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_322 <= SYNTHESIZED_WIRE_66 OR SYNTHESIZED_WIRE_67 OR SYNTHESIZED_WIRE_68 OR SYNTHESIZED_WIRE_69 OR
SYNTHESIZED_WIRE_70 OR SYNTHESIZED_WIRE_71 OR SYNTHESIZED_WIRE_567 OR SYNTHESIZED_WIRE_567;
SYNTHESIZED_WIRE_122 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_74 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_65 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_74 <= NOT(SYNTHESIZED_WIRE_561);

```

```
SYNTHESIZED_WIRE_121 <= SYNTHESIZED_WIRE_568 AND SYNTHESIZED_WIRE_76 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_568 AND SYNTHESIZED_WIRE_78 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_76 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_568 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_123 <= SYNTHESIZED_WIRE_569 AND SYNTHESIZED_WIRE_80 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_569 AND SYNTHESIZED_WIRE_82 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_78 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_80 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_569 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_600 <= SYNTHESIZED_WIRE_83 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_84;
SYNTHESIZED_WIRE_125 <= SYNTHESIZED_WIRE_570 AND SYNTHESIZED_WIRE_86 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_570 AND SYNTHESIZED_WIRE_88 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_82 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_86 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_570 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_124 <= SYNTHESIZED_WIRE_571 AND SYNTHESIZED_WIRE_90 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_571 AND SYNTHESIZED_WIRE_92 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_88 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_90 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_571 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_126 <= SYNTHESIZED_WIRE_572 AND SYNTHESIZED_WIRE_94 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_572 AND SYNTHESIZED_WIRE_96 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_92 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_287 <= SYNTHESIZED_WIRE_97 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_98;
SYNTHESIZED_WIRE_94 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_572 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_128 <= SYNTHESIZED_WIRE_573 AND SYNTHESIZED_WIRE_100 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_573 AND SYNTHESIZED_WIRE_102 AND SYNTHESIZED_WIRE_552;
SYNTHESIZED_WIRE_96 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_100 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_573 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_102 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_129 <= SYNTHESIZED_WIRE_103 OR SYNTHESIZED_WIRE_104 OR SYNTHESIZED_WIRE_105 OR SYNTHESIZED_WIRE_106
OR SYNTHESIZED_WIRE_107 OR SYNTHESIZED_WIRE_108 OR SYNTHESIZED_WIRE_109 OR SYNTHESIZED_WIRE_110 OR
SYNTHESIZED_WIRE_111 OR SYNTHESIZED_WIRE_112 OR SYNTHESIZED_WIRE_113 OR SYNTHESIZED_WIRE_114;
SYNTHESIZED_WIRE_127 <= SYNTHESIZED_WIRE_115 OR SYNTHESIZED_WIRE_116 OR SYNTHESIZED_WIRE_117 OR SYNTHESIZED_WIRE_118
OR SYNTHESIZED_WIRE_119 OR SYNTHESIZED_WIRE_120 OR SYNTHESIZED_WIRE_121 OR SYNTHESIZED_WIRE_122 OR
SYNTHESIZED_WIRE_123 OR SYNTHESIZED_WIRE_124 OR SYNTHESIZED_WIRE_125 OR SYNTHESIZED_WIRE_126;
SYNTHESIZED_WIRE_344 <= SYNTHESIZED_WIRE_127 OR SYNTHESIZED_WIRE_128 OR SYNTHESIZED_WIRE_129;
SYNTHESIZED_WIRE_291 <= SYNTHESIZED_WIRE_130 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_214 <= SYNTHESIZED_WIRE_131 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_131 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_216 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_132 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_133;
SYNTHESIZED_WIRE_133 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_132 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_215 <= SYNTHESIZED_WIRE_134 AND SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_134 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_217 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_135 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_136;
SYNTHESIZED_WIRE_136 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_135 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_290 <= SYNTHESIZED_WIRE_137 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_219 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_138 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_139;
SYNTHESIZED_WIRE_139 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_138 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_218 <= SYNTHESIZED_WIRE_574 AND SYNTHESIZED_WIRE_141 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_574 AND SYNTHESIZED_WIRE_143 AND SYNTHESIZED_WIRE_552;
SYNTHESIZED_WIRE_141 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_574 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_143 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_220 <= SYNTHESIZED_WIRE_575 AND SYNTHESIZED_WIRE_145 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_575 AND SYNTHESIZED_WIRE_147 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_145 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_575 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_292 <= SYNTHESIZED_WIRE_148 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_149;
SYNTHESIZED_WIRE_147 <= NOT(SYNTHESIZED_WIRE_553);
```

```

SYNTHESIZED_WIRE_221 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_150 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_150 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_222 <= SYNTHESIZED_WIRE_576 AND SYNTHESIZED_WIRE_152 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_576 AND SYNTHESIZED_WIRE_154 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_152 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_576 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_154 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_224 <= SYNTHESIZED_WIRE_577 AND SYNTHESIZED_WIRE_156 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_577 AND SYNTHESIZED_WIRE_158 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_156 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_577 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_602 <= SYNTHESIZED_WIRE_159 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_160;

SYNTHESIZED_WIRE_158 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_223 <= SYNTHESIZED_WIRE_578 AND SYNTHESIZED_WIRE_162 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_578 AND SYNTHESIZED_WIRE_164 AND SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_162 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_578 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_164 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_225 <= SYNTHESIZED_WIRE_579 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_579 AND SYNTHESIZED_WIRE_167 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_227 <= SYNTHESIZED_WIRE_580 AND SYNTHESIZED_WIRE_169 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_580 AND SYNTHESIZED_WIRE_171 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_579 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_167 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_169 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_83 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_580 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_171 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_226 <= SYNTHESIZED_WIRE_581 AND SYNTHESIZED_WIRE_173 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_581 AND SYNTHESIZED_WIRE_175 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_173 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_581 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_175 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_228 <= SYNTHESIZED_WIRE_582 AND SYNTHESIZED_WIRE_177 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_582 AND SYNTHESIZED_WIRE_179 AND SYNTHESIZED_WIRE_180;
SYNTHESIZED_WIRE_177 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_582 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_180 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_84 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_179 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_229 <= SYNTHESIZED_WIRE_583 AND SYNTHESIZED_WIRE_182 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_583 AND SYNTHESIZED_WIRE_184 AND SYNTHESIZED_WIRE_185;
SYNTHESIZED_WIRE_182 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_583 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_185 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_184 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_231 <= SYNTHESIZED_WIRE_584 AND SYNTHESIZED_WIRE_187 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_584 AND SYNTHESIZED_WIRE_189 AND SYNTHESIZED_WIRE_190;

SYNTHESIZED_WIRE_187 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_584 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_190 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_97 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_189 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_233 <= SYNTHESIZED_WIRE_585 AND SYNTHESIZED_WIRE_192 AND SYNTHESIZED_WIRE_551 AND
SYNTHESIZED_WIRE_585 AND SYNTHESIZED_WIRE_194 AND SYNTHESIZED_WIRE_195;

SYNTHESIZED_WIRE_192 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_585 <= NOT(SYNTHESIZED_WIRE_555);

```

```
SYNTHESIZED_WIRE_195 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_194 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_235 <= SYNTHESIZED_WIRE_586 AND SYNTHESIZED_WIRE_197 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_586 AND SYNTHESIZED_WIRE_199 AND SYNTHESIZED_WIRE_200;
SYNTHESIZED_WIRE_197 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_586 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_200 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_98 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_199 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_234 <= SYNTHESIZED_WIRE_587 AND SYNTHESIZED_WIRE_202 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_587 AND SYNTHESIZED_WIRE_204 AND SYNTHESIZED_WIRE_205;

SYNTHESIZED_WIRE_202 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_587 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_205 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_204 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_236 <= SYNTHESIZED_WIRE_206 AND SYNTHESIZED_WIRE_207 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_558 AND SYNTHESIZED_WIRE_208 AND SYNTHESIZED_WIRE_209;

SYNTHESIZED_WIRE_207 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_206 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_209 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_130 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_208 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_237 <= SYNTHESIZED_WIRE_210 AND SYNTHESIZED_WIRE_211 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_558 AND SYNTHESIZED_WIRE_212 AND SYNTHESIZED_WIRE_213;

SYNTHESIZED_WIRE_211 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_210 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_213 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_212 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_230 <= SYNTHESIZED_WIRE_214 OR SYNTHESIZED_WIRE_215 OR SYNTHESIZED_WIRE_216 OR SYNTHESIZED_WIRE_217
OR SYNTHESIZED_WIRE_218 OR SYNTHESIZED_WIRE_219 OR SYNTHESIZED_WIRE_220 OR SYNTHESIZED_WIRE_221;

SYNTHESIZED_WIRE_232 <= SYNTHESIZED_WIRE_222 OR SYNTHESIZED_WIRE_223 OR SYNTHESIZED_WIRE_224 OR SYNTHESIZED_WIRE_225
OR SYNTHESIZED_WIRE_226 OR SYNTHESIZED_WIRE_227 OR SYNTHESIZED_WIRE_228 OR SYNTHESIZED_WIRE_229;

SYNTHESIZED_WIRE_346 <= SYNTHESIZED_WIRE_230 OR SYNTHESIZED_WIRE_231 OR SYNTHESIZED_WIRE_232 OR SYNTHESIZED_WIRE_233
OR SYNTHESIZED_WIRE_234 OR SYNTHESIZED_WIRE_235 OR SYNTHESIZED_WIRE_236 OR SYNTHESIZED_WIRE_237;

SYNTHESIZED_WIRE_303 <= SYNTHESIZED_WIRE_555 OR SYNTHESIZED_WIRE_553 OR SYNTHESIZED_WIRE_551;

SYNTHESIZED_WIRE_137 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_302 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_238 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_239;

SYNTHESIZED_WIRE_239 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_238 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_301 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_558 AND
SYNTHESIZED_WIRE_240;
```

```

SYNTHESIZED_WIRE_240 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_306 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_558 AND
SYNTHESIZED_WIRE_241;

SYNTHESIZED_WIRE_241 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_305 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_242 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_243;

SYNTHESIZED_WIRE_243 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_242 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_148 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_304 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_558 AND
SYNTHESIZED_WIRE_244;

SYNTHESIZED_WIRE_244 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_308 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_245 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_246;

SYNTHESIZED_WIRE_246 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_245 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_307 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_247 AND SYNTHESIZED_WIRE_248 AND
SYNTHESIZED_WIRE_249;

SYNTHESIZED_WIRE_247 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_248 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_249 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_309 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_250 AND SYNTHESIZED_WIRE_251 AND
SYNTHESIZED_WIRE_252;

SYNTHESIZED_WIRE_598 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_253;

SYNTHESIZED_WIRE_149 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_250 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_251 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_252 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_311 <= SYNTHESIZED_WIRE_588 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_588 AND SYNTHESIZED_WIRE_256 AND SYNTHESIZED_WIRE_555;

SYNTHESIZED_WIRE_310 <= SYNTHESIZED_WIRE_589 AND SYNTHESIZED_WIRE_258 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_589 AND SYNTHESIZED_WIRE_260 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_588 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_256 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_258 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_589 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_260 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_159 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_312 <= SYNTHESIZED_WIRE_590 AND SYNTHESIZED_WIRE_262 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_590 AND SYNTHESIZED_WIRE_264 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_547 <= NOT(SYNTHESIZED_WIRE_553);

PROCESS(SYNTHESIZED_WIRE_555,SYNTHESIZED_WIRE_591)
BEGIN

```



```

if (SYNTHESIZED_WIRE_591 = '1') THEN
    x4 <= SYNTHESIZED_WIRE_555;
ELSE
    x4 <= 'Z';
END IF;
END PROCESS;

SYNTHESIZED_WIRE_315 <= SYNTHESIZED_WIRE_592 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_592 AND SYNTHESIZED_WIRE_268 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_314 <= SYNTHESIZED_WIRE_593 AND SYNTHESIZED_WIRE_270 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_593 AND SYNTHESIZED_WIRE_272 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_613 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_495 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_270 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_593 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_160 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_272 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_316 <= SYNTHESIZED_WIRE_594 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_594 AND SYNTHESIZED_WIRE_275 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_317 <= SYNTHESIZED_WIRE_595 AND SYNTHESIZED_WIRE_277 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_595 AND SYNTHESIZED_WIRE_279 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_594 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_275 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_277 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_595 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_279 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_318 <= SYNTHESIZED_WIRE_596 AND SYNTHESIZED_WIRE_281 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_596 AND SYNTHESIZED_WIRE_283 AND SYNTHESIZED_WIRE_558;

SYNTHESIZED_WIRE_281 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_352 <= SYNTHESIZED_WIRE_597 OR SYNTHESIZED_WIRE_598 OR SYNTHESIZED_WIRE_599 OR SYNTHESIZED_WIRE_287
OR SYNTHESIZED_WIRE_600 OR SYNTHESIZED_WIRE_601 OR SYNTHESIZED_WIRE_290 OR SYNTHESIZED_WIRE_291 OR
SYNTHESIZED_WIRE_292 OR SYNTHESIZED_WIRE_602 OR SYNTHESIZED_WIRE_602 OR SYNTHESIZED_WIRE_602;

SYNTHESIZED_WIRE_596 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_283 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_320 <= SYNTHESIZED_WIRE_603 AND SYNTHESIZED_WIRE_297 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_603 AND SYNTHESIZED_WIRE_299 AND SYNTHESIZED_WIRE_300;

SYNTHESIZED_WIRE_297 <= NOT(SYNTHESIZED_WIRE_551);

SYNTHESIZED_WIRE_603 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_299 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_300 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_321 <= SYNTHESIZED_WIRE_301 OR SYNTHESIZED_WIRE_302 OR SYNTHESIZED_WIRE_303 OR SYNTHESIZED_WIRE_304
OR SYNTHESIZED_WIRE_305 OR SYNTHESIZED_WIRE_306 OR SYNTHESIZED_WIRE_307 OR SYNTHESIZED_WIRE_308 OR
SYNTHESIZED_WIRE_309 OR SYNTHESIZED_WIRE_310 OR SYNTHESIZED_WIRE_311 OR SYNTHESIZED_WIRE_312;

SYNTHESIZED_WIRE_319 <= SYNTHESIZED_WIRE_313 OR SYNTHESIZED_WIRE_314 OR SYNTHESIZED_WIRE_315 OR SYNTHESIZED_WIRE_316
OR SYNTHESIZED_WIRE_317 OR SYNTHESIZED_WIRE_318;

SYNTHESIZED_WIRE_348 <= SYNTHESIZED_WIRE_319 OR SYNTHESIZED_WIRE_320 OR SYNTHESIZED_WIRE_321;

SYNTHESIZED_WIRE_342 <= SYNTHESIZED_WIRE_322 OR SYNTHESIZED_WIRE_323;

```

```

SYNTHESIZED_WIRE_363 <= SYNTHESIZED_WIRE_558 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_365 <= SYNTHESIZED_WIRE_553 AND SYNTHESIZED_WIRE_604;
SYNTHESIZED_WIRE_367 <= SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_369 <= SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_371 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_373 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_361 <= SYNTHESIZED_WIRE_561 AND SYNTHESIZED_WIRE_604;

SYNTHESIZED_WIRE_359 <= SYNTHESIZED_WIRE_331 AND SYNTHESIZED_WIRE_604;

PROCESS(SYNTHESIZED_WIRE_553,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x5 <= SYNTHESIZED_WIRE_553;
ELSE
    x5 <= 'Z';
END IF;
END PROCESS;

SYNTHESIZED_WIRE_115 <= SYNTHESIZED_WIRE_605 AND SYNTHESIZED_WIRE_335 AND SYNTHESIZED_WIRE_556 AND
SYNTHESIZED_WIRE_605 AND SYNTHESIZED_WIRE_337 AND SYNTHESIZED_WIRE_555;
SYNTHESIZED_WIRE_604 <= SYNTHESIZED_WIRE_606 AND SYNTHESIZED_WIRE_338;
SYNTHESIZED_WIRE_607 <= SYNTHESIZED_WIRE_606 AND SYNTHESIZED_WIRE_339;
SYNTHESIZED_WIRE_362 <= SYNTHESIZED_WIRE_340 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_364 <= SYNTHESIZED_WIRE_342 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_366 <= SYNTHESIZED_WIRE_344 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_368 <= SYNTHESIZED_WIRE_346 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_370 <= SYNTHESIZED_WIRE_348 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_372 <= SYNTHESIZED_WIRE_350 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_360 <= SYNTHESIZED_WIRE_352 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_358 <= SYNTHESIZED_WIRE_354 AND SYNTHESIZED_WIRE_607;
SYNTHESIZED_WIRE_513 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_356 AND SYNTHESIZED_WIRE_357;
SYNTHESIZED_WIRE_462 <= SYNTHESIZED_WIRE_358 OR SYNTHESIZED_WIRE_359;
SYNTHESIZED_WIRE_450 <= SYNTHESIZED_WIRE_360 OR SYNTHESIZED_WIRE_361;
SYNTHESIZED_WIRE_440 <= SYNTHESIZED_WIRE_362 OR SYNTHESIZED_WIRE_363;
SYNTHESIZED_WIRE_429 <= SYNTHESIZED_WIRE_364 OR SYNTHESIZED_WIRE_365;
SYNTHESIZED_WIRE_419 <= SYNTHESIZED_WIRE_366 OR SYNTHESIZED_WIRE_367;
SYNTHESIZED_WIRE_409 <= SYNTHESIZED_WIRE_368 OR SYNTHESIZED_WIRE_369;
SYNTHESIZED_WIRE_399 <= SYNTHESIZED_WIRE_370 OR SYNTHESIZED_WIRE_371;
SYNTHESIZED_WIRE_388 <= SYNTHESIZED_WIRE_372 OR SYNTHESIZED_WIRE_373;
SYNTHESIZED_WIRE_380 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_553;

SYNTHESIZED_WIRE_378 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_374;

SYNTHESIZED_WIRE_512 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_375 AND SYNTHESIZED_WIRE_376;

SYNTHESIZED_WIRE_374 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_379 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_377;

SYNTHESIZED_WIRE_377 <= NOT(SYNTHESIZED_WIRE_553);

perepovn <= SYNTHESIZED_WIRE_608 OR SYNTHESIZED_WIRE_378 OR SYNTHESIZED_WIRE_379 OR SYNTHESIZED_WIRE_380;

PROCESS(SYNTHESIZED_WIRE_382,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_608 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_382)) THEN
    SYNTHESIZED_WIRE_608 <= SYNTHESIZED_WIRE_383;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_387 <= SYNTHESIZED_WIRE_384 AND SYNTHESIZED_WIRE_610;

SYNTHESIZED_WIRE_383 <= SYNTHESIZED_WIRE_386 OR SYNTHESIZED_WIRE_387;

```

```

SYNTHESIZED_WIRE_384 <= SYNTHESIZED_WIRE_608 XOR SYNTHESIZED_WIRE_388;

SYNTHESIZED_WIRE_491 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_392,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_551 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_392)) THEN
    SYNTHESIZED_WIRE_551 <= SYNTHESIZED_WIRE_393;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_514 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_394 AND SYNTHESIZED_WIRE_553;

SYNTHESIZED_WIRE_398 <= SYNTHESIZED_WIRE_395 AND SYNTHESIZED_WIRE_610;

SYNTHESIZED_WIRE_393 <= SYNTHESIZED_WIRE_397 OR SYNTHESIZED_WIRE_398;

SYNTHESIZED_WIRE_395 <= SYNTHESIZED_WIRE_551 XOR SYNTHESIZED_WIRE_399;

SYNTHESIZED_WIRE_489 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_403,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_556 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_403)) THEN
    SYNTHESIZED_WIRE_556 <= SYNTHESIZED_WIRE_404;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_408 <= SYNTHESIZED_WIRE_405 AND SYNTHESIZED_WIRE_610;

SYNTHESIZED_WIRE_404 <= SYNTHESIZED_WIRE_407 OR SYNTHESIZED_WIRE_408;
SYNTHESIZED_WIRE_405 <= SYNTHESIZED_WIRE_556 XOR SYNTHESIZED_WIRE_409;
SYNTHESIZED_WIRE_487 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;
PROCESS(SYNTHESIZED_WIRE_413,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_552 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_413)) THEN
    SYNTHESIZED_WIRE_552 <= SYNTHESIZED_WIRE_414;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_357 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_418 <= SYNTHESIZED_WIRE_415 AND SYNTHESIZED_WIRE_610;
SYNTHESIZED_WIRE_414 <= SYNTHESIZED_WIRE_417 OR SYNTHESIZED_WIRE_418;
SYNTHESIZED_WIRE_415 <= SYNTHESIZED_WIRE_552 XOR SYNTHESIZED_WIRE_419;
SYNTHESIZED_WIRE_484 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_423,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_555 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_423)) THEN
    SYNTHESIZED_WIRE_555 <= SYNTHESIZED_WIRE_424;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_428 <= SYNTHESIZED_WIRE_425 AND SYNTHESIZED_WIRE_610;

SYNTHESIZED_WIRE_424 <= SYNTHESIZED_WIRE_427 OR SYNTHESIZED_WIRE_428;

SYNTHESIZED_WIRE_425 <= SYNTHESIZED_WIRE_555 XOR SYNTHESIZED_WIRE_429;

SYNTHESIZED_WIRE_482 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_433,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_553 <= '0';

```

```

ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_433)) THEN
    SYNTHESIZED_WIRE_553 <= SYNTHESIZED_WIRE_434;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_597 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_435;

SYNTHESIZED_WIRE_506 <= NOT(SYNTHESIZED_WIRE_606);

SYNTHESIZED_WIRE_439 <= SYNTHESIZED_WIRE_436 AND SYNTHESIZED_WIRE_610;
SYNTHESIZED_WIRE_434 <= SYNTHESIZED_WIRE_438 OR SYNTHESIZED_WIRE_439;
SYNTHESIZED_WIRE_436 <= SYNTHESIZED_WIRE_553 XOR SYNTHESIZED_WIRE_440;
SYNTHESIZED_WIRE_480 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_444,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_558 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_444)) THEN
    SYNTHESIZED_WIRE_558 <= SYNTHESIZED_WIRE_445;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_449 <= SYNTHESIZED_WIRE_446 AND SYNTHESIZED_WIRE_610;
SYNTHESIZED_WIRE_445 <= SYNTHESIZED_WIRE_448 OR SYNTHESIZED_WIRE_449;
SYNTHESIZED_WIRE_446 <= SYNTHESIZED_WIRE_558 XOR SYNTHESIZED_WIRE_450;
SYNTHESIZED_WIRE_478 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

PROCESS(SYNTHESIZED_WIRE_454,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_561 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_454)) THEN
    SYNTHESIZED_WIRE_561 <= SYNTHESIZED_WIRE_455;
END IF;
END PROCESS;

SYNTHESIZED_WIRE_516 <= SYNTHESIZED_WIRE_456 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_457;

SYNTHESIZED_WIRE_461 <= SYNTHESIZED_WIRE_458 AND SYNTHESIZED_WIRE_610;
SYNTHESIZED_WIRE_455 <= SYNTHESIZED_WIRE_460 OR SYNTHESIZED_WIRE_461;
SYNTHESIZED_WIRE_458 <= SYNTHESIZED_WIRE_561 XOR SYNTHESIZED_WIRE_462;
SYNTHESIZED_WIRE_476 <= SYNTHESIZED_WIRE_611 OR SYNTHESIZED_WIRE_610;

SYNTHESIZED_WIRE_460 <= x7 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_448 <= x6 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_438 <= x5 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_427 <= x4 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_417 <= x3 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_407 <= x2 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_515 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_471 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_472;
SYNTHESIZED_WIRE_397 <= x1 AND SYNTHESIZED_WIRE_611;
SYNTHESIZED_WIRE_386 <= x0 AND SYNTHESIZED_WIRE_611;

SYNTHESIZED_WIRE_0 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_554 <= NOT(SYNTHESIZED_WIRE_551);

PROCESS(SYNTHESIZED_WIRE_558,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x6 <= SYNTHESIZED_WIRE_558;
ELSE
    x6 <= 'Z';
END IF;
END PROCESS;

SYNTHESIZED_WIRE_454 <= SYNTHESIZED_WIRE_476 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_444 <= SYNTHESIZED_WIRE_478 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_433 <= SYNTHESIZED_WIRE_480 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_423 <= SYNTHESIZED_WIRE_482 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_413 <= SYNTHESIZED_WIRE_484 AND SYNTHESIZED_WIRE_612;

```

```

SYNTHESIZED_WIRE_519 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_486 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_403 <= SYNTHESIZED_WIRE_487 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_392 <= SYNTHESIZED_WIRE_489 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_382 <= SYNTHESIZED_WIRE_491 AND SYNTHESIZED_WIRE_612;
SYNTHESIZED_WIRE_262 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_590 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_264 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_313 <= SYNTHESIZED_WIRE_613 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_613 AND SYNTHESIZED_WIRE_495 AND SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_592 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_557 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_268 <= NOT(SYNTHESIZED_WIRE_556);
SYNTHESIZED_WIRE_518 <= SYNTHESIZED_WIRE_496 AND SYNTHESIZED_WIRE_497 AND SYNTHESIZED_WIRE_552 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_3 <= NOT(SYNTHESIZED_WIRE_553);

PROCESS(SYNTHESIZED_WIRE_561,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x7 <= SYNTHESIZED_WIRE_561;
ELSE
    x7 <= 'Z';
END IF;
END PROCESS;

PROCESS(SYNTHESIZED_WIRE_608,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x0 <= SYNTHESIZED_WIRE_608;
ELSE
    x0 <= 'Z';
END IF;
END PROCESS;

SYNTHESIZED_WIRE_501 <= NOT(SYNTHESIZED_WIRE_612);

b2v_inst444 : global
PORT MAP(A_IN => Start_all_out,
        A_OUT => SYNTHESIZED_WIRE_505);

b2v_inst445 : global
PORT MAP(A_IN => start_bin_to_grey,
        A_OUT => SYNTHESIZED_WIRE_338);

b2v_inst446 : global
PORT MAP(A_IN => start_bin_to_bin_dec,
        A_OUT => SYNTHESIZED_WIRE_339);

b2v_inst447 : global
PORT MAP(A_IN => zap_X,
        A_OUT => SYNTHESIZED_WIRE_611);

b2v_inst448 : global
PORT MAP(A_IN => Peretv,
        A_OUT => SYNTHESIZED_WIRE_610);

b2v_inst449 : global
PORT MAP(A_IN => SYNTHESIZED_WIRE_501,
        A_OUT => SYNTHESIZED_WIRE_591);

SYNTHESIZED_WIRE_520 <= SYNTHESIZED_WIRE_502 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_503 AND
SYNTHESIZED_WIRE_553;

b2v_inst450 : global
PORT MAP(A_IN => SYNTHESIZED_WIRE_606,
        A_OUT => SYNTHESIZED_WIRE_612);

PROCESS(SYNTHESIZED_WIRE_505,SYNTHESIZED_WIRE_609)
BEGIN
IF (SYNTHESIZED_WIRE_609 = '0') THEN
    SYNTHESIZED_WIRE_606 <= '0';
ELSIF (RISING_EDGE(SYNTHESIZED_WIRE_505)) THEN
    SYNTHESIZED_WIRE_606 <= SYNTHESIZED_WIRE_506;

```

END IF;
END PROCESS;

SYNTHESIZED_WIRE_48 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_555 AND SYNTHESIZED_WIRE_507 AND
SYNTHESIZED_WIRE_508;
SYNTHESIZED_WIRE_456 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_457 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_47 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_509 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_510;
SYNTHESIZED_WIRE_601 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_511;

SYNTHESIZED_WIRE_472 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_486 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_496 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_502 <= NOT(SYNTHESIZED_WIRE_551);
SYNTHESIZED_WIRE_503 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_507 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_510 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_340 <= SYNTHESIZED_WIRE_512 OR SYNTHESIZED_WIRE_513 OR SYNTHESIZED_WIRE_514 OR SYNTHESIZED_WIRE_515
OR SYNTHESIZED_WIRE_516 OR SYNTHESIZED_WIRE_600 OR SYNTHESIZED_WIRE_518 OR SYNTHESIZED_WIRE_519 OR
SYNTHESIZED_WIRE_520 OR SYNTHESIZED_WIRE_602 OR SYNTHESIZED_WIRE_602 OR SYNTHESIZED_WIRE_602;

SYNTHESIZED_WIRE_394 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_356 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_253 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_375 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_471 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_497 <= NOT(SYNTHESIZED_WIRE_556);

SYNTHESIZED_WIRE_508 <= NOT(SYNTHESIZED_WIRE_558);
SYNTHESIZED_WIRE_509 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_46 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_524 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_525;

SYNTHESIZED_WIRE_525 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_524 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_51 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_526 AND SYNTHESIZED_WIRE_555 AND
SYNTHESIZED_WIRE_553;

SYNTHESIZED_WIRE_50 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_527 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_435 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_526 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_527 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_49 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_528 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_528 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_53 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_529 AND SYNTHESIZED_WIRE_553 AND
SYNTHESIZED_WIRE_558;
SYNTHESIZED_WIRE_529 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_567 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_530 AND SYNTHESIZED_WIRE_531 AND
SYNTHESIZED_WIRE_553;
SYNTHESIZED_WIRE_530 <= NOT(SYNTHESIZED_WIRE_552);
SYNTHESIZED_WIRE_531 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_52 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_532 AND
SYNTHESIZED_WIRE_533;
SYNTHESIZED_WIRE_511 <= NOT(SYNTHESIZED_WIRE_553);
SYNTHESIZED_WIRE_532 <= NOT(SYNTHESIZED_WIRE_555);
SYNTHESIZED_WIRE_533 <= NOT(SYNTHESIZED_WIRE_561);
SYNTHESIZED_WIRE_54 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_534 AND
SYNTHESIZED_WIRE_535;
SYNTHESIZED_WIRE_534 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_535 <= NOT(SYNTHESIZED_WIRE_558);

SYNTHESIZED_WIRE_56 <= SYNTHESIZED_WIRE_551 AND SYNTHESIZED_WIRE_552 AND SYNTHESIZED_WIRE_536 AND
SYNTHESIZED_WIRE_537;

SYNTHESIZED_WIRE_536 <= NOT(SYNTHESIZED_WIRE_555);

```

SYNTHESIZED_WIRE_537 <= NOT(SYNTHESIZED_WIRE_553);

SYNTHESIZED_WIRE_55 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_538 AND SYNTHESIZED_WIRE_539 AND
SYNTHESIZED_WIRE_540;
SYNTHESIZED_WIRE_538 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_354 <= SYNTHESIZED_WIRE_599 OR SYNTHESIZED_WIRE_597 OR SYNTHESIZED_WIRE_601 OR SYNTHESIZED_WIRE_598;
SYNTHESIZED_WIRE_539 <= NOT(SYNTHESIZED_WIRE_555);

SYNTHESIZED_WIRE_540 <= NOT(SYNTHESIZED_WIRE_561);

SYNTHESIZED_WIRE_57 <= SYNTHESIZED_WIRE_556 AND SYNTHESIZED_WIRE_545 AND SYNTHESIZED_WIRE_546 AND
SYNTHESIZED_WIRE_547;

SYNTHESIZED_WIRE_545 <= NOT(SYNTHESIZED_WIRE_552);

SYNTHESIZED_WIRE_546 <= NOT(SYNTHESIZED_WIRE_555);

b2v_inst95 : global
PORT MAP(A_IN => Reset,
          A_OUT => SYNTHESIZED_WIRE_609);

SYNTHESIZED_WIRE_376 <= NOT(SYNTHESIZED_WIRE_553);

PROCESS(SYNTHESIZED_WIRE_551,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x1 <= SYNTHESIZED_WIRE_551;
ELSE
    x1 <= 'Z';
END IF;
END PROCESS;

PROCESS(SYNTHESIZED_WIRE_556,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x2 <= SYNTHESIZED_WIRE_556;
ELSE
    x2 <= 'Z';
END IF;
END PROCESS;

PROCESS(SYNTHESIZED_WIRE_552,SYNTHESIZED_WIRE_591)
BEGIN
if (SYNTHESIZED_WIRE_591 = '1') THEN
    x3 <= SYNTHESIZED_WIRE_552;
ELSE
    x3 <= 'Z';
END IF;
END PROCESS;

END bdf_type;

```

Лістинг програми генерації тестових сигналів

```

#include <avr/pgmspace.h>
int arr[] = {7, 6, 5, 4, 3, 2, 1, 0};
const boolean gnr[256][8] PROGMEM = {
  {0, 0, 0, 0, 0, 0, 0, 0},
  {0, 0, 0, 0, 0, 0, 0, 1},
  {0, 0, 0, 0, 0, 0, 1, 0},
  {0, 0, 0, 0, 0, 0, 1, 1},
  {0, 0, 0, 0, 0, 1, 0, 0},
  {0, 0, 0, 0, 0, 1, 0, 1},
  {0, 0, 0, 0, 0, 1, 1, 0},
  {0, 0, 0, 0, 0, 1, 1, 1},
  {0, 0, 0, 0, 1, 0, 0, 0},
  {0, 0, 0, 0, 1, 0, 0, 1},
  {0, 0, 0, 0, 1, 0, 1, 0},
  {0, 0, 0, 0, 1, 0, 1, 1},
  {0, 0, 0, 0, 1, 1, 0, 0},
  {0, 0, 0, 0, 1, 1, 0, 1},
  {0, 0, 0, 0, 1, 1, 1, 0},
  {0, 0, 0, 0, 1, 1, 1, 1},
  {0, 0, 0, 1, 0, 0, 0, 0},
  {0, 0, 0, 1, 0, 0, 0, 1},
  {0, 0, 0, 1, 0, 0, 1, 0},
  {0, 0, 0, 1, 0, 0, 1, 1},
  {0, 0, 0, 1, 0, 1, 0, 0},
  {0, 0, 0, 1, 0, 1, 0, 1},
  {0, 0, 0, 1, 0, 1, 1, 0},
  {0, 0, 0, 1, 0, 1, 1, 1},
  {0, 0, 0, 1, 1, 0, 0, 0},
  {0, 0, 0, 1, 1, 0, 0, 1},
  {0, 0, 0, 1, 1, 0, 1, 0},
  {0, 0, 0, 1, 1, 0, 1, 1},
  {0, 0, 0, 1, 1, 1, 0, 0},
  {0, 0, 0, 1, 1, 1, 0, 1},
  {0, 0, 0, 1, 1, 1, 1, 0},
  {0, 0, 0, 1, 1, 1, 1, 1},
  {0, 0, 1, 0, 0, 0, 0, 0},
  {0, 0, 1, 0, 0, 0, 0, 1},
  {0, 0, 1, 0, 0, 0, 1, 0},
  {0, 0, 1, 0, 0, 0, 1, 1},
  {0, 0, 1, 0, 0, 1, 0, 0},
  {0, 0, 1, 0, 0, 1, 0, 1},
  {0, 0, 1, 0, 0, 1, 1, 0},
  {0, 0, 1, 0, 0, 1, 1, 1},
  {0, 0, 1, 0, 1, 0, 0, 0},
  {0, 0, 1, 0, 1, 0, 0, 1},
  {0, 0, 1, 0, 1, 0, 1, 0},
  {0, 0, 1, 0, 1, 0, 1, 1},
  {0, 0, 1, 0, 1, 1, 0, 0},
  {0, 0, 1, 0, 1, 1, 0, 1},
  {0, 0, 1, 0, 1, 1, 1, 0},
  {0, 0, 1, 0, 1, 1, 1, 1},
  {0, 0, 1, 1, 0, 0, 0, 0},
  {0, 0, 1, 1, 0, 0, 0, 1},
  {0, 0, 1, 1, 0, 0, 1, 0},
  {0, 0, 1, 1, 0, 0, 1, 1},
  {0, 0, 1, 1, 0, 1, 0, 0},
  {0, 0, 1, 1, 0, 1, 0, 1},
  {0, 0, 1, 1, 0, 1, 1, 0},
  {0, 0, 1, 1, 0, 1, 1, 1},
  {0, 0, 1, 1, 1, 0, 0, 0},
  {0, 0, 1, 1, 1, 0, 0, 1},
  {0, 0, 1, 1, 1, 0, 1, 0},
  {0, 0, 1, 1, 1, 0, 1, 1},
  {0, 0, 1, 1, 1, 1, 0, 0},
  {0, 0, 1, 1, 1, 1, 0, 1},
  {0, 0, 1, 1, 1, 1, 1, 0},
  {0, 0, 1, 1, 1, 1, 1, 1},
  {0, 1, 0, 0, 0, 0, 0, 0},
  {0, 1, 0, 0, 0, 0, 0, 1},
  {0, 1, 0, 0, 0, 0, 1, 0},
  {0, 1, 0, 0, 0, 0, 1, 1},

```


{0, 1, 0, 0, 0, 1, 0, 0},
 {0, 1, 0, 0, 0, 1, 0, 1},
 {0, 1, 0, 0, 0, 1, 1, 0},
 {0, 1, 0, 0, 0, 1, 1, 1},
 {0, 1, 0, 0, 1, 0, 0, 0},
 {0, 1, 0, 0, 1, 0, 0, 1},
 {0, 1, 0, 0, 1, 0, 1, 0},
 {0, 1, 0, 0, 1, 0, 1, 1},
 {0, 1, 0, 0, 1, 1, 0, 0},
 {0, 1, 0, 0, 1, 1, 0, 1},
 {0, 1, 0, 0, 1, 1, 1, 0},
 {0, 1, 0, 0, 1, 1, 1, 1},
 {0, 1, 0, 1, 0, 0, 0, 0},
 {0, 1, 0, 1, 0, 0, 0, 1},
 {0, 1, 0, 1, 0, 0, 1, 0},
 {0, 1, 0, 1, 0, 0, 1, 1},
 {0, 1, 0, 1, 0, 1, 0, 0},
 {0, 1, 0, 1, 0, 1, 0, 1},
 {0, 1, 0, 1, 0, 1, 1, 0},
 {0, 1, 0, 1, 0, 1, 1, 1},
 {0, 1, 0, 1, 1, 0, 0, 0},
 {0, 1, 0, 1, 1, 0, 0, 1},
 {0, 1, 0, 1, 1, 0, 1, 0},
 {0, 1, 0, 1, 1, 0, 1, 1},
 {0, 1, 0, 1, 1, 1, 0, 0},
 {0, 1, 0, 1, 1, 1, 0, 1},
 {0, 1, 0, 1, 1, 1, 1, 0},
 {0, 1, 0, 1, 1, 1, 1, 1},
 {0, 1, 1, 0, 0, 0, 0, 0},
 {0, 1, 1, 0, 0, 0, 0, 1},
 {0, 1, 1, 0, 0, 0, 1, 0},
 {0, 1, 1, 0, 0, 0, 1, 1},
 {0, 1, 1, 0, 0, 1, 0, 0},
 {0, 1, 1, 0, 0, 1, 0, 1},
 {0, 1, 1, 0, 0, 1, 1, 0},
 {0, 1, 1, 0, 0, 1, 1, 1},
 {0, 1, 1, 0, 1, 0, 0, 0},
 {0, 1, 1, 0, 1, 0, 0, 1},
 {0, 1, 1, 0, 1, 0, 1, 0},
 {0, 1, 1, 0, 1, 0, 1, 1},
 {0, 1, 1, 0, 1, 1, 0, 0},
 {0, 1, 1, 0, 1, 1, 0, 1},
 {0, 1, 1, 0, 1, 1, 1, 0},
 {0, 1, 1, 0, 1, 1, 1, 1},
 {0, 1, 1, 1, 0, 0, 0, 0},
 {0, 1, 1, 1, 0, 0, 0, 1},
 {0, 1, 1, 1, 0, 0, 1, 0},
 {0, 1, 1, 1, 0, 0, 1, 1},
 {0, 1, 1, 1, 0, 1, 0, 0},
 {0, 1, 1, 1, 0, 1, 0, 1},
 {0, 1, 1, 1, 0, 1, 1, 0},
 {0, 1, 1, 1, 0, 1, 1, 1},
 {0, 1, 1, 1, 1, 0, 0, 0},
 {0, 1, 1, 1, 1, 0, 0, 1},
 {0, 1, 1, 1, 1, 0, 1, 0},
 {0, 1, 1, 1, 1, 0, 1, 1},
 {0, 1, 1, 1, 1, 1, 0, 0},
 {0, 1, 1, 1, 1, 1, 0, 1},
 {0, 1, 1, 1, 1, 1, 1, 0},
 {0, 1, 1, 1, 1, 1, 1, 1},
 {1, 0, 0, 0, 0, 0, 0, 0},
 {1, 0, 0, 0, 0, 0, 0, 1},
 {1, 0, 0, 0, 0, 0, 1, 0},
 {1, 0, 0, 0, 0, 0, 1, 1},
 {1, 0, 0, 0, 0, 1, 0, 0},
 {1, 0, 0, 0, 0, 1, 0, 1},
 {1, 0, 0, 0, 0, 1, 1, 0},
 {1, 0, 0, 0, 0, 1, 1, 1},
 {1, 0, 0, 0, 1, 0, 0, 0},
 {1, 0, 0, 0, 1, 0, 0, 1},
 {1, 0, 0, 0, 1, 0, 1, 0},
 {1, 0, 0, 0, 1, 0, 1, 1},
 {1, 0, 0, 0, 1, 1, 0, 0},
 {1, 0, 0, 0, 1, 1, 0, 1},
 {1, 0, 0, 0, 1, 1, 1, 0},
 {1, 0, 0, 0, 1, 1, 1, 1}


```

{1, 1, 0, 1, 1, 0, 0, 0},
{1, 1, 0, 1, 1, 0, 0, 1},
{1, 1, 0, 1, 1, 0, 1, 0},
{1, 1, 0, 1, 1, 0, 1, 1},
{1, 1, 0, 1, 1, 1, 0, 0},
{1, 1, 0, 1, 1, 1, 0, 1},
{1, 1, 0, 1, 1, 1, 1, 0},
{1, 1, 0, 1, 1, 1, 1, 1},
{1, 1, 1, 0, 0, 0, 0, 0},
{1, 1, 1, 0, 0, 0, 0, 1},
{1, 1, 1, 0, 0, 0, 1, 0},
{1, 1, 1, 0, 0, 0, 1, 1},
{1, 1, 1, 0, 0, 1, 0, 0},
{1, 1, 1, 0, 0, 1, 0, 1},
{1, 1, 1, 0, 0, 1, 1, 0},
{1, 1, 1, 0, 0, 1, 1, 1},
{1, 1, 1, 0, 1, 0, 0, 0},
{1, 1, 1, 0, 1, 0, 0, 1},
{1, 1, 1, 0, 1, 0, 1, 0},
{1, 1, 1, 0, 1, 0, 1, 1},
{1, 1, 1, 0, 1, 1, 0, 0},
{1, 1, 1, 0, 1, 1, 0, 1},
{1, 1, 1, 0, 1, 1, 1, 0},
{1, 1, 1, 0, 1, 1, 1, 1},
{1, 1, 1, 1, 0, 0, 0, 0},
{1, 1, 1, 1, 0, 0, 0, 1},
{1, 1, 1, 1, 0, 0, 1, 0},
{1, 1, 1, 1, 0, 0, 1, 1},
{1, 1, 1, 1, 0, 1, 0, 0},
{1, 1, 1, 1, 0, 1, 0, 1},
{1, 1, 1, 1, 0, 1, 1, 0},
{1, 1, 1, 1, 0, 1, 1, 1},
{1, 1, 1, 1, 1, 0, 0, 0},
{1, 1, 1, 1, 1, 0, 0, 1},
{1, 1, 1, 1, 1, 0, 1, 0},
{1, 1, 1, 1, 1, 0, 1, 1},
{1, 1, 1, 1, 1, 1, 0, 0},
{1, 1, 1, 1, 1, 1, 0, 1},
{1, 1, 1, 1, 1, 1, 1, 0},
{1, 1, 1, 1, 1, 1, 1, 1}
};

void setup()
{
  pinMode(8, OUTPUT);
  pinMode(9, OUTPUT);
  pinMode(10, OUTPUT);
  pinMode(11, OUTPUT);
  pinMode(12, OUTPUT);
  pinMode(13, OUTPUT);
  for (int i = 0; i < 8; ++i) {
    pinMode(arr[i], OUTPUT);
    // Определяем пины как выход
  }
}

void loop()
{
  digitalWrite(8, HIGH);
  delay(1);
  digitalWrite(8, LOW);
  digitalWrite(10, HIGH); //for start
  delay(1);
  digitalWrite(10, LOW);
  digitalWrite(13, HIGH); //function bin to grey

  for (int j = 0; j < 256; ++j) {
    for (int k = 0; k < 8; ++k){
      digitalWrite(arr[k], pgm_read_byte(&(gnr[j][k])));
    }
    digitalWrite(12, HIGH); //zapX
    delay(1);
    digitalWrite(12, LOW);
    digitalWrite(9, HIGH); //peretvorennya
  }
}

```

```
delay(1);
digitalWrite(9, LOW);
digitalWrite(10, HIGH); //for out
delay(1);
digitalWrite(10, LOW);
for (int k = 0; k < 8; ++k){
  digitalWrite(arr[k], LOW);
}
delay(1000);
digitalWrite(10, HIGH); //for start
delay(1);
digitalWrite(10, LOW);
}
}
```

Додаток В

Список публікацій здобувача за темою дисертації

Наукові праці, в яких опубліковані основні наукові результати дисертації

[1] І. А. Зубко, “Алгоритм перевірки працездатності компонента функціонально-орієнтованої системи спеціального призначення”, *Системи управління, навігації та зв’язку*, №6 (52), с. 44-47, 2018.

[2] А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Модель багатофункціонального таблично-логічного співпроцесора для комп’ютерно-інтегрованих систем спеціального призначення”, *Наука і студія*, № 16 (177), Р. 32–38, 2017.

[3] В. В. Корнух, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко та В. М. Лукашенко, “Знакові моделі структурованих залежностей динамічного розвитку співпроцесорів” *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 2, с. 11–16, 2017.

[4] В. М. Лукашенко, І. А. Зубко, А. Г. Лукашенко, “Объектно-ориентированный метод выбора лучших системных плат”, *Вісник Хмельницького національного університету*, № 6, с. 242–250, 2014.

[5] М. В. Чичужко, В. А. Лукашенко, І. А. Зубко, В. М. Лукашенко, “Методика вдосконалення мікроконтролерів”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 74–79, 2014.

[6] А. Г. Лукашенко, І. А. Зубко, В. М. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, “Метод вибору системних плат для лазерного технологічного обладнання”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 3, с. 37–41, 2013.

[7] А. Г. Лукашенко, Д. А. Лукашенко, І. А. Зубко, Р. Е. Юпин, В. М. Лукашенко, “Оптимальный метод определения параметров режима

лазерной сварки тонкостенных конструкций”, *Восточно-Европейский журнал передовых технологий*, № 6/5 (54), с. 48–51, 2011.

[8] А. Г. Лукашенко, Д. А. Лукашенко, И. А. Зубко, В. А. Лукашенко, В. М. Лукашенко, “Эффективный метод анализа сложных моделей и их компонентов для специализированного лазерного технологического комплекса”, *Вісник Черкаського державного технологічного університету. Серія: Технічні науки*, № 4, с. 42–47, 2011.

[9] А. Г. Лукашенко, В. Д. Шелягін, Д. А. Лукашенко, І. А. Зубко, та О. Ю. Талімончук, “Системний аналіз параметрів датчиків положення стику зварювальних деталей для лазерних технологічних комплексів”, *Зб. наук. праць Кіровоградського національного технічного університету. Техніка в сільськогосподарському виробництві, галузеве машинобудування, автоматизація*, вип. 22, с. 211-217, 2009.

Наукові праці, які засвідчують апробацію матеріалів дисертації

[10] А. Г. Лукашенко та ін., “Образно-знаковая модель кусочно-линейного аппроксиматора специального назначения” на «*Dny Vědy – 2018*»: *materiály XIV Mezinárodní vědecko-praktická konference*, Praha, 2018, С. 63–65. – заочна участь

[11] І. А. Зубко та ін., “Фізична науково-дослідна модель верифікації спеціалізованого багатофункціонального обчислювача на базі єдиного шифратора” на «*Найновите научни постижения – 2018*»: *материали XVI Международна научна практична конференция*, София, 2018, С. 16–22. – заочна участь

[12] І. А. Зубко, “Підвищення часу напрацювання на відмову через зменшення кількості зовнішніх контактних вузлів багатофункціонального перетворювача”, на «*Science and civilization - 2018*»: *materials XIII international scientific and practical conference*, Sheffield, 2018, P. 23–25. – заочна участь

[13] В. М. Лукашенко, И. А. Зубко, А. Г. Лукашенко, К. С. Рудаков,

В. А. Лукашенко, “Процедура ускоренного выбора лучших материнских плат” на «*Zprávy vědecké ideje – 2014*»: *materiály X mezinárodní vědecko-praktická konference*, Praha, 2014, с. 36-41. – заочна участь

[14] . Г. Лукашенко, Б. А. Шеховцов, І. А. Зубко, О. П. Сокур, В. М. Лукашенко, “Ефективний метод організації бази даних на основі теорії неповної подібності, розмірностей” на «*Moderní vymoženosti vědy – 2011*»: *materiály VII Mezinárodní vědecko-praktická konference*, Прага, 2011, с. 73–76. – заочна участь

[15] А. Г. Лукашенко, В. М. Лукашенко, Б. А. Шеховцов, І. А. Зубко, О. В. Чернецький, С. А. Міценко, “Порівняльний аналіз методів для виявлення якісних параметрів об’єкту дослідження”, на «*Wykształcenie i nauka bez granic – 2009*»: *materiały V Międzynarodowej naukowo-praktycznej konferencji*, Przemysł, 2009, с. 51–55. – заочна участь

Публікації, які додатково відображають наукові результати дисертації

[16] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, “Багатофункціональний таблично-логічний співпроцесор”, Пат. на винахід №111459, Україна, Бюл. № 8, 25.04.2016.

[17] В. А. Лукашенко, А. Г. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. М. Лукашенко, К. С. Рудаков, “Співпроцесор для обчислення значень «прямих» та «обернених» функцій”, Пат. на винахід №111808, Україна, Бюл. № 11, 10.06.2016.

[18] А. Г. Лукашенко, В. М. Лукашенко, І. А. Зубко, Д. А. Лукашенко, В. А. Лукашенко, “Перетворювач двійкового коду в однополярні оборотні коди і навпаки”, Пат. на винахід №107544, Україна, Бюл. № 1, 12.01.2015.

[19] В. М. Лукашенко, А. Г. Лукашенко, В. А. Лукашенко, І. А. Зубко, М. В. Чичужко та Д. А. Лукашенко, “Таблично-логічний перетворювач кодів”, Пат. України №89784, Бюл. № 8, 25.04.2014..

[20] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко

та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №88085, Бюл. № 4, 25.02.2014.

[21] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко та В. М. Лукашенко, “Формувач складних кусково-лінійних функцій”, Пат. України №80851, Бюл. № 11, 10.06.2013.

[22] А. Г. Лукашенко, Д. А. Лукашенко, В. А. Лукашенко, І. А. Зубко, В. М. Лукашенко та Т. Ю. Уткіна, “Кусково-лінійний апроксиматор”, Пат. України №77797, Бюл. № 4, 25.02.2013.

[23] В. М. Лукашенко, О. А. Кулигін, А. Г. Лукашенко, К. С. Рудаков, В. А. Лукашенко та І. А. Зубко “Цифровий пристрій для обчислення функцій”, Пат. України №40177, Бюл. №6, 25.03.2009.