

УДК 681.3.042

С.Ю. Куницкая<sup>1</sup>, В.И. Задорожный<sup>2</sup>

<sup>1</sup> Черкасский государственный технологический университет, Черкассы

<sup>2</sup> Восточно-Европейский университет экономики и менеджмента, Черкассы

## МЕТОД СИНТЕЗА СИСТЕМ СЧИСЛЕНИЯ И СПЕЦИАЛИЗИРОВАННЫХ АРИФМЕТИЧЕСКИХ УСТРОЙСТВ ПО УСЛОВИЮ БЫСТРОДЕЙСТВИЯ

*Проведена оценки эффективности реализации метода синтеза систем счисления и специализированных арифметических устройств по условию быстродействия.*

**Ключевые слова:** система счисления, синтез, арифметические устройства, быстродействие.

### Введение

Постановка проблемы. Среди систем счисления наибольшее распространение в вычислительной технике нашла двоичная система счисления. Эта система в силу своей простоты, выражающейся в нулевой сложности ее структуры, обеспечивает необходимый уровень основных параметров этой техники и пока что находится вне конкуренции.

Однако сегодня обстановка в вычислительной технике вследствие значительных технологических достижений в области производства интегральных схем начинает радикально меняться, что дает новый толчок к поиску новых систем счисления, которые кроме решения задач арифметико-логических еще способны обнаруживать и исправлять ошибки.

Кроме обычных арифметико-логических функций и защиты от помех такие системы счисления способны решать и другие более сложные задачи как, например, сжатия и защиты информации от несанкционированного доступа, порождения и перебора комбинаторных объектов, решения задач комбинаторной оптимизации и другие.

Для повышения быстродействия арифметических устройств применяют методы ускорения выполнения операций. Особенно эффективно ускорение элементарной операции суммирования, поскольку она входит существенной частью в алгебраическое сложение-вычитание, умножение, деление и др. В последовательных арифметических устройствах ускорение суммирования достигается переходом к последовательно-параллельным схемам; в параллельных — применением схем, использующих статистический характер переносов, схем «с мгновенным переносом» и т.д.

Основные тенденции в развитии арифметических устройств — использование схем, которые построены с большим количеством повторяющихся элементов и систематическими связями между ними [1, 2, 4].

**Анализ исследований и публикаций.** В известных нам источниках отсутствуют результаты о системных исследованиях избыточных систем счисления с целью выявления новых, более простых алгоритмов выполнения арифметических операций.

Такие результаты необходимы для целенаправленного проведения исследований по двум направлениям:

– уменьшение аппаратной сложности арифметических устройств вычислительной техники для их реализации на аппаратном уровне за счет использования систем счисления с наиболее простыми правилами выполнения арифметических операций, а именно операции сложения [1 – 3];

– повышение быстродействия арифметических устройств на основе синтезированных систем счисления с информационной избыточностью [5, 6].

Во всех известных нам источниках до этого времени были исследованы только две позиционные системы счисления, а именно двоично-троичная и двоично-шестеричная с оптимальной информационной избыточностью с весовыми разрядами модели {1, 2, 2, 6} [1 – 3].

**Целью статьи** является оценка эффективности реализации метода синтеза систем счисления и специализированных арифметических устройств по условию быстродействия.

### Основной материал

На основании результатов исследований представленных в [1 – 3] можно сформулировать метод синтеза систем счисления и специализированных арифметических устройств по условию быстродействия.

1. На основе требований к быстродействию специализированных арифметических устройств с учетом форматов обработки данных определить разрядность группового переноса.

2. С учетом допустимой информационной избыточности определить разрядность моделей позиционных избыточных систем счисления.

3. Среди выбранных, позиционных избыточных систем счисления, отберём системы счисления, позволяющие синтезировать устройства сложения с учётом группового переноса наименьшей сложности.

4. На основе перебора кодов цифр безыбыточной двоичной системы счисления при выполнении условия  $A = \sum_{i=1}^n b_i$  получим модели позиционных систем счисления, которые кодируют  $p$  цифр  $k$ -разрядным кодом, с весовыми коэффициентами  $b_0, b_1, b_2, \dots, b_{k-2}, b_{k-1}$ .

5. Ограничим количество моделей систем счисления для дальнейших исследований с учетом:

- отсутствия неинформативных разрядов, которое определяется выполнением условия

$$\prod_{j=0}^k \sum_{i=1}^p a_i^j = 0$$

где  $a_i^j \in \{0,1\}$  - значение  $i$ -го разряда кода цифры  $j$ ;

- однородностью структуры, которая определяется выполнением неравенства  $k \leq n+1$  для любого

$$A = \sum_{i=1}^n b_i$$

и  $A+1 = \sum_{i=1}^k b_i$ ;

- дублированием разрядов, которое определяется выполнением условия

$$\prod_{j=0}^{k-1} \prod_{i=j+1}^k \sum_{l=1}^p (a_i^j \oplus a_l^i) = 0.$$

6. Выберем модели позиционных избыточных систем счисления сложность реализации которых, не будет превосходить сложности реализации безыбыточной двоичной системы счисления на основе условия:

$$\begin{cases} b_0 = 1; \\ b_s \leq \sum_{j=0}^{s-1} b_j; \quad \forall s \in \{1, \dots, p\} \\ \sum_{j=0}^{k-1} b_j \geq p. \end{cases} \quad (1)$$

7. Среди выбранных, позиционных избыточных систем счисления, выберем системы счисления, позволяющие синтезировать устройство контроля наименьшей сложности.

8. Синтезируем модели и функциональные схемы устройств, для практической реализации отобранных систем счисления.

9. Проведём расчет весовых коэффициентов позиционных избыточных систем счисления на основе выражения:

$$\begin{cases} b_{k \cdot n - k} = b_0 \cdot p^{n-1}; \\ b_{k \cdot n - k - 1} = b_1 \cdot p^{n-1}; \\ b_{k \cdot n - k - 2} = b_2 \cdot p^{n-1}; \\ \dots \\ b_{k \cdot n - 2} = b_{k-2} \cdot p^{n-1}; \\ b_{k \cdot n - 1} = b_{k-1} \cdot p^{n-1} \end{cases} \quad (2)$$

10. Синтезируем правила выполнения операций сложения:

$$\begin{cases} b_{kn-k} + 0 = b_{kn-k}; \\ b_{kn-k} + b_{kn-k} = a_{11} \cdot b_{kn} + a_{12} \cdot b_{kn-1} + \\ \quad + a_{13} \cdot b_{kn-2} + \dots + a_{1k} \cdot b_{kn-k}; \\ \dots \\ b_{kn-2} + 0 = b_{kn-2}; \\ b_{kn-2} + b_{kn-2} = a_{(k-1)1} \cdot b_{kn} + a_{(k-1)2} \cdot b_{kn-1} + \\ \quad + a_{(k-1)3} \cdot b_{kn-2} + \dots + a_{(k-1)4} \cdot b_{kn-k}; \\ b_{kn-1} + 0 = b_{3n-1}; \\ b_{kn-1} + b_{kn-1} = a_{k1} \cdot b_{kn} + a_{k2} \cdot b_{kn-1} + \\ \quad + a_{k3} \cdot b_{kn-2} + \dots + a_{k4} \cdot b_{kn-k} \end{cases} \quad (3)$$

на основе решения системы уравнений

$$\begin{cases} 2 \cdot b_0 = \\ \quad = a_{11} \cdot b_0 \cdot p + a_{12} \cdot b_2 + a_{13} \cdot b_1 + \dots + a_{1k} \cdot b_0; \\ 2 \cdot b_1 = \\ \quad = a_{21} \cdot b_0 \cdot p + a_{22} \cdot b_2 + a_{23} \cdot b_1 + \dots + a_{2k} \cdot b_0; \\ \dots \\ 2 \cdot b_k = \\ \quad = a_{k1} \cdot b_0 \cdot p + a_{k2} \cdot b_2 + a_{k3} \cdot b_1 + \dots + a_{kk} \cdot b_0. \end{cases} \quad (4)$$

где  $a_{ij} \in \{0, 1\}$ .

11. Отберём набор правил выполнения операции сложения с учетом сложности реализации

определяемой как  $S_{\bar{m}\bar{m}} = \sum_{i=1}^a \sum_{j=1}^b a_{ij}$  (где  $a$  -

количество уравнений в системе,  $b$  - количество слагаемых в правой части системы уравнений), а также с учетом ограничений на контролирующие возможности системы счисления.

В результате применения приведенного метода были получены модели систем счисления на основе которых возможно синтезировать арифметические устройства которые должны увеличить скорость выполнения операций без увеличения аппаратной сложности.

Проверим правильность работы метода на основе синтеза трехразрядных полусумматоров

реалізуючих моделі  $M_{0,1,3,4,8,9,11,12}^{4,3,1,1}$ ,  $M_{0,1,2,4,8,9,10,12}^{4,3,2,1}$ ,  $M_{0,1,2,5,8,9,10,13}^{4,2,2,1}$ .  
 Результати аналізу синтезованих полусумматорів представлені в табл. 1.

Таблиця 1

Результати аналізу синтезованих полусумматорів

Модель системи числення	Складність реалізації	Швидкість виконання складення
$M_{0,1,2,3,4,5,6,7}^{4,2,1}$	46	9
$M_{0,1,3,4,8,9,11,12}^{4,3,1,1}$	53	7
$M_{0,1,2,4,8,9,10,12}^{4,3,2,1}$	45	7
$M_{0,1,2,5,8,9,10,13}^{4,2,2,1}$	47	7
$M_{0,1,3,7,8,9,11,15}^{4,1,1,1}$	51	7

Результати синтезу порівняємо з беззбитковим трьохрядним полусумматором синтезованим на основі моделі  $M_{0,1,2,3,4,5,6,7}^{4,2,1}$ .

Складність реалізації пристроїв визначається кількістю входів логічних елементів функціональної схеми полусумматора. Швидкість виконання складення полусумматором визначається як час переключення логічних елементів, включаючи інвертори.

Як видно з таблиці, синтезовані системи числення дозволяють підвищити швидкість роботи арифметичних пристроїв на 34%. При цьому, максимальне збільшення складності для найкращих результатів досягло 15%.

Для найкращих результатів синтезу систем числення і арифметичних пристроїв на їх основі, зміна складності коливається в межах 5%, відносно беззбиткового сумматора.

### Висновки

Метод синтезу систем числення і спеціалізованих арифметичних пристроїв по

умові швидкодії дозволило синтезувати системи числення інформаційно надлишкові, які дозволяють швидке виконання арифметичних пристроїв.

Перевірка результатів застосування методу на основі синтезу надлишкових аналогів беззбиткового трьохрядного полусумматора показала, що досягнуто збільшення швидкодії на 34% на основі застосування тільки інформаційно надлишкової.

### Список літератури

1. Кучеренко С.Ю. Синтез двійково-трійкової системи числення з оптимальною інформаційною надлишковістю / С.Ю. Кучеренко, В.М. Рудницький // Вісник Черкаського державного технологічного університету. – 2009. – № 4. – С. 54-57.
2. Кучеренко С.Ю. Синтез активно – надлишкової двійково-шестіркової системи числення / С.Ю. Кучеренко, В.М. Рудницький // Системи управління, навігації та зв'язку: зб. наук. пр. – К.: ЦНДІ НУ, 2009. – № 4 – С. 175 – 178.
3. Пантелєєва Н.М. Порівняльний аналіз складності реалізації методу додавання на основі взаємної компенсації переносів / Н.М. Пантелєєва, В.М. Рудницький, С.В. Бєсєдіна // Системи обробки інформації: збірник наукових праць. – Х.: ХВПС, 2009. – № 1 (75). – С. 40-47.
4. Кучеренко С.Ю. Исследование избыточных систем счисления по результатам моделирования арифметических устройств / С.Ю. Кучеренко, С.Ю. Куницкая // Системи управління, навігації та зв'язку: зб. наук. пр. – К.: ЦНДІ НУ, 2010. – Вип. 1 (13). – С. 99 – 103.
5. Kautz W.H. Fibonacci codes for synchronization control / W.H. Kautz // IEEE Trans, inform, theory. – 1965. – V. II, № 8. – P. 284 – 292.
6. Рудницький В.М. Моделирование параметров структурно-блочных кодов и систем счисления минимальной формы по условию минимальной информационной избыточности / В.М. Рудницький, Ю.Ф. Ерофеев, С.В. Бєсєдіна // Вісник Черкаського ДТУ: Наукові праці. – Черкаси: ЧДТУ, 2006. – № 3. – С. 28 – 31.

Поступила в редакцію 7.11.2011

Рецензент: д-р техн. наук, проф. В.Н. Рудницький, Черкаський державний технологічний університет, Черкаси.

### МЕТОД СИНТЕЗУ СИСТЕМ ЧИСЛЕННЯ ТА СПЕЦІАЛІЗОВАНИХ АРИФМЕТИЧНИХ ПРИСТРОЇВ ЗА УМОВОЮ ШВИДКОДІЇ

С.Ю. Куницка, В.І. Задорожний

В статті розглянута і надана оцінка ефективності реалізації методу синтезу систем числення та спеціалізованих арифметичних пристроїв за умовою швидкодії.

**Ключові слова:** система числення, синтез, арифметичні пристрої, швидкодія.

### METHOD OF SYNTHESIS OF SYSTEMS CALCULATION AND SPECIALIZED ARITHMETIC UNITS AFTER CONDITION OF FAST-ACTING

S.Y. Kunitskaya, V.I. Zadorojny

In the article the considered and given estimation of efficiency of realization of method of synthesis of scales of notation

*and specialized arithmetic units is after the condition of fast-acting.*

**Keywords:** *scale of notation, synthesis, arithmetic units, fast-acting.*